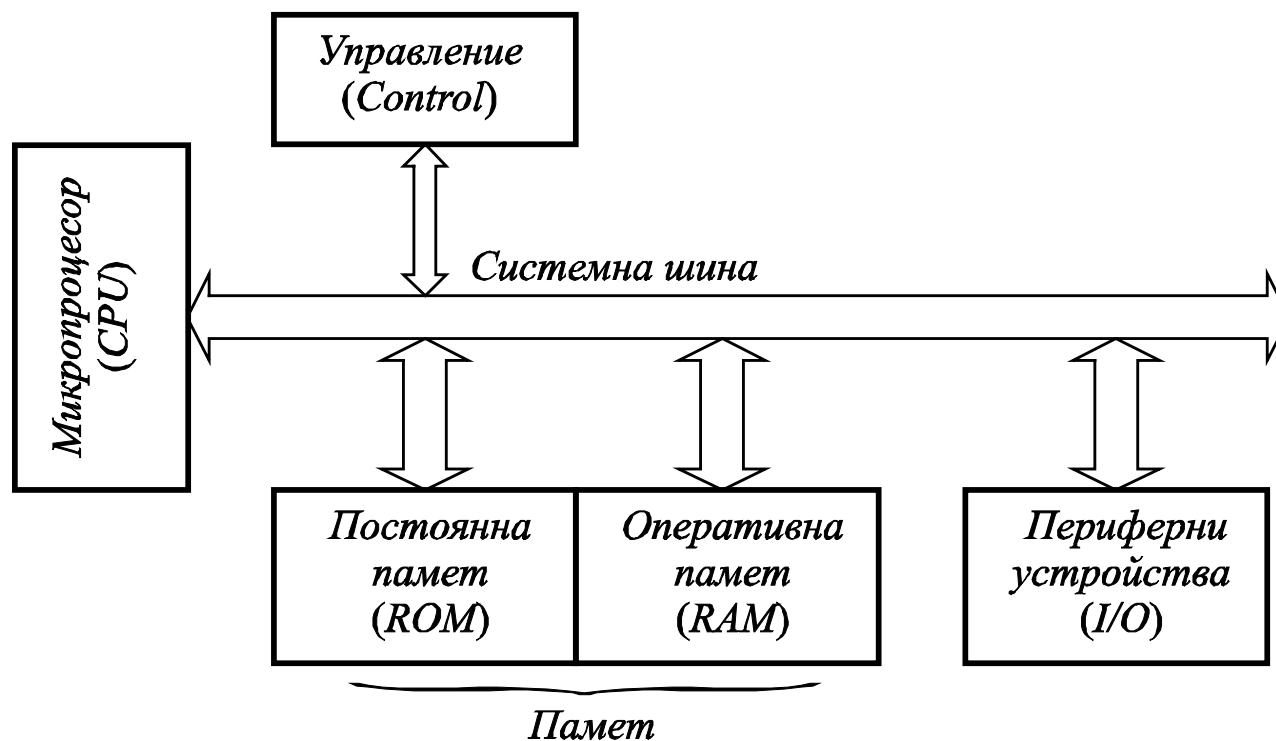


## 7. БАЗОВИ ЕЛЕМЕНТИ НА МИКРОПРОЦЕСОРНИЕ СИСТЕМИ

### 7.1. Състав на микропроцесорна система



Състав на микропроцесорна система.



## ***7.1.1. Системна шина***

- магистралата за данни DB (Data Bus) – служи за паралелен обмен на двоична информация между компонентите в микропроцесорната система. Броят на линиите в тази магистрала (ширина на магистралата) определя разредността на системната шина. Магистралата за данни е двупосочна;
- адресната магистрала AB (Address Bus) – използва се за предаване на адресите към компонентите в микропроцесорната система. Обикновено тази магистрала е еднопосочна;
- управляващата магистрала CB (Control Bus) – съдържа сигнали, реализиращи функциите по управление на работата на системата. Въвеждането на данни в микропроцесора е операция четене (Read), а извеждането – операция запис (Write).



## *7.1.2. Адресно пространство*

- представлява съвокупността от всички клетки (с размерност байт), към които микропроцесорът може да се обърне за обмен на информация.
- при  $m$ -размерна адресна магистрала пълното адресно пространство е  $2^m$  Byte.
- някои микрокомпютри имат общо адресно пространство за паметта и за входно-изходните устройства, а при други други са формирани отделни адресни пространства за паметта и за входно-изходните устройства.
- неотменима част от управляващата логика на микрокомпютъра е т.нар. адресен декодер, който изработва сигнали за избор на адресируемите компоненти на микропроцесорната система (най често означаван с CS – Chip Select).

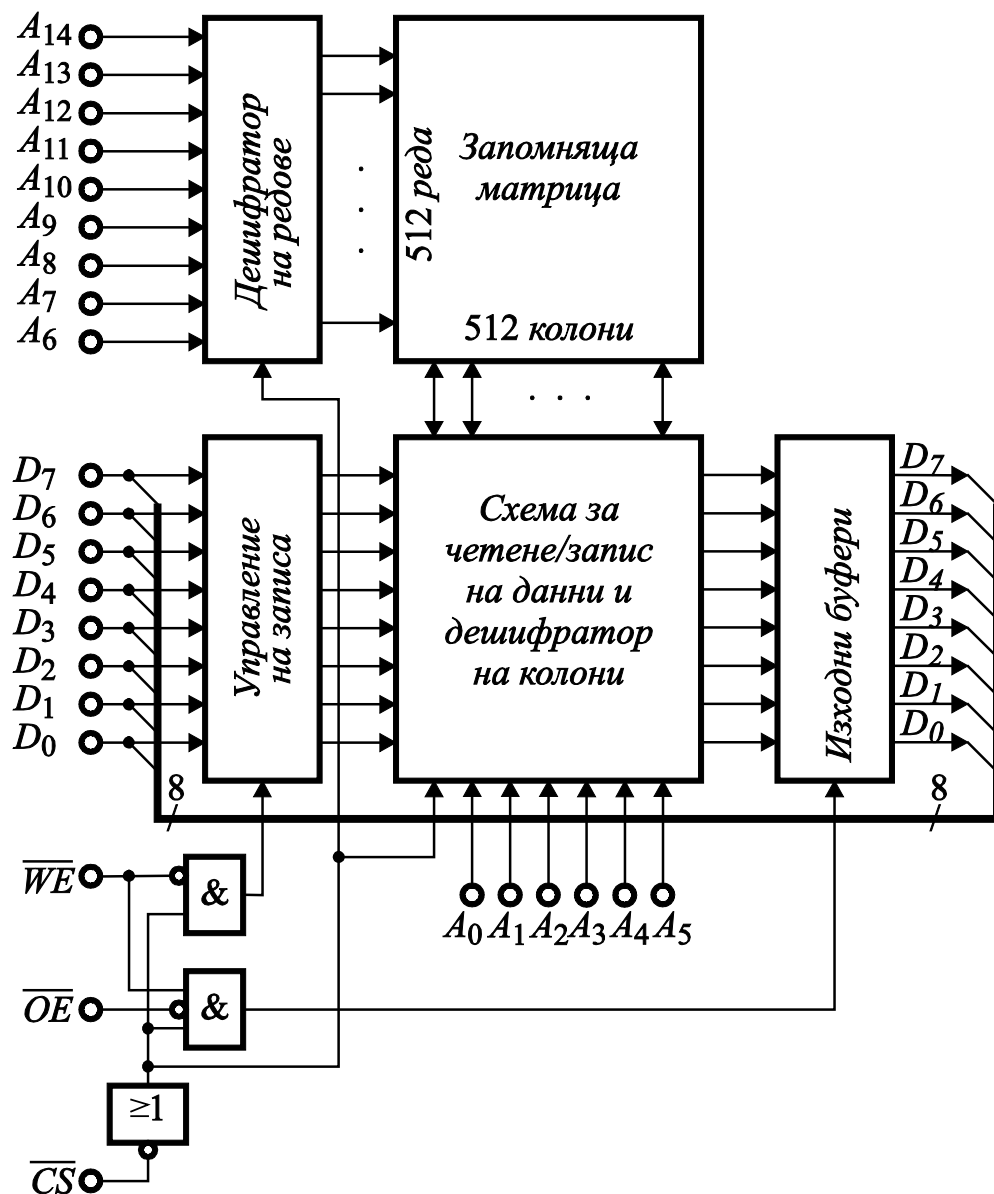


## 7.2. Памети в микроконтролерите

- памети, в които може да се записва и от които може да се чете – оперативна памет (енергозависима памет) – RAM (Random Access Memory);
- памети, от които само се четене – постоянна памет (енергонезависима памет) – ROM (Read Only Memory).



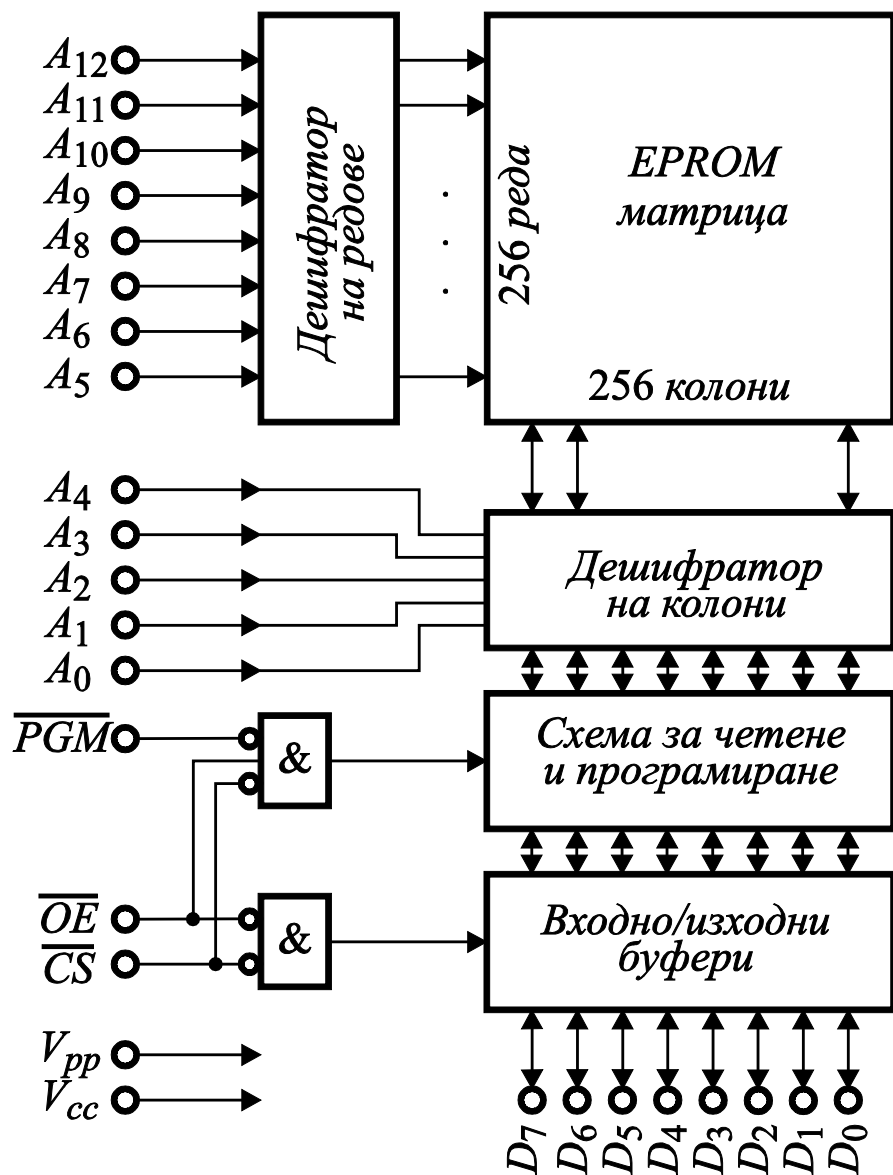
## 7.2.1. Статична оперативна памет – SRAM



Структура на SRAM – 62256.

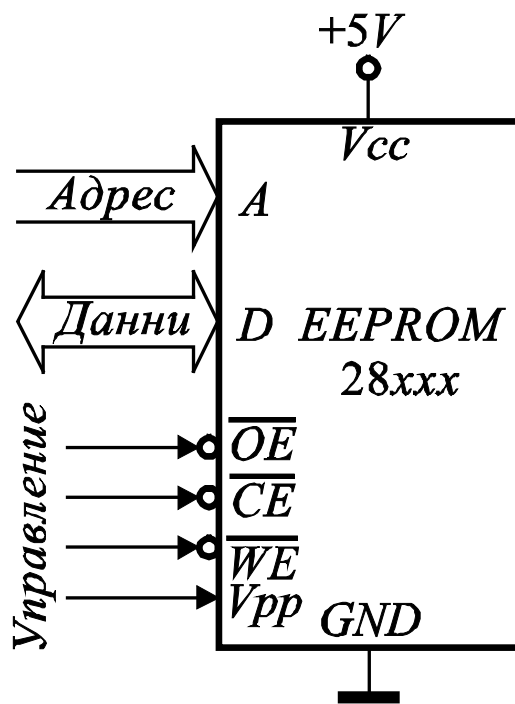


## 7.2.2. Изтриваеми програмируеми постоянни памети – EPROM

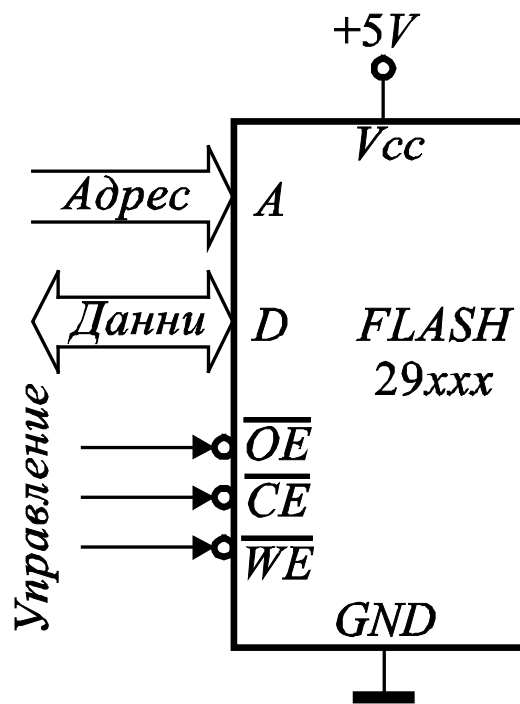


Структура на EPROM – 2764.

## 7.2.3. Електрически изтриваеми програмируеми постоянни памети – EEPROM и FLASH.



а)

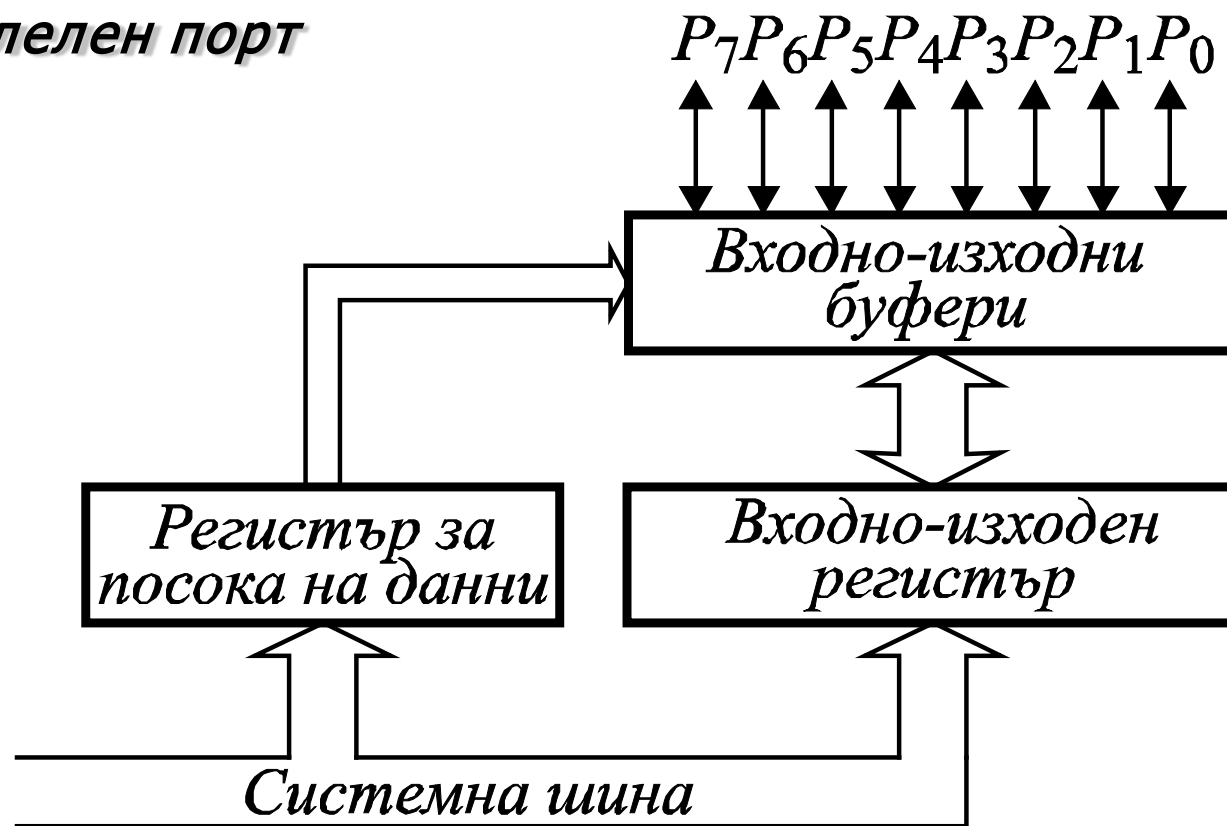


б)

Типични управляващи сигнали за запис на FLASH EEPROM: а) с външно програмиращо напрежение; б) с вграден генератор на програмиращо напрежение.

## 7.3. Входно-изходни устройства в микроконтролерите

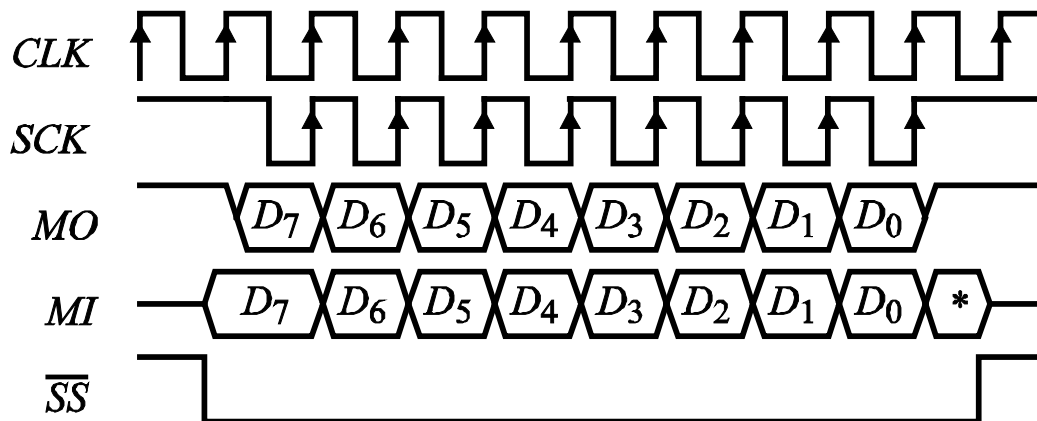
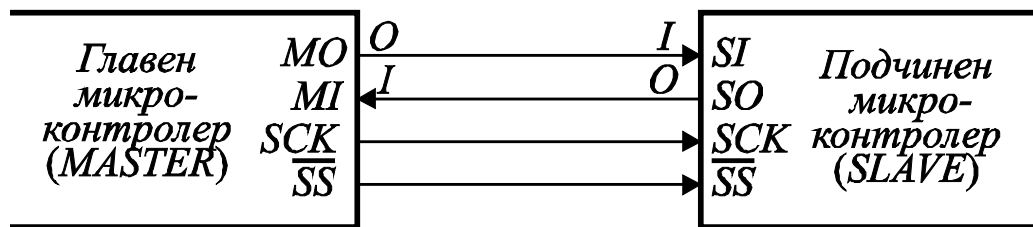
### 7.3.1. Паралелен порт



8-разреден паралелен порт.

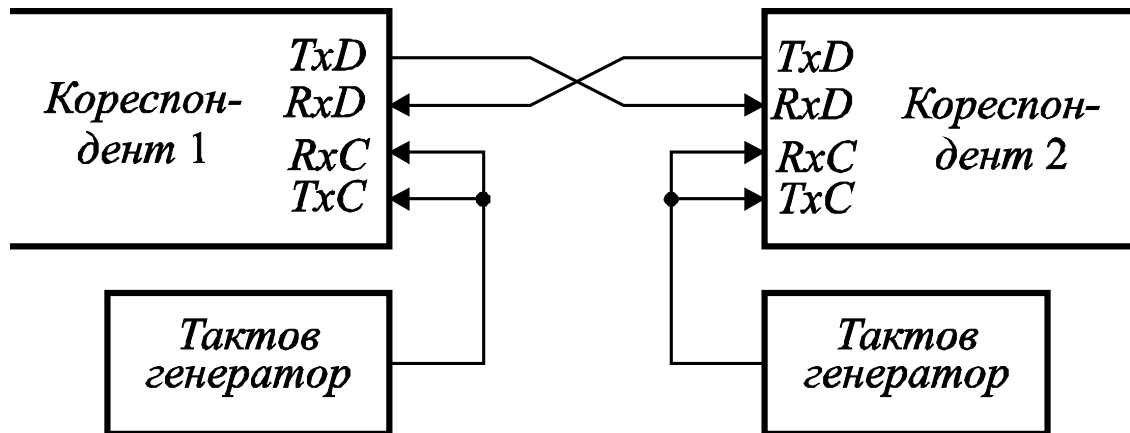


## 7.3.2. Последователен синхронен порт



Организация на синхронен сериен интерфейс – SPI.

## 7.3.3. Последователен асинхронен порт



Организация на асинхронен сериен интерфейс – SCI.