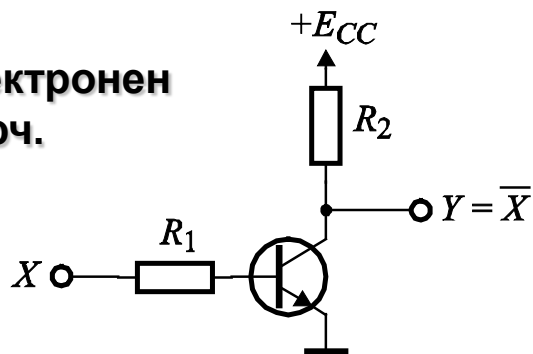


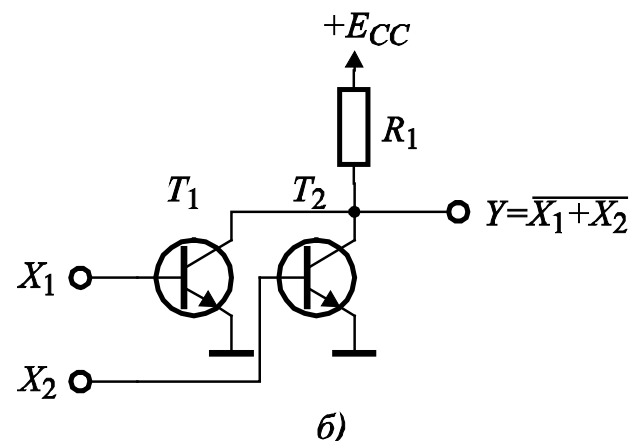
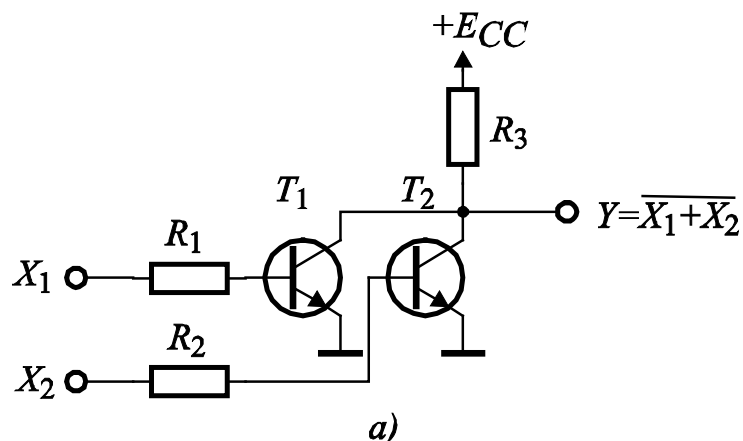
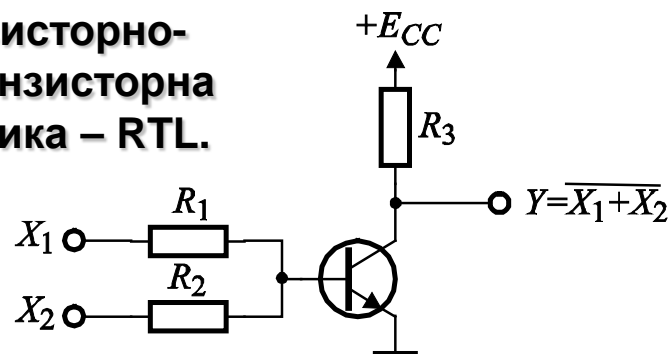
## 2. ЛОГИЧЕСКИ СЕМЕЙСТВА

### 2.1. Транзисторен ключ, резисторно-транзисторна логика – RTL и транзисторно-резисторна логика – TRL

Електронен ключ.

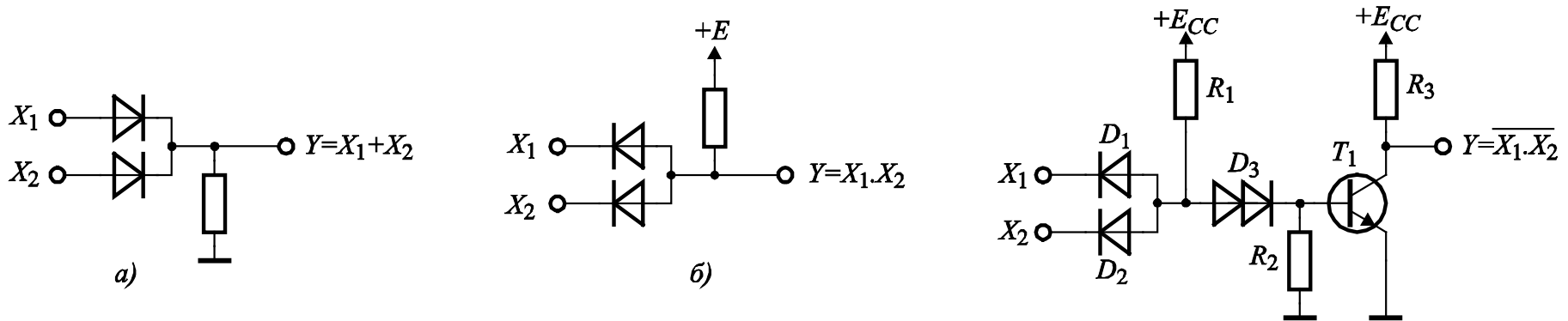


Резисторно-транзисторна логика – RTL.

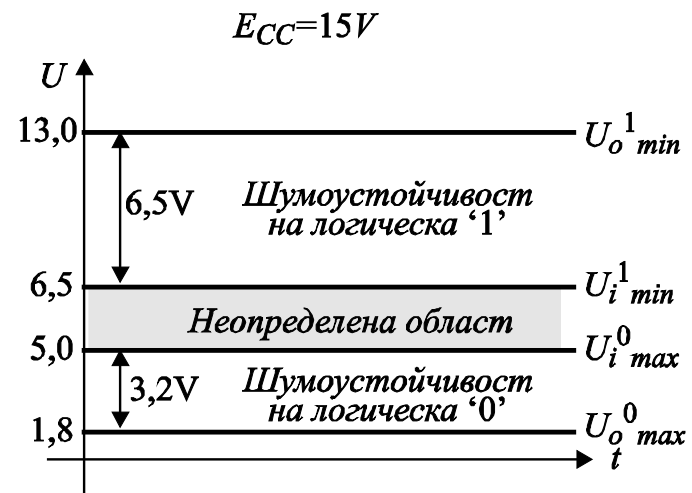
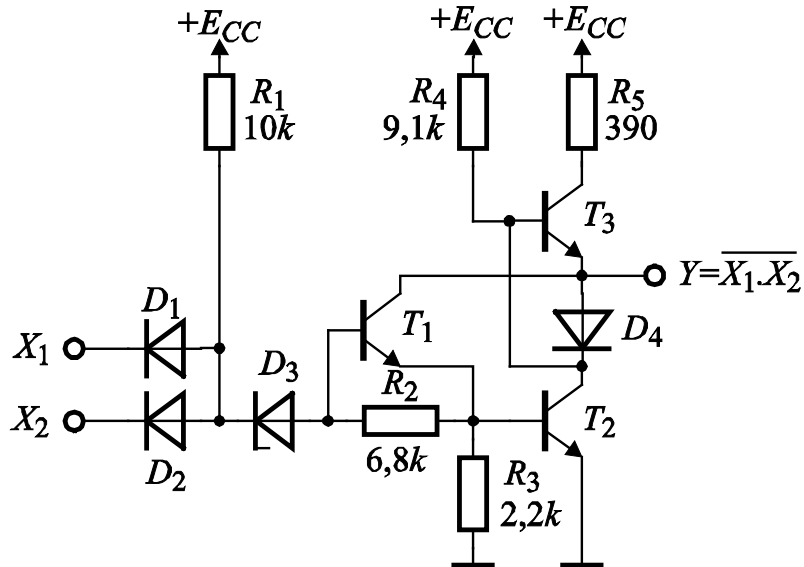


Биполярни транзисторни логика: а) – транзисторно-резисторна логика – TRL; б) – директно свързана транзисторна логика – DCTL.

## 2.2. Диодна логика и диодно-транзисторна логика – DTL

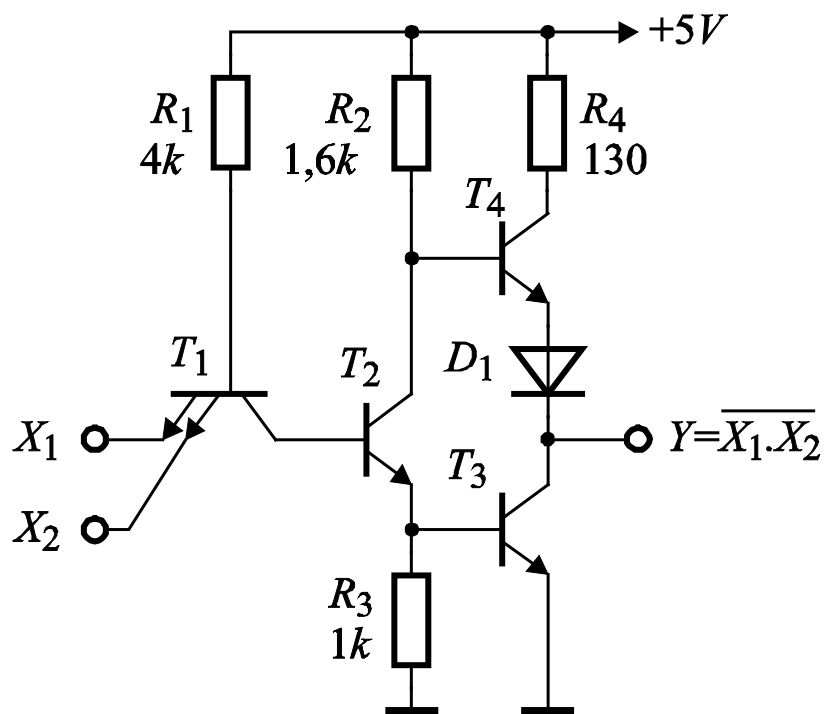


## 2.3. Логика с високи нива (шумоустойчива логика) – HLL (LSL)



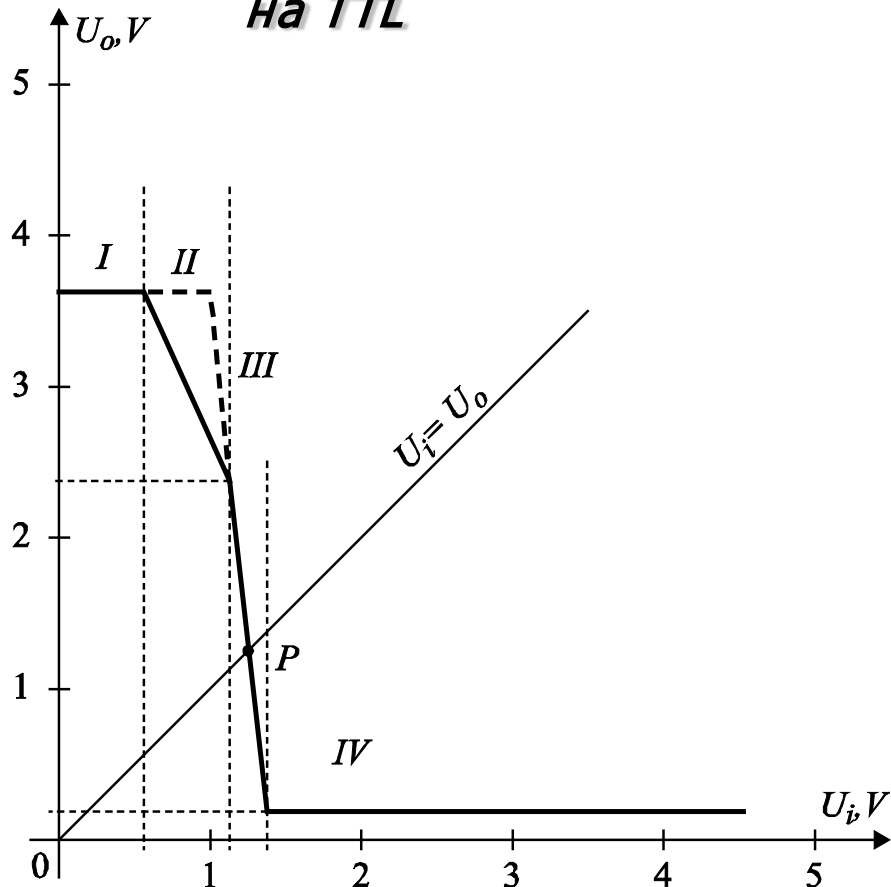
## 2.4. Транзисторно-транзисторна логика – TTL

### 2.4.1. Основна логическа клетка на TTL

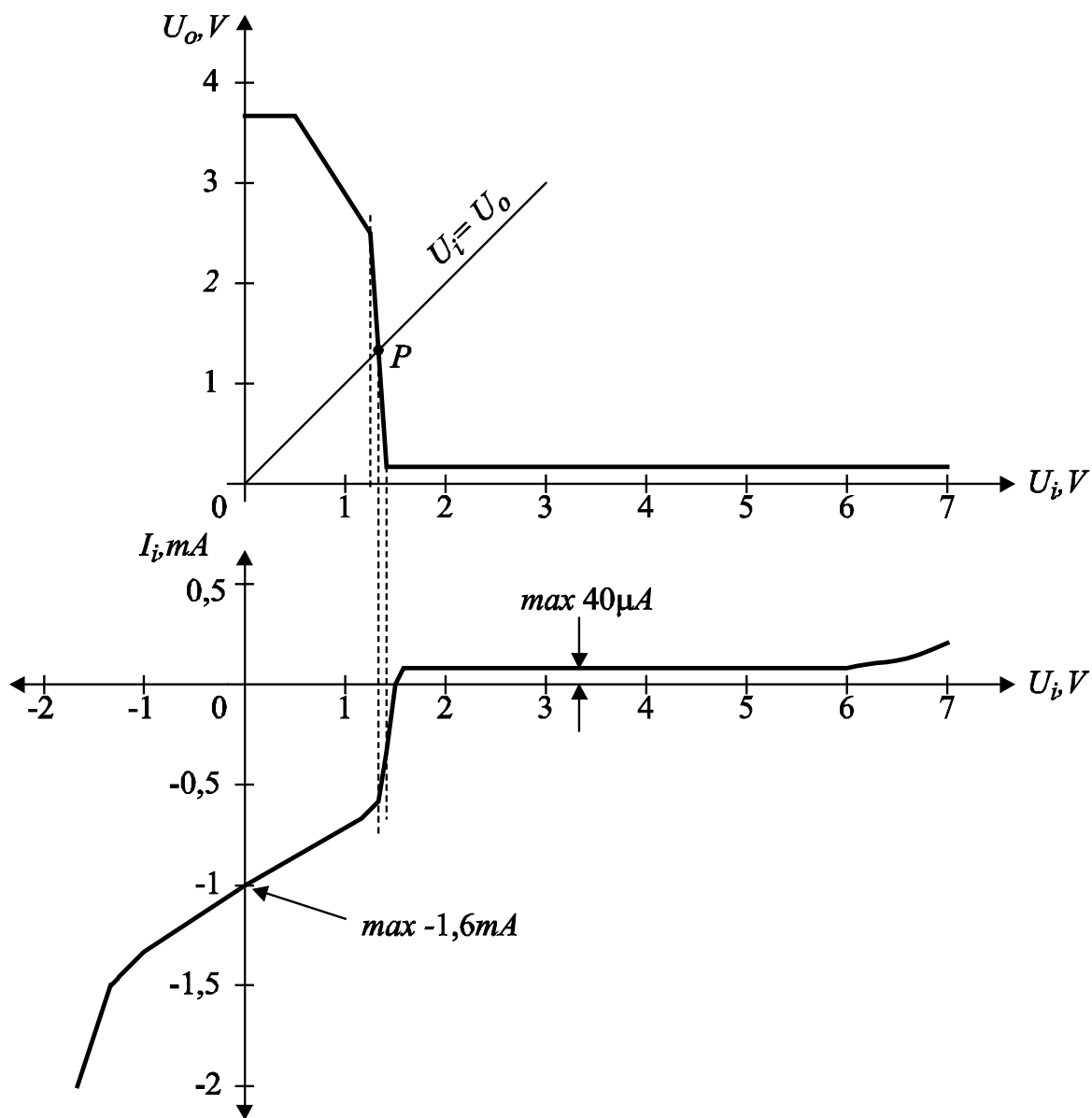


Основен логически елемент

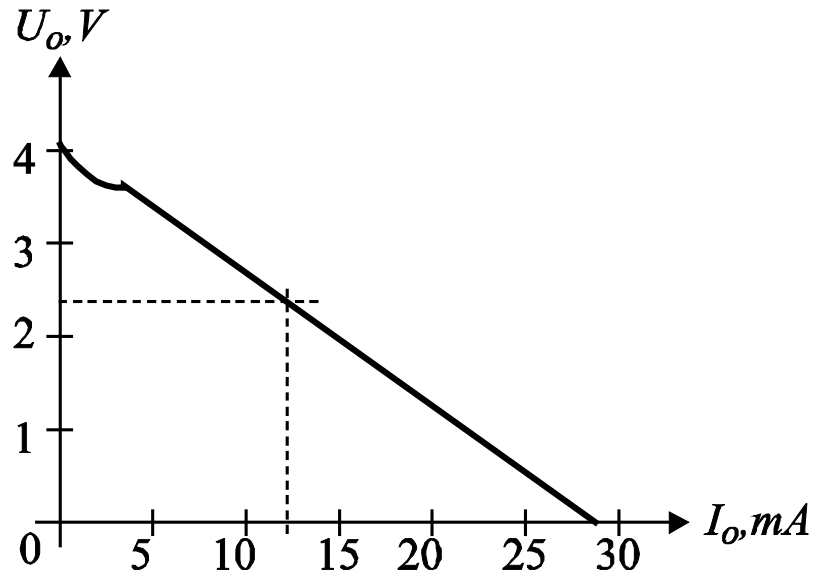
### 2.4.2. Статични характеристики на TTL



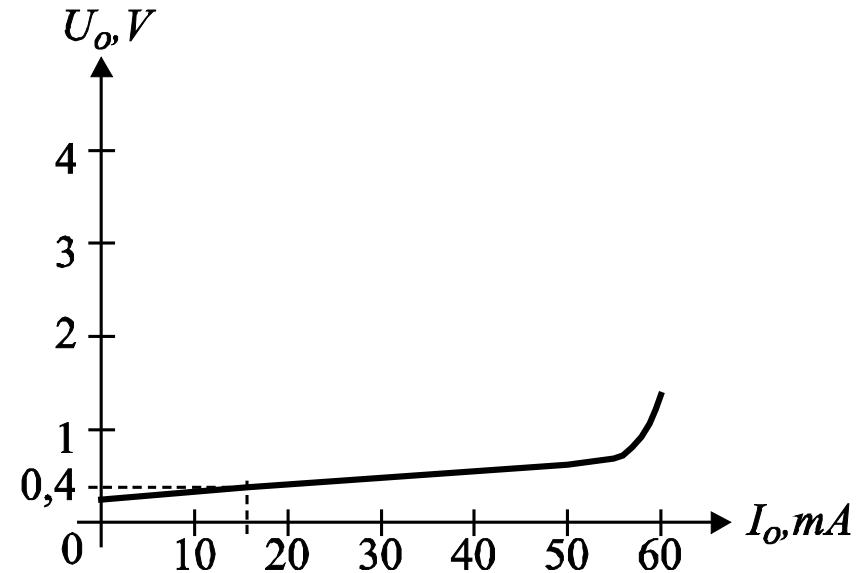
Идеализирана предавателна характеристика



*Входна характеристика на TTL, съпоставена с предавателната характеристика.*



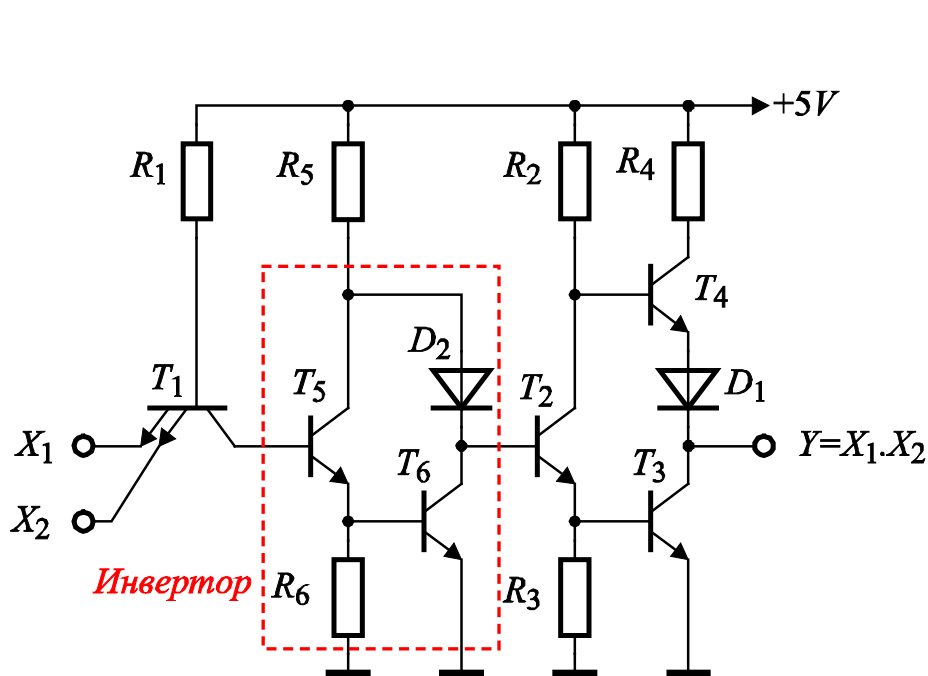
a)



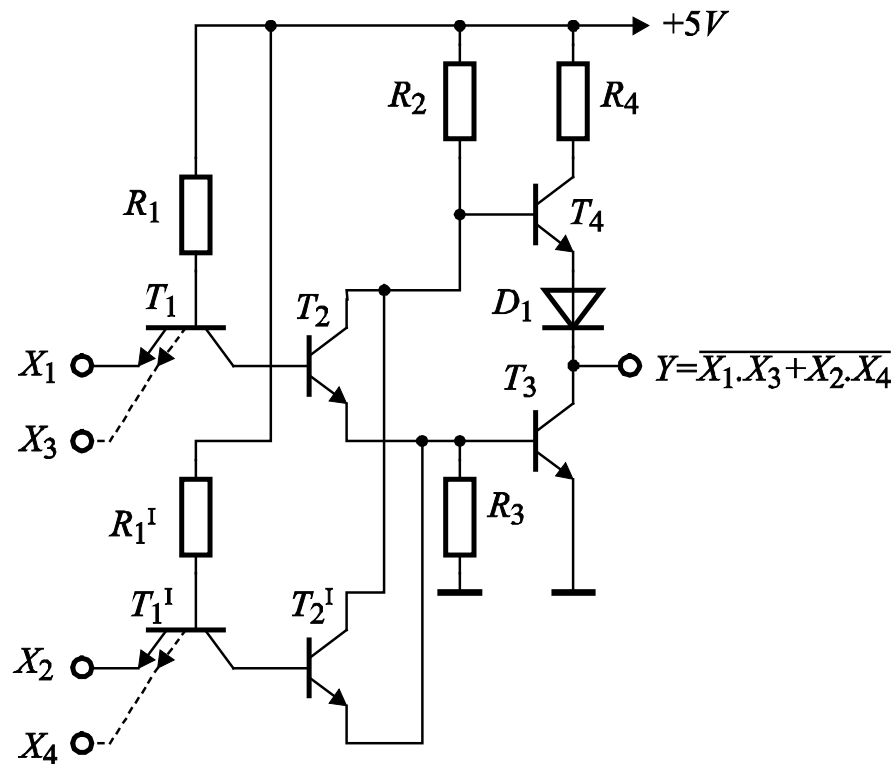
б)

*Изходна характеристика на TTL: а) – при логическа '1'; б) – при логическа '0'.*

## 2.4.3. Разновидности на TTL елементи

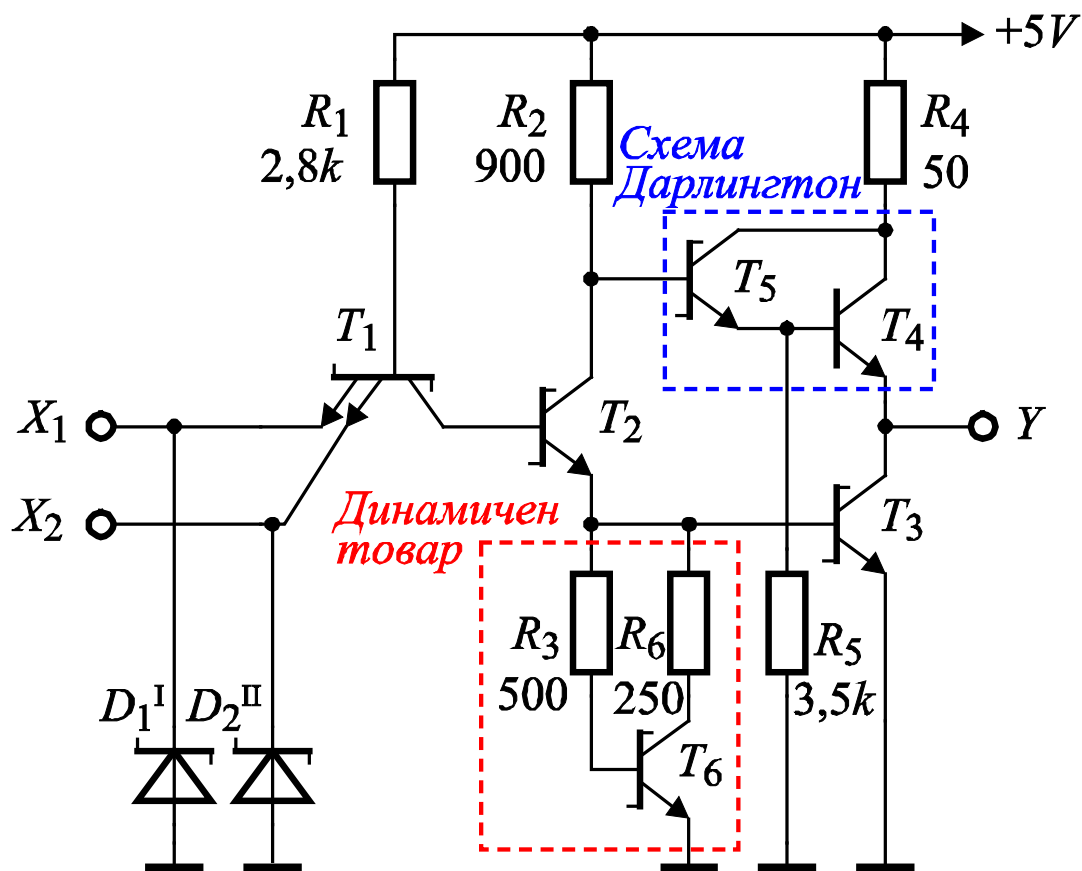


TTL елемент с функция AND.

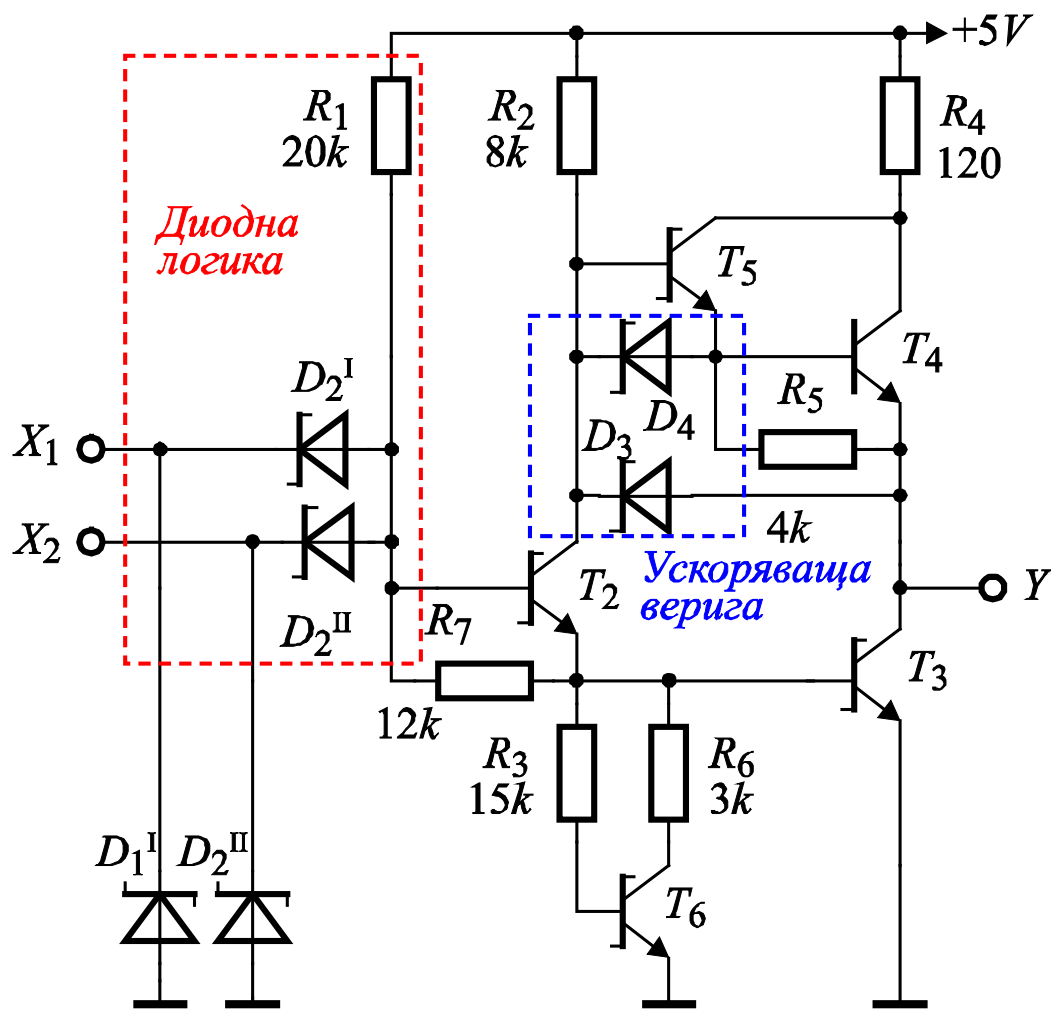


TTL елемент с функция NOR.

## 2.4.4. TTL серии

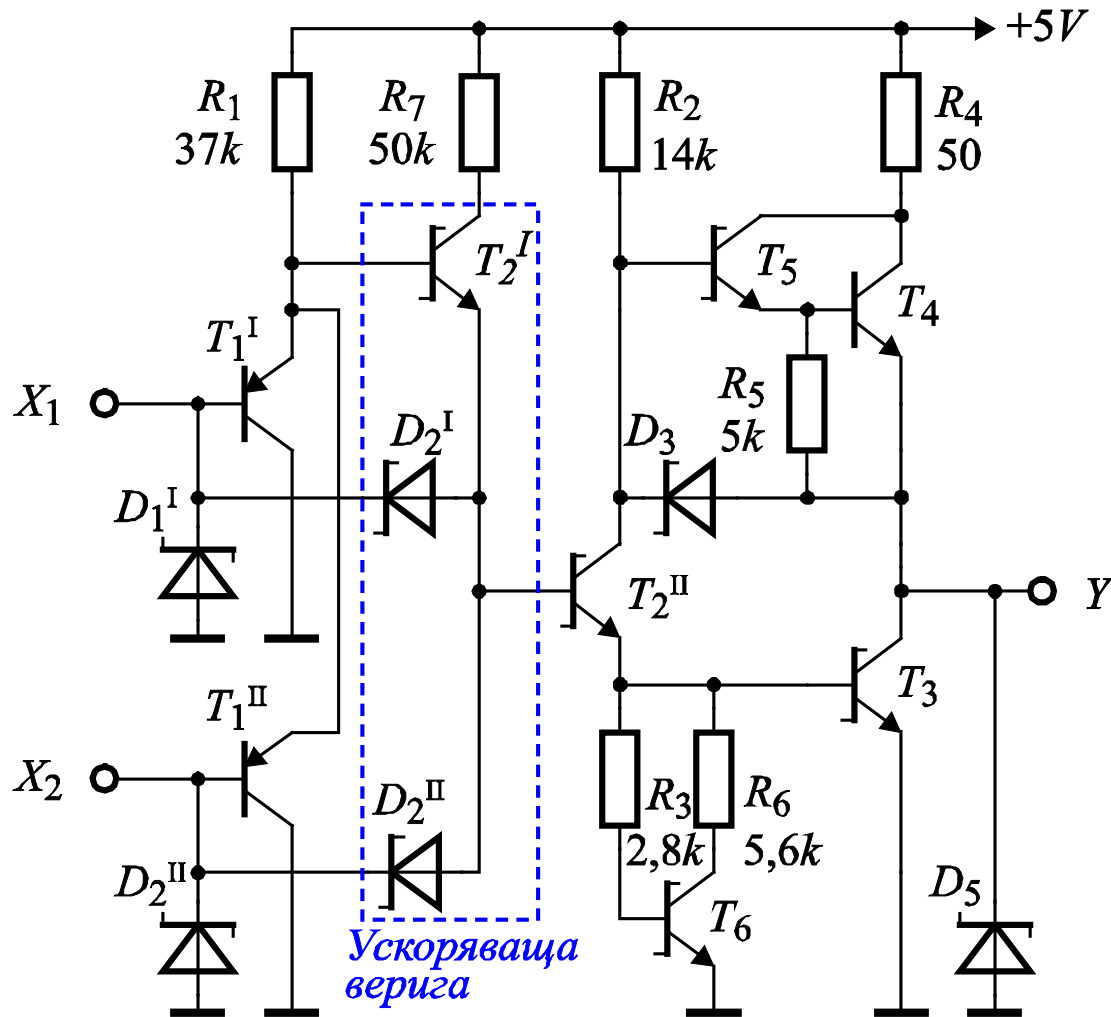


Основен елемент на TTL серията S.

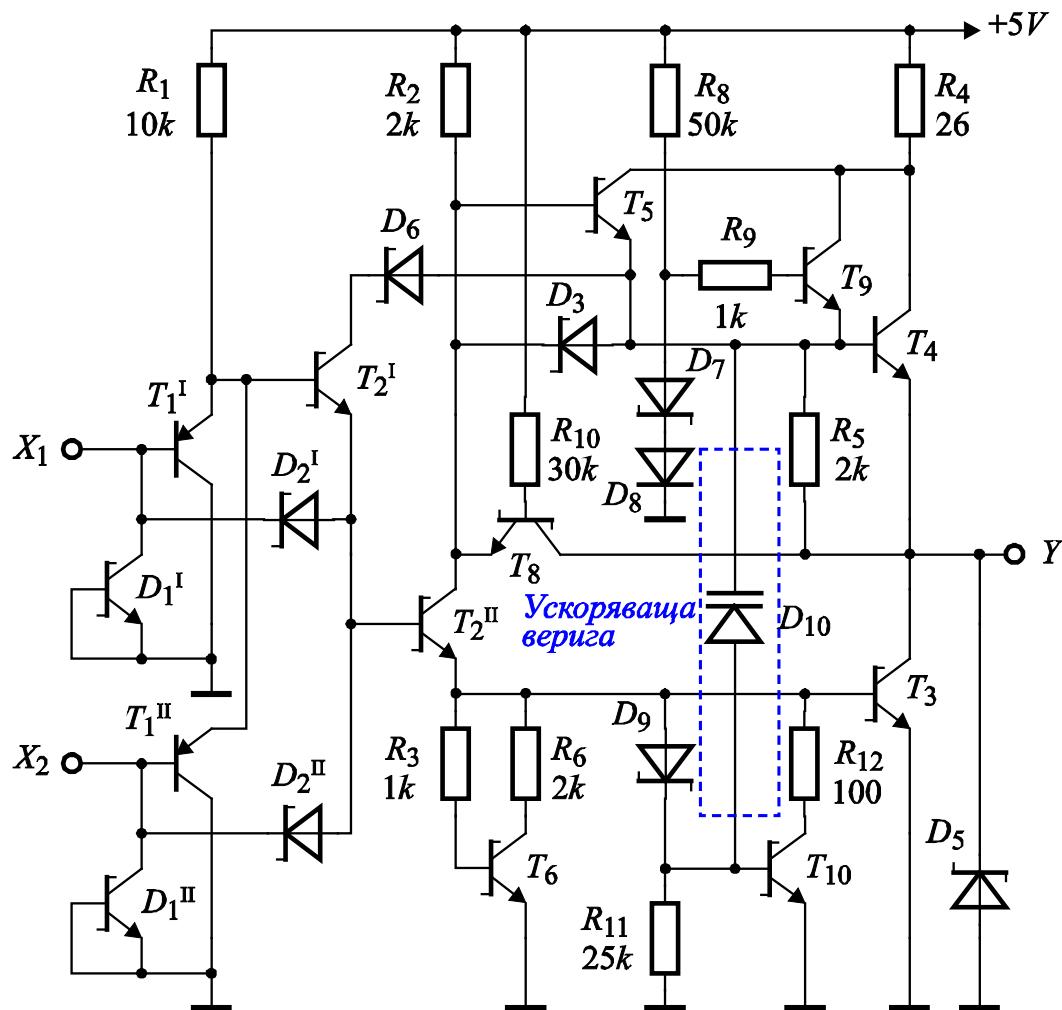


Основен елемент на TTL серията LS

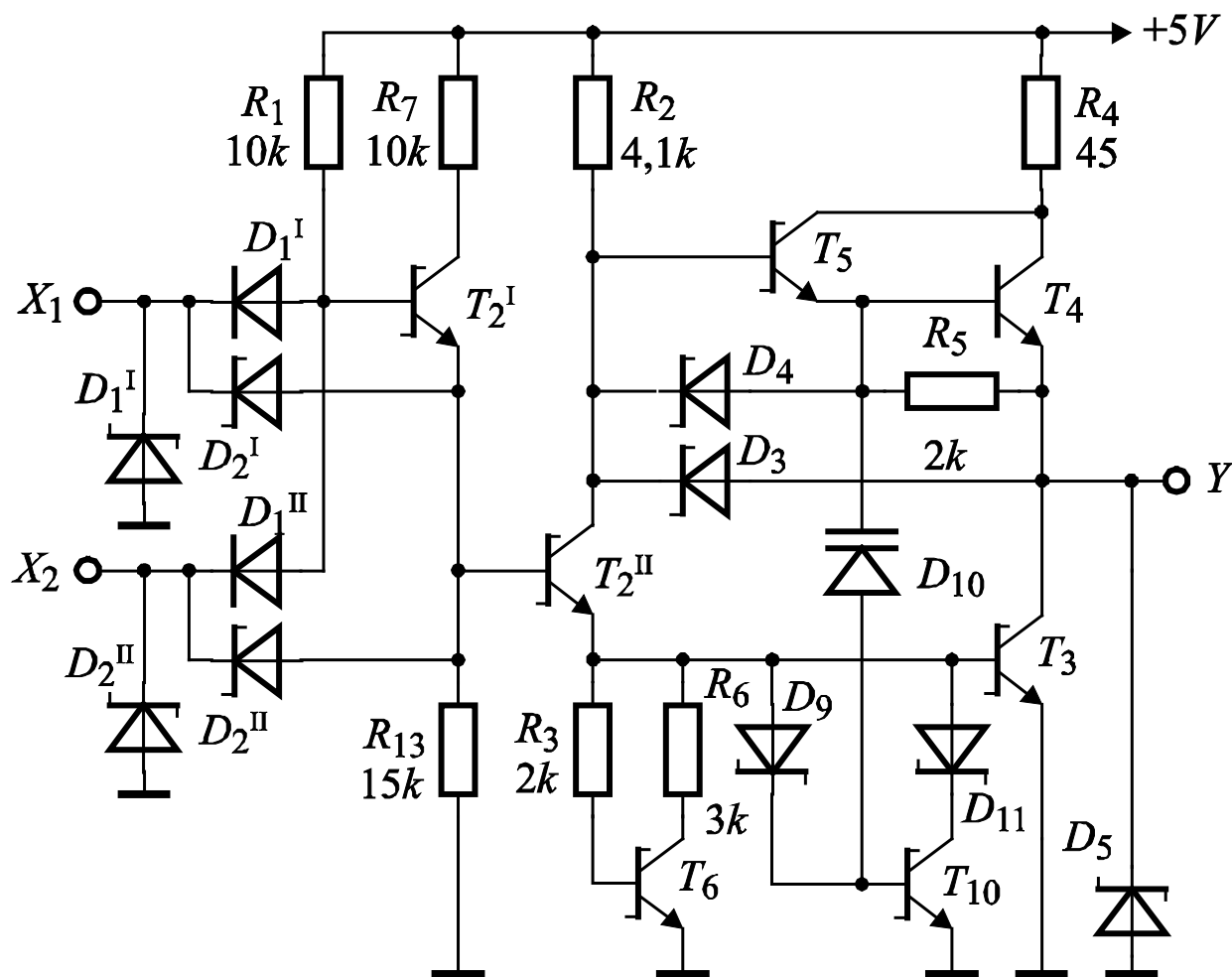




Основен елемент на TTL серията ALS



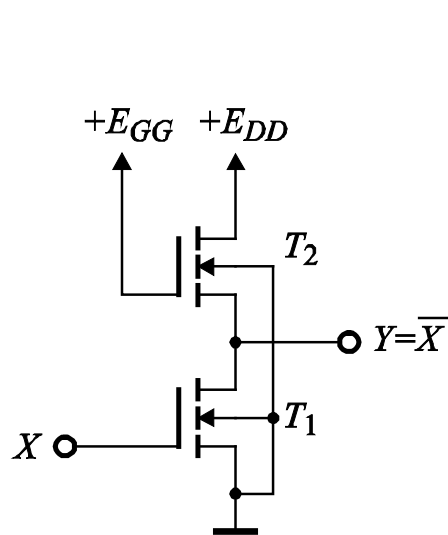
*Основен елемент на TTL серията AS*



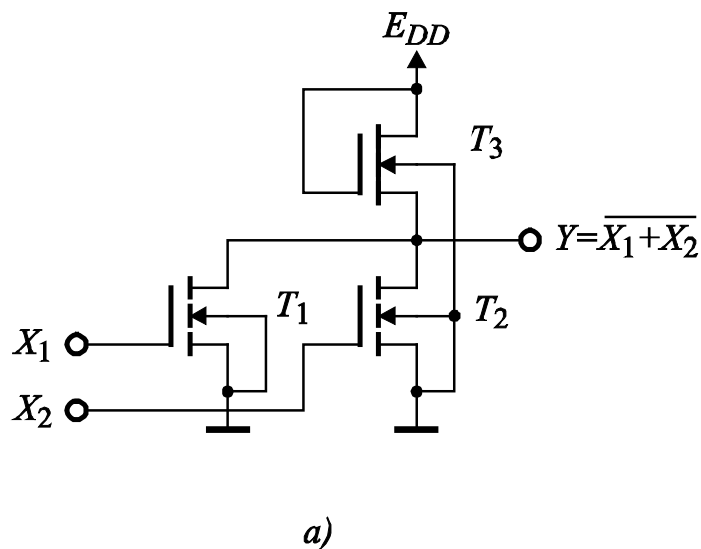
Основен елемент на TTL серията F (FAST)

## 2.5. Логически схеми с MOS транзистори

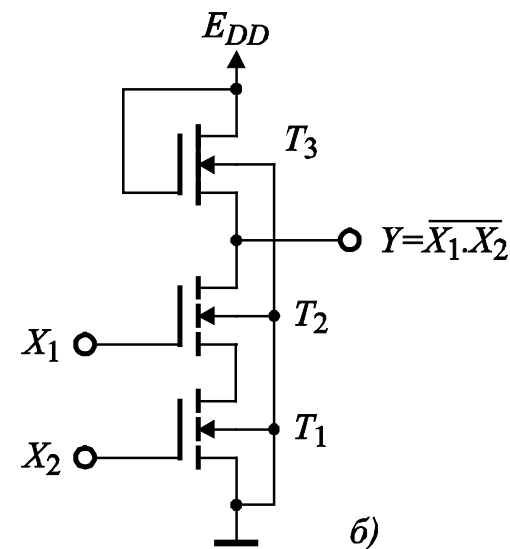
### 2.5.1. N-канална MOS логика



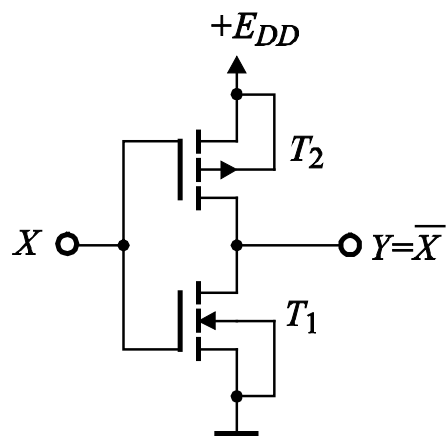
*NMOS инвертор.*



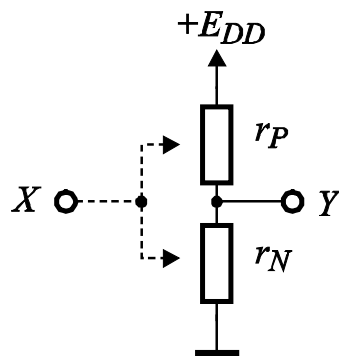
*NMOS логически елементи: а) – NOR; б) – NAND.*



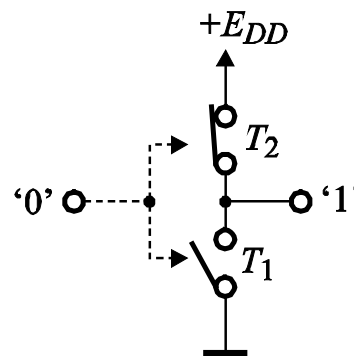
## 2.5.2. Комплементарна MOS логика – CMOS



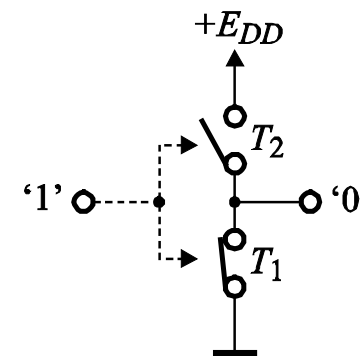
CMOS инвертор.



а)

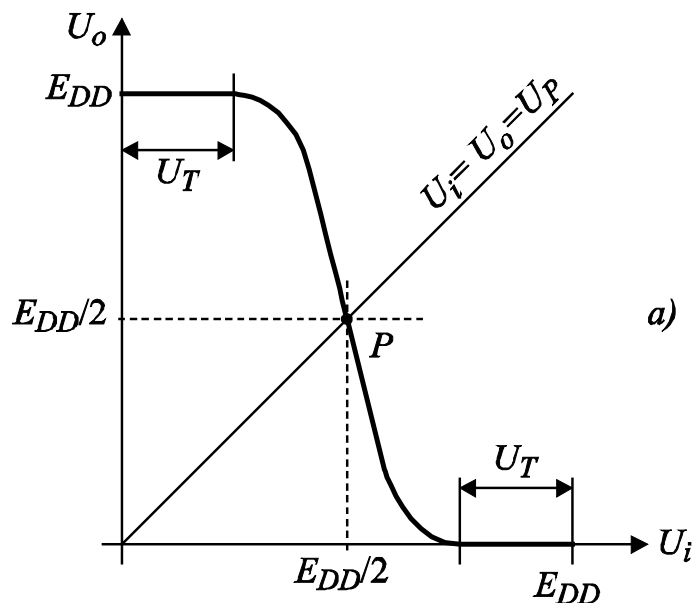


б)



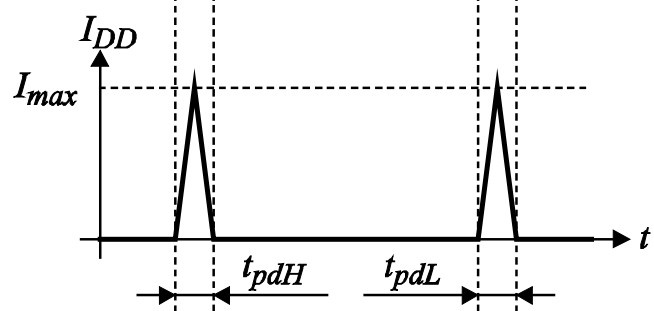
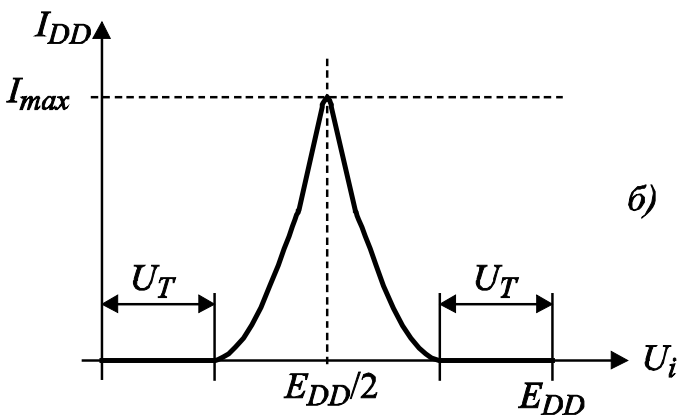
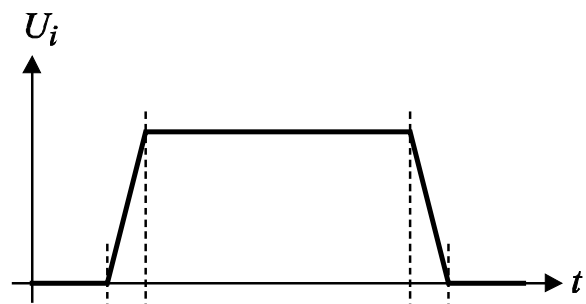
в)

Представяне на CMOS инвертора като управляеми канални съпротивления и ключове.



$$U_i = U_o = U_P = \frac{1}{2} E_{DD}$$

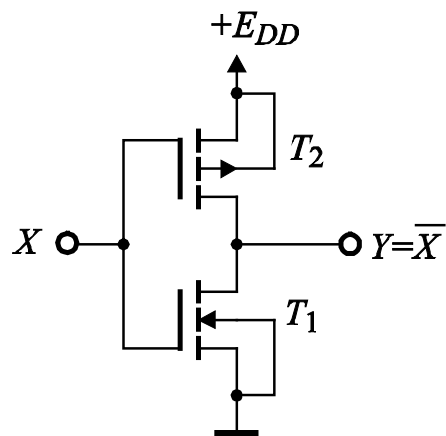
$$P_E = \frac{1}{2} (E_{DD} - 2U_T) I_{max} f (t_{pdH} + t_{pdL})$$



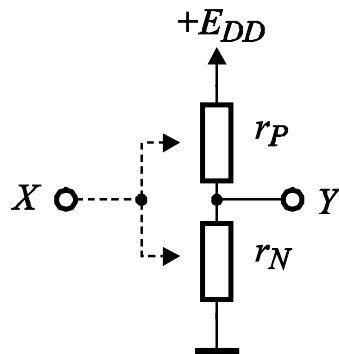
Характеристики на CMOS: а) – предавателна характеристика; б) – консумиран ток при превключване.

$$P_{EC} = \frac{2E}{t} = C_o E_{DD}^2 f$$

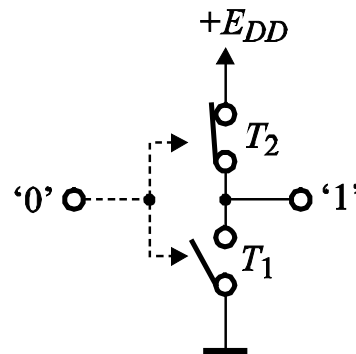
## 2.5.2. Комплементарна MOS логика – CMOS



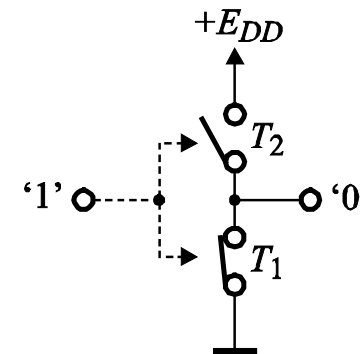
CMOS инвертор.



а)



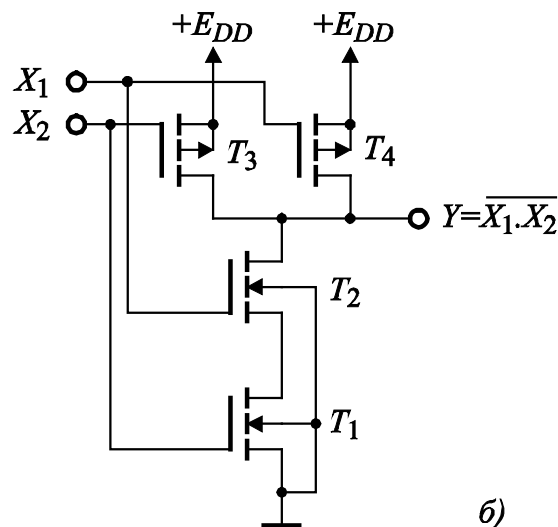
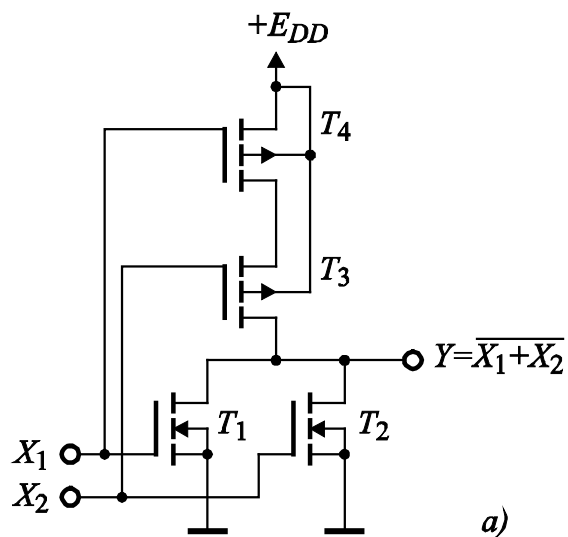
б)



в)

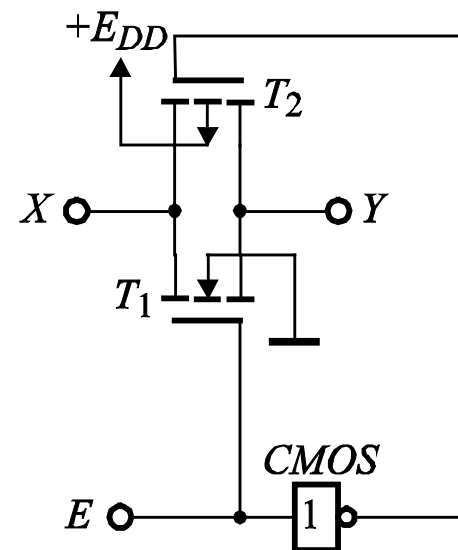
Представяне на CMOS инвертора като управляеми канални съпротивления и ключове.

## 2.5.3. CMOS интегрални схеми



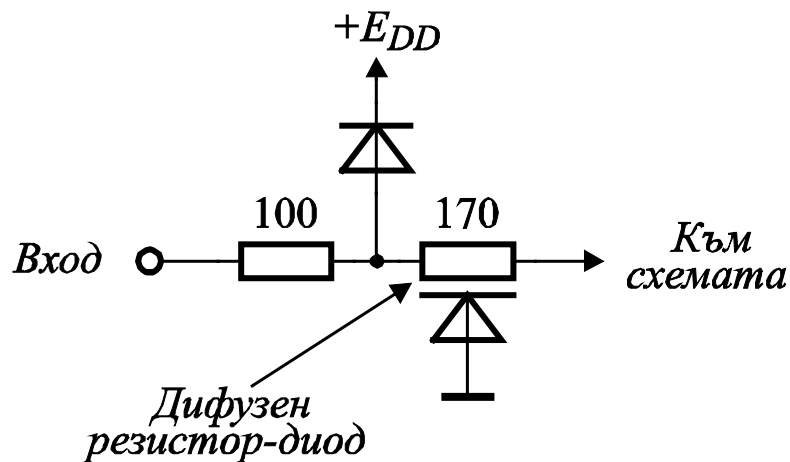
Основни CMOS логически елемент: а) – NOR; б) – NAND.

CMOS предаващ  
елемент ПЕ.

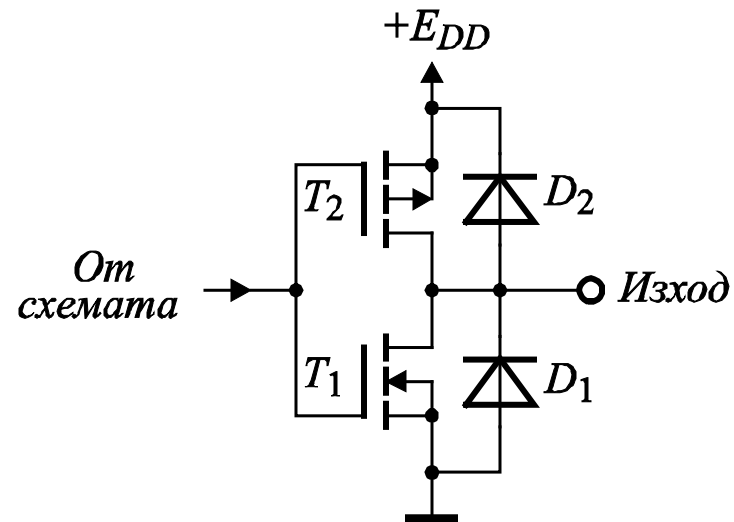




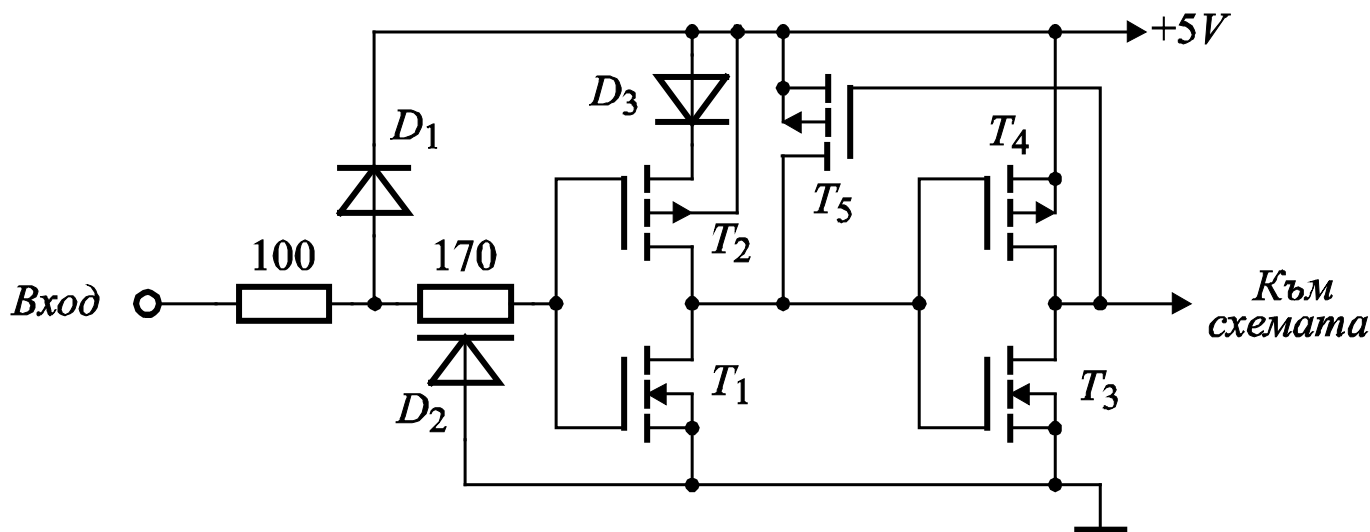
## 2.5.4. Усъвършенствани CMOS серии



Входна верига на CMOS от серията HC.



Изходна верига на CMOS от серията HC и HCT.

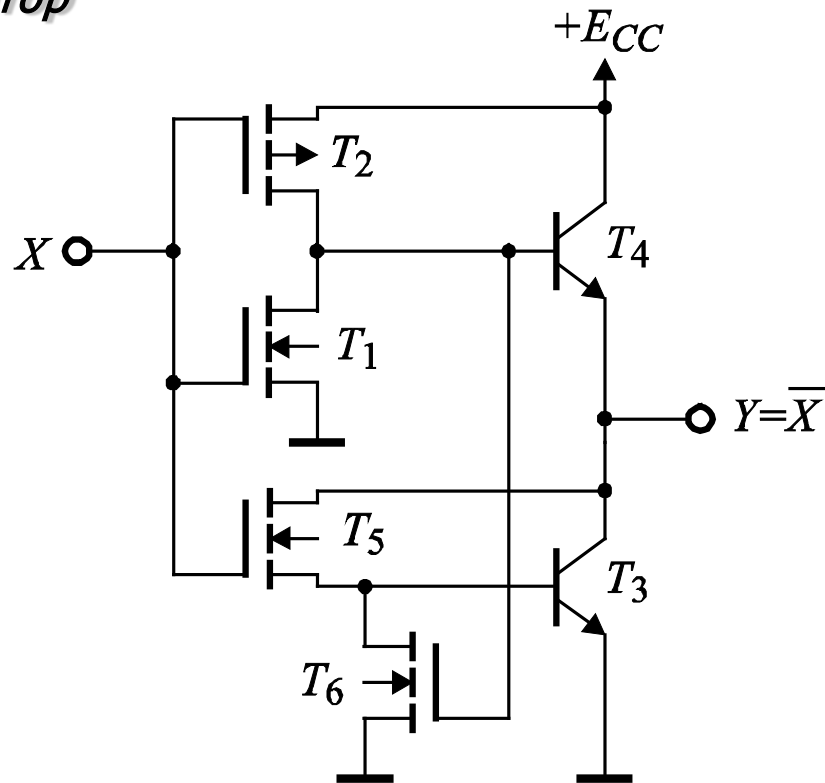


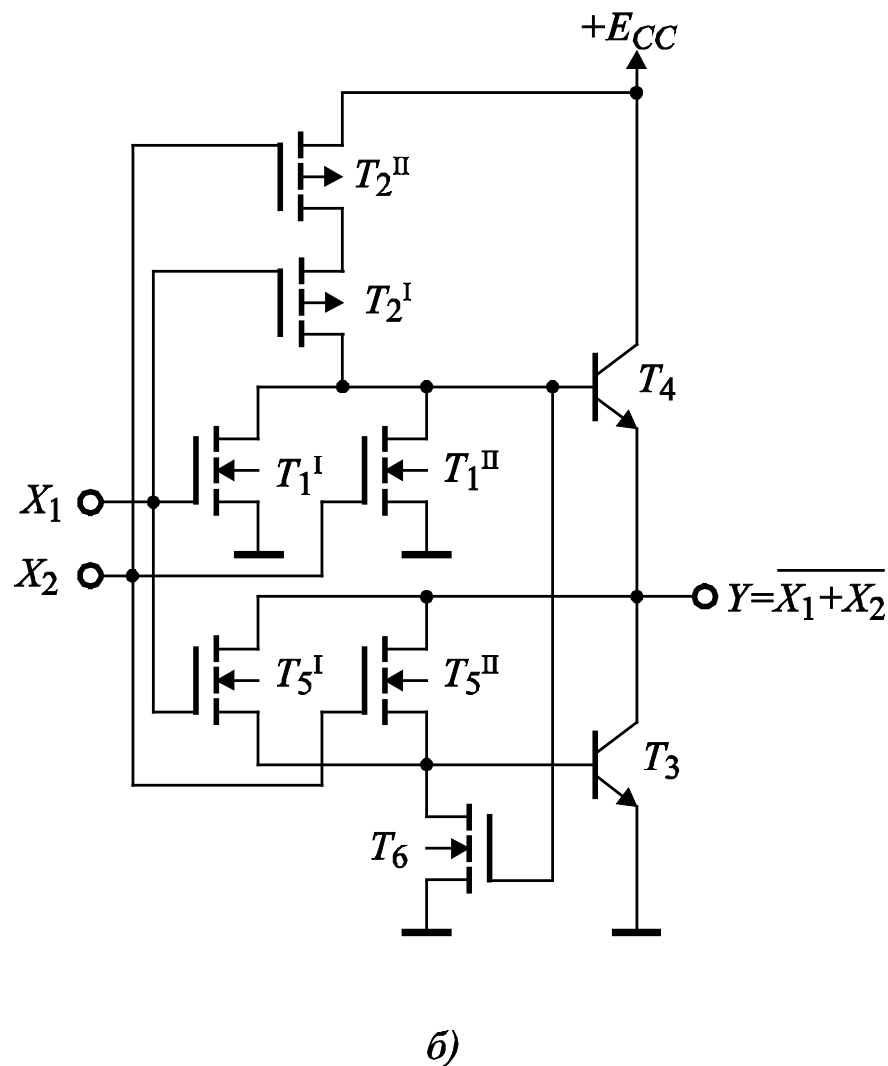
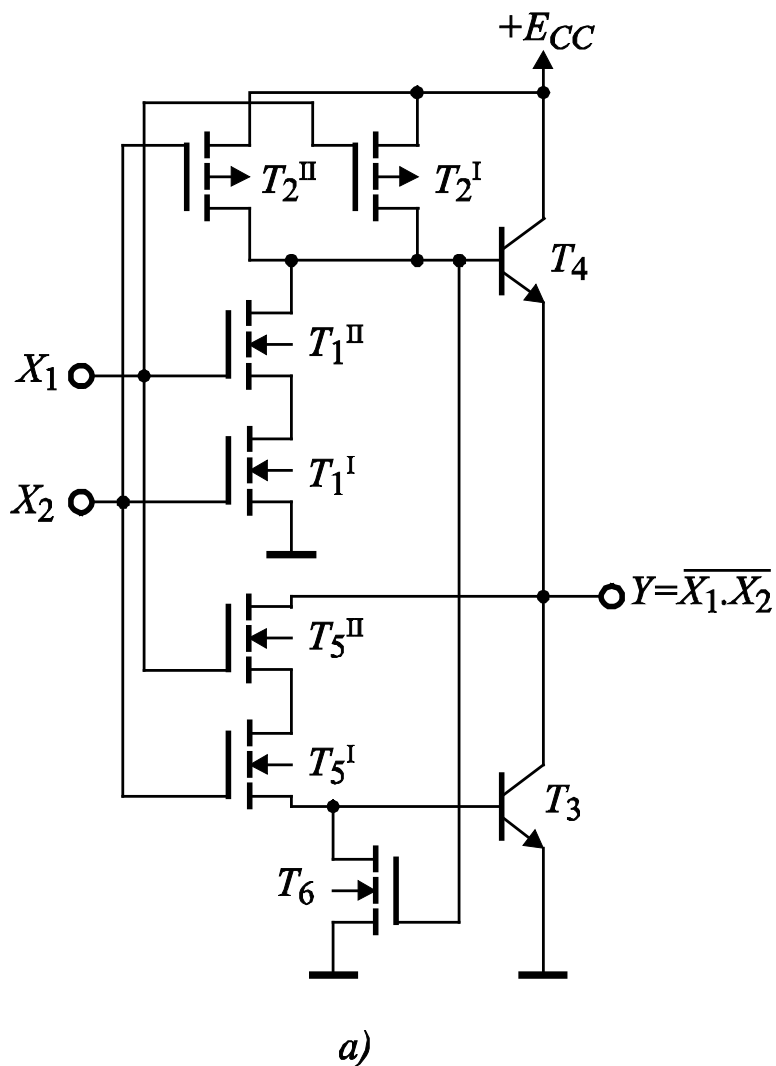
Входна верига на CMOS от серията HCT.



## 2.9. Интегрирана биполярна и комплементарна MOS логика – BiCMOS

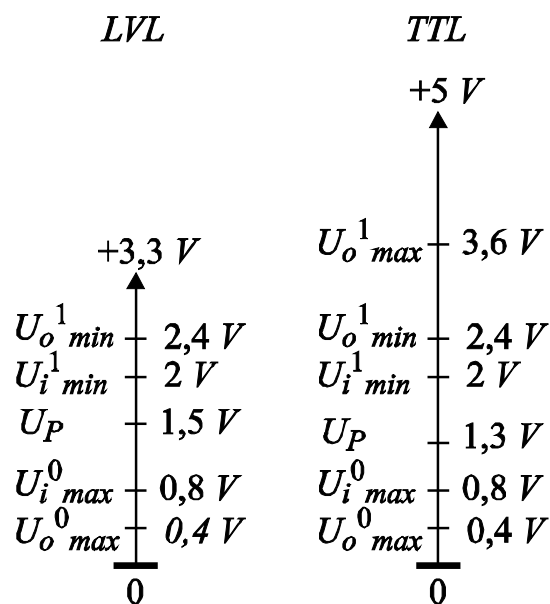
*BiCMOS инвертор*



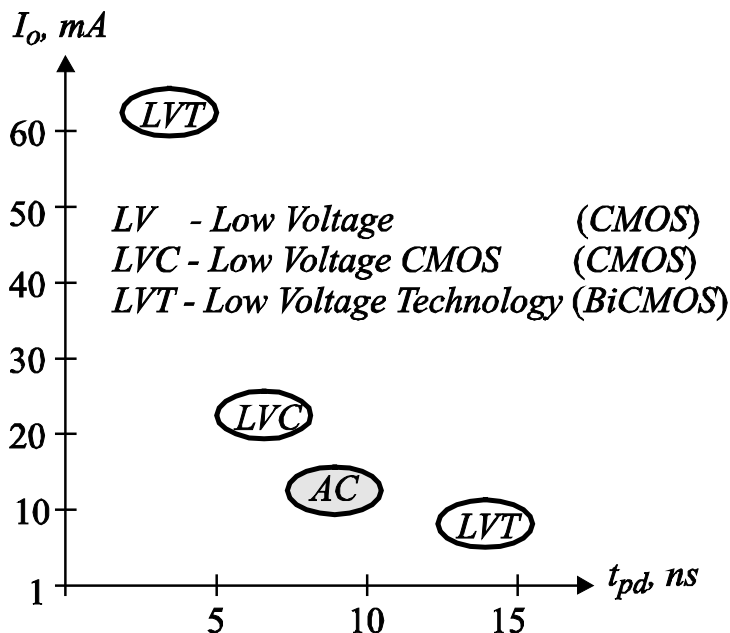


*BiCMOS* логически елементи: а) – NAND; б) – NOR

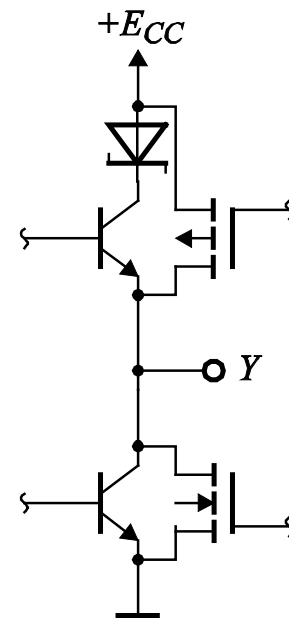
## 2.10. Нисковолтова логика – LVL



Логически нива на LVL и TTL

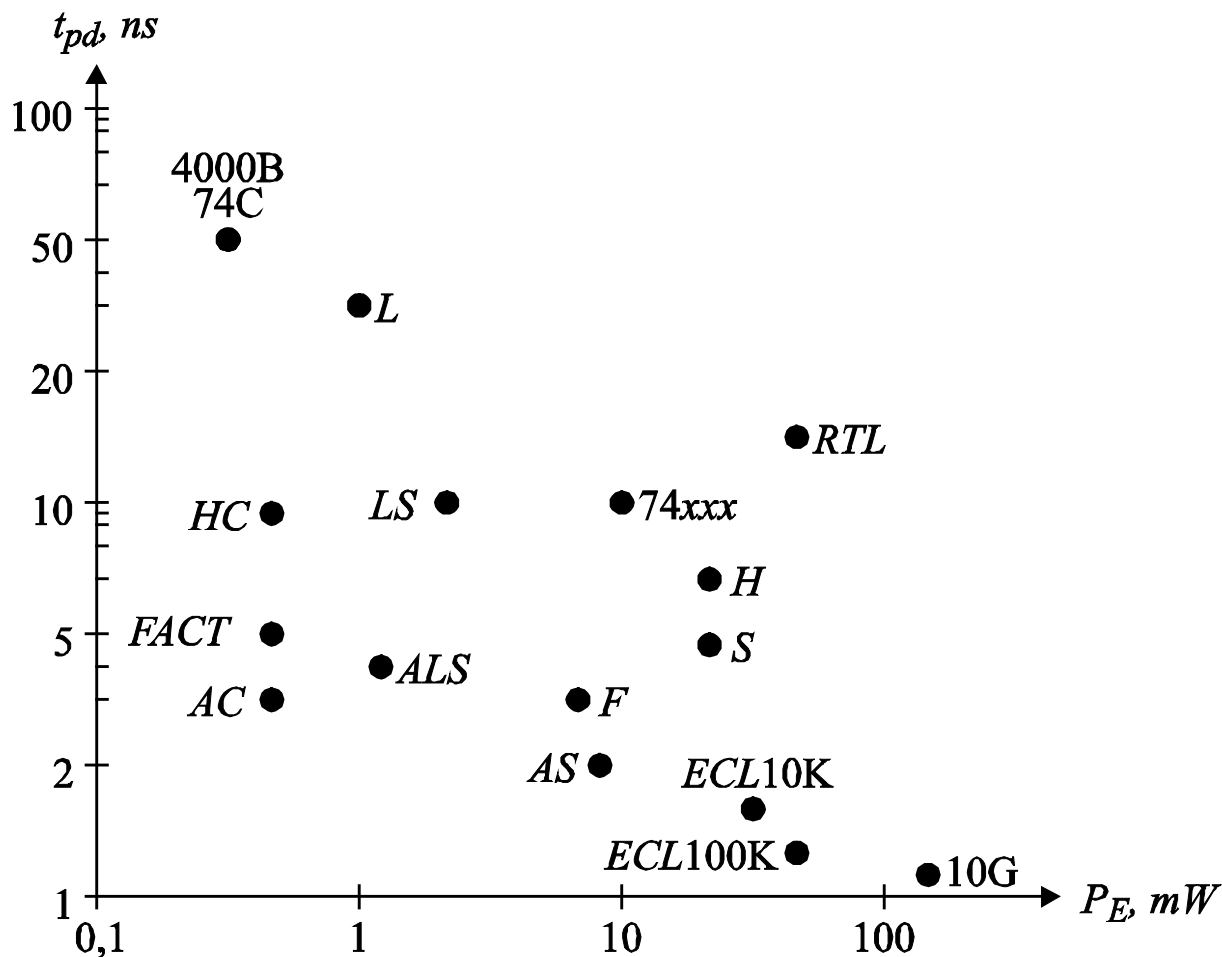


Номограма за изходна товароспособност и бързодействие на LVL

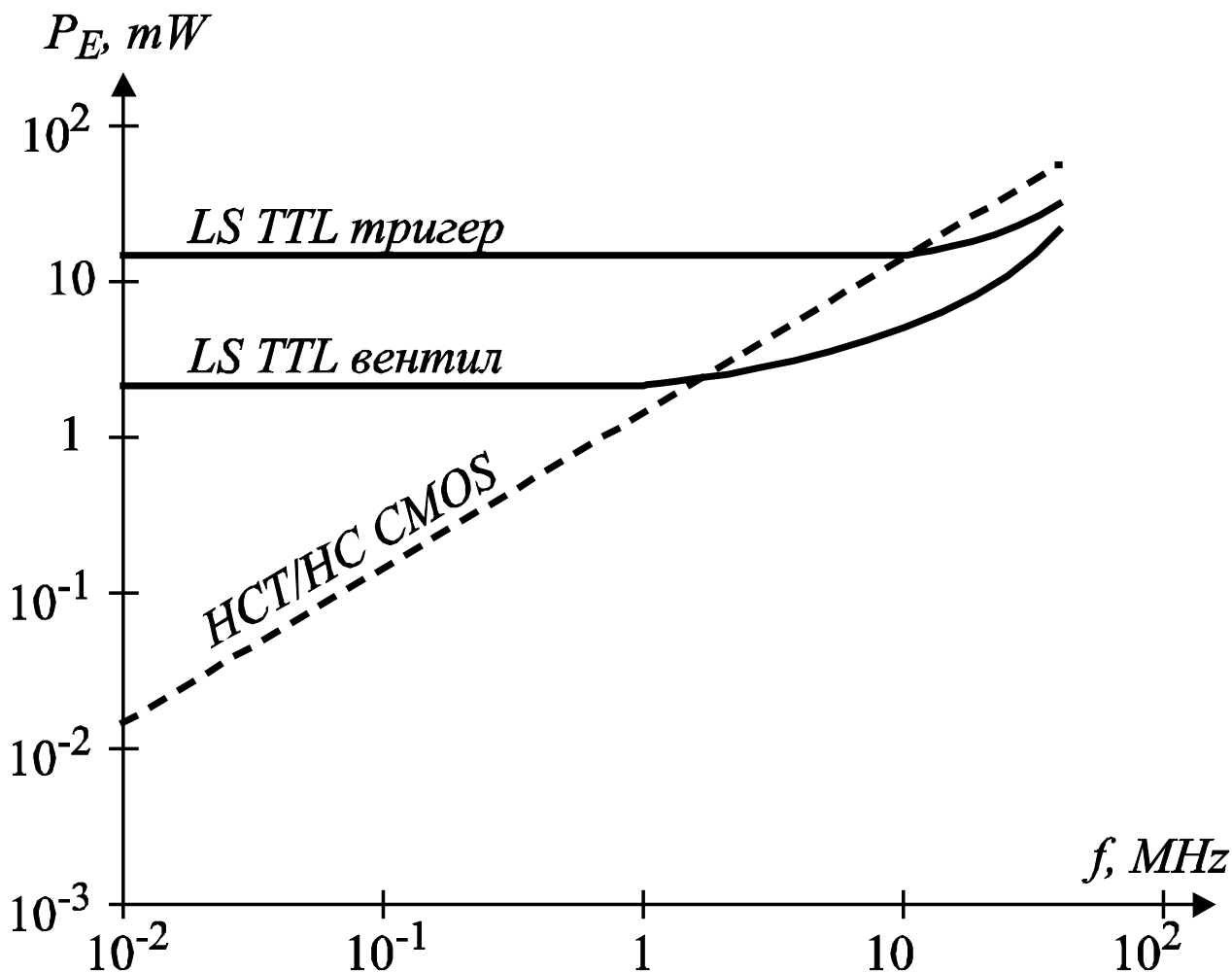


Изход на LVT логика

## 2.11. Използване на логическите семейства и серии

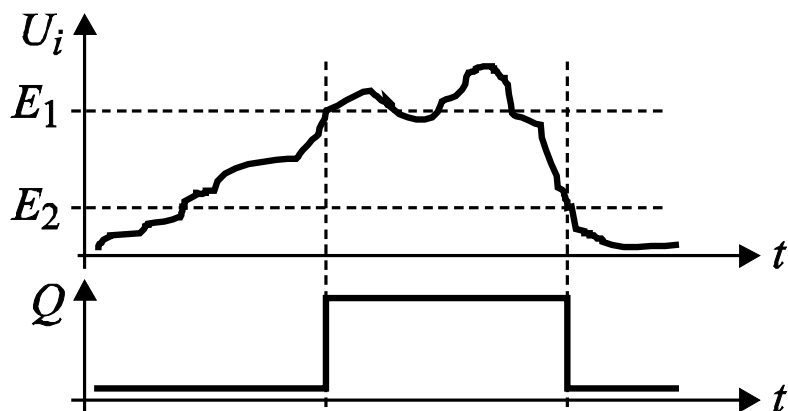


Номограма за консумираната мощност и бързодействието на различните логически семейства и серии.

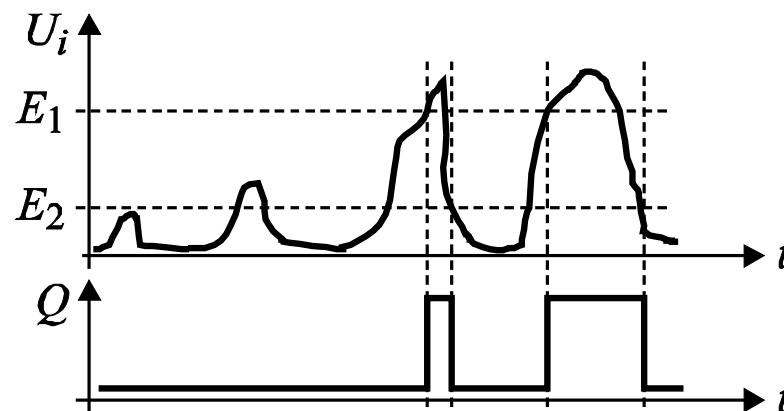


*Консумираната мощност на TTL и CMOS в зависимост от работната честота.*

## 2.12. Тригери на Шмит



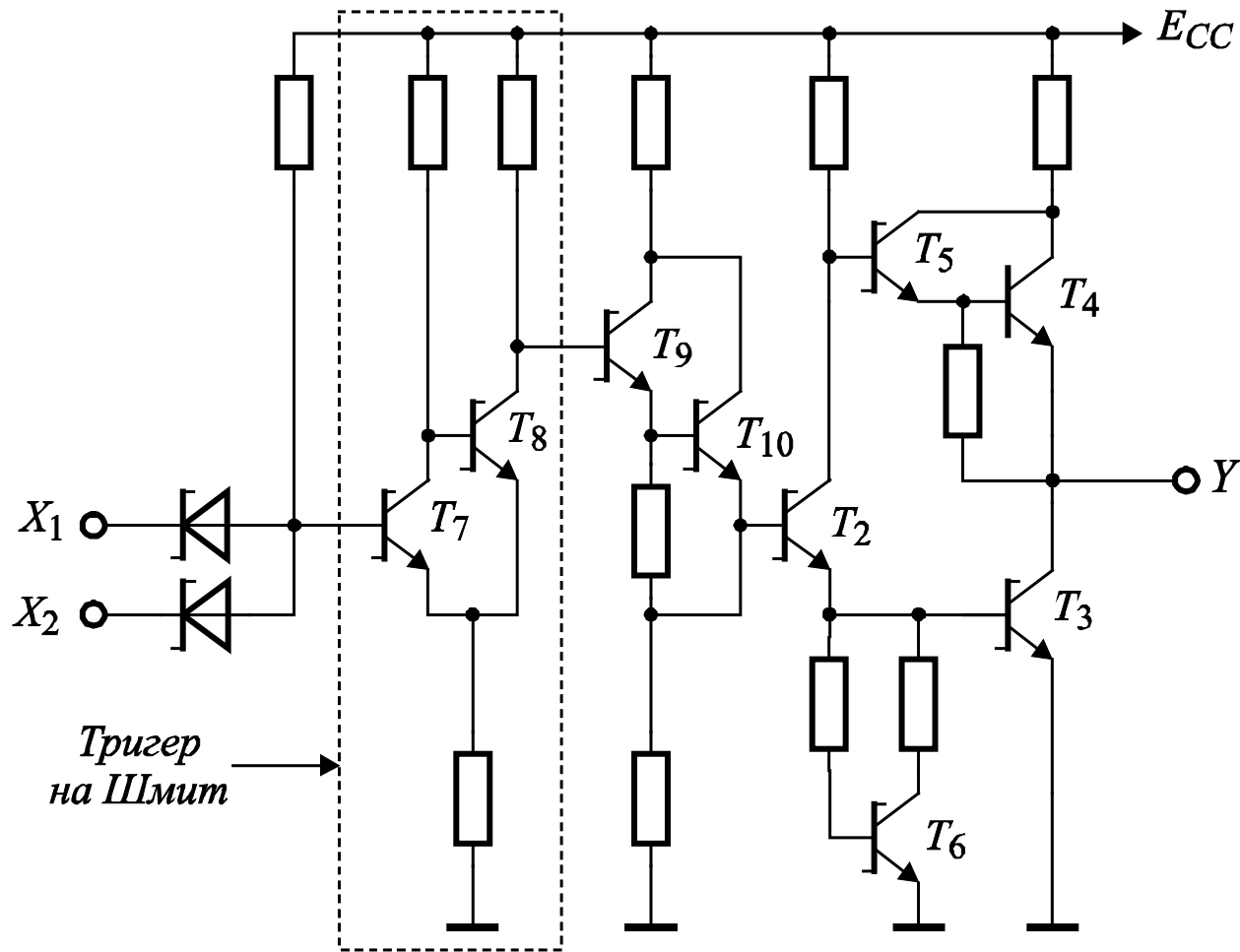
a)



б)

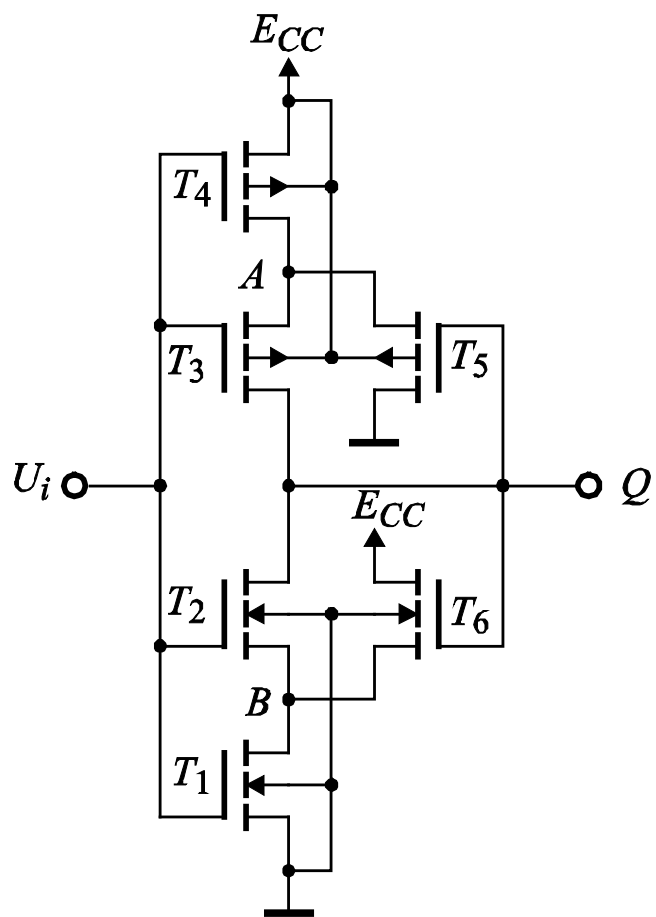
Основни приложения на тригер на Шмит:

- а) – формирова̀тел на импулси;
- б) – амплитуден дискриминатор.

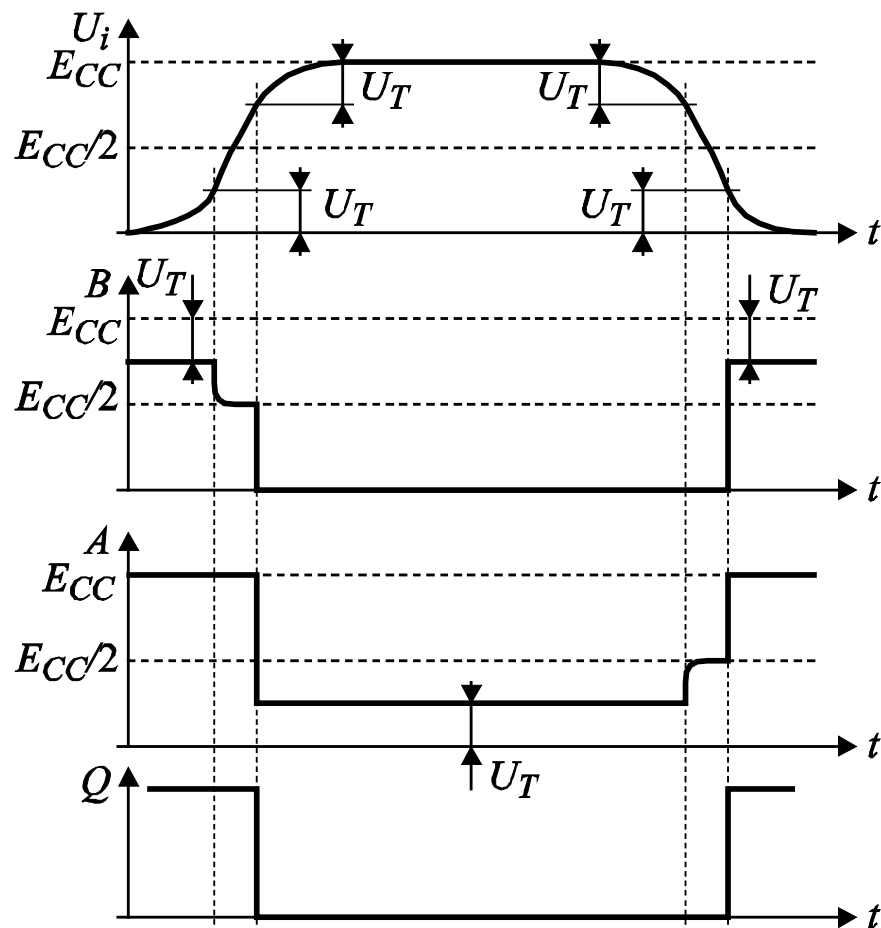


**TTL елемент 'LS132, съдържащ интегрален тригер на Шмит.**





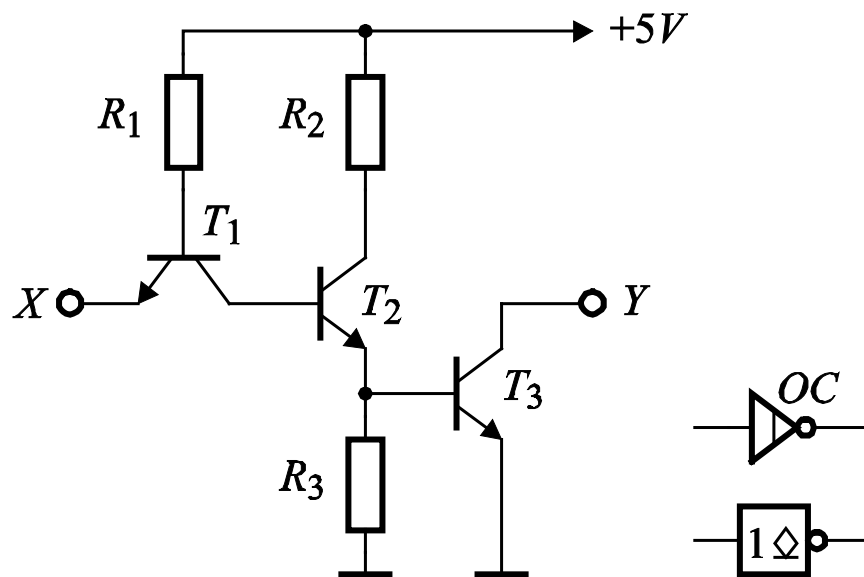
а)



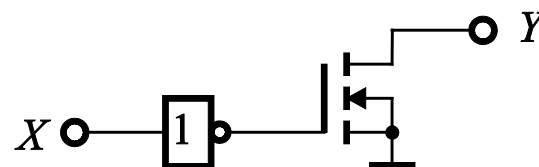
б)

CMOS интегрален тригер на Шмит.

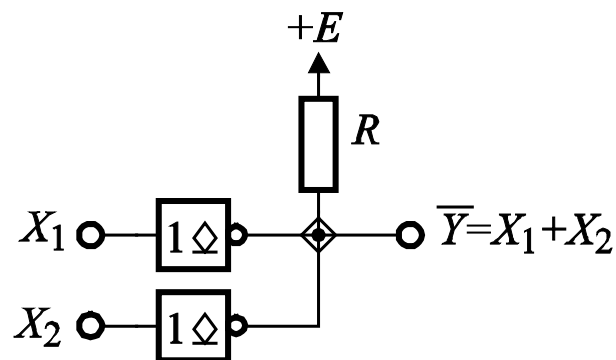
## 2.13. Елементи с отворен колектор (дрейн)



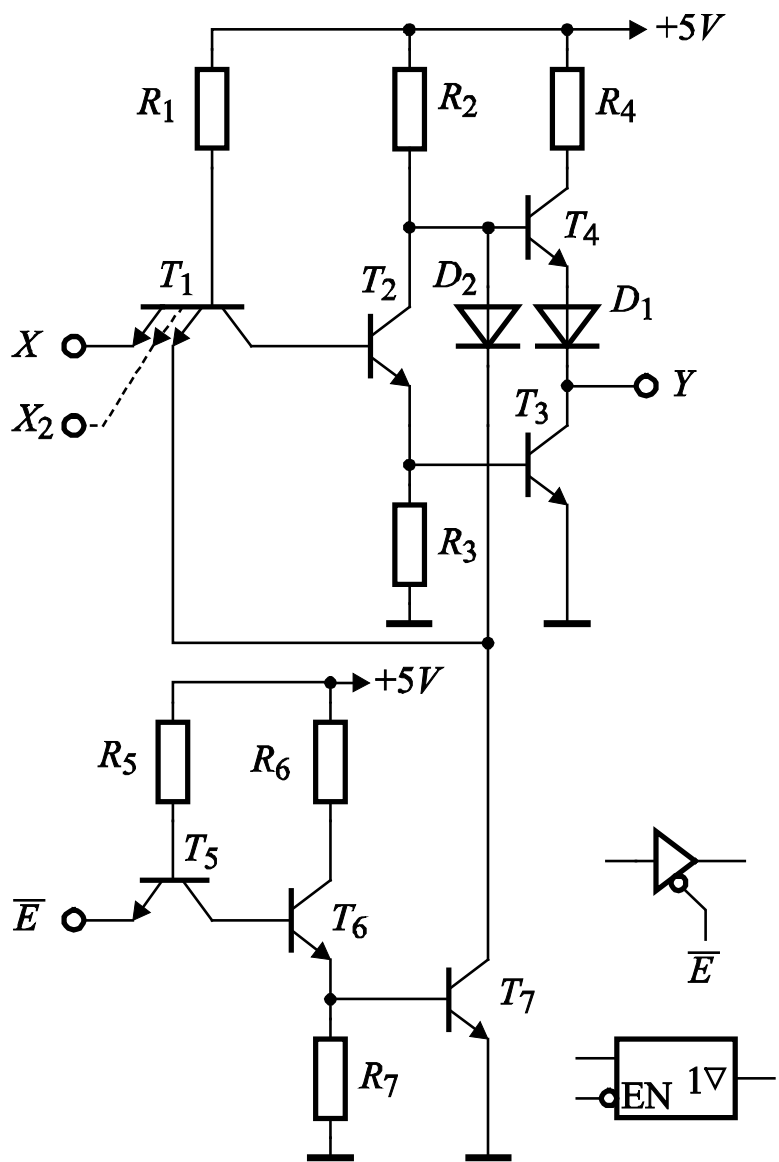
*Елемент (инвертор) с изход „отворен колектор“ (OC).*



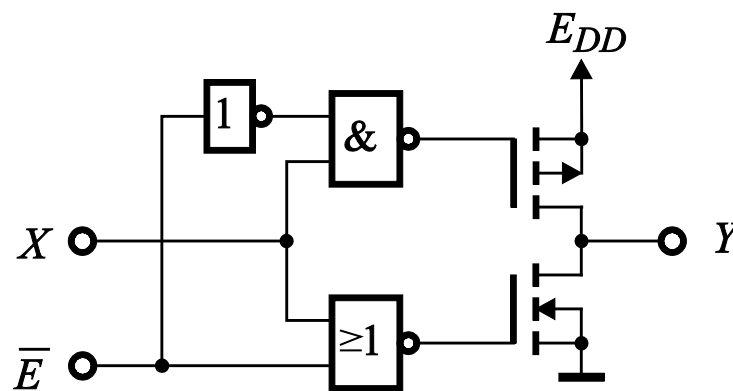
*Елемент (повторител) с изход „отворен дрейн“ (OD).*



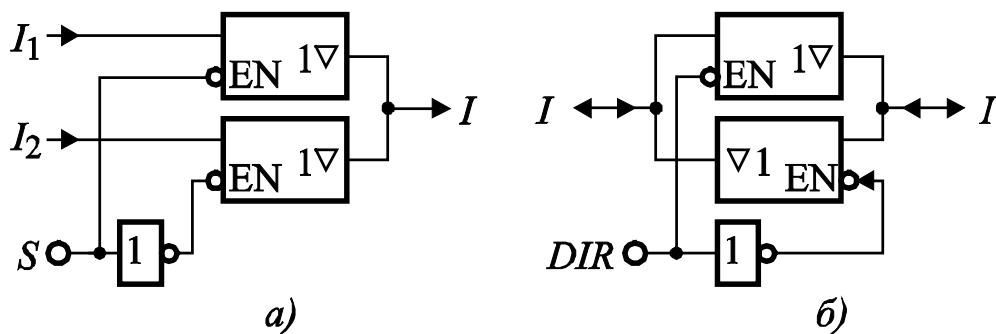
*Свързване „жично ИЛИ“*



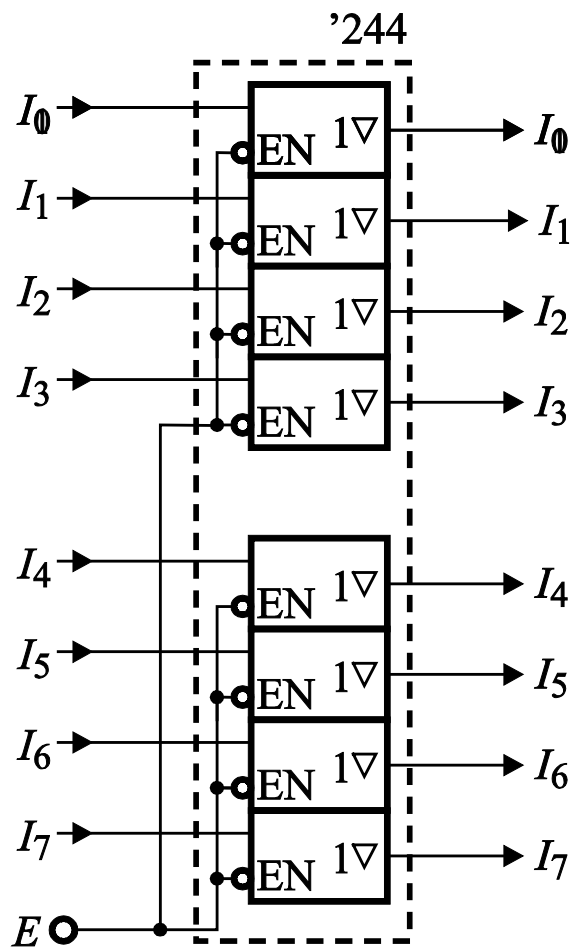
*TTL* елемент *NAND* с възможност за високоимпедансно състояние на изхода.



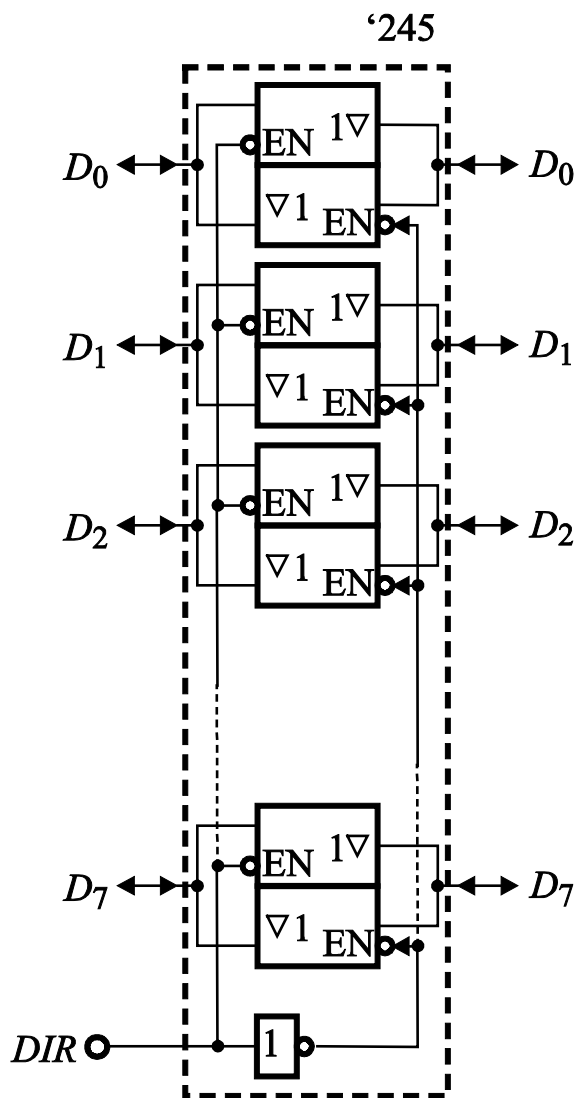
*CMOS* елемент с възможност за високоимпедансно състояние на изхода.



*Основни приложения на елементи с трето състояние: а) – електронен превключвател; б) – двупосочен буфер.*



*Буфериране на еднопосочни магистрали.*



*Буфериране на двупосочна магистрала.*