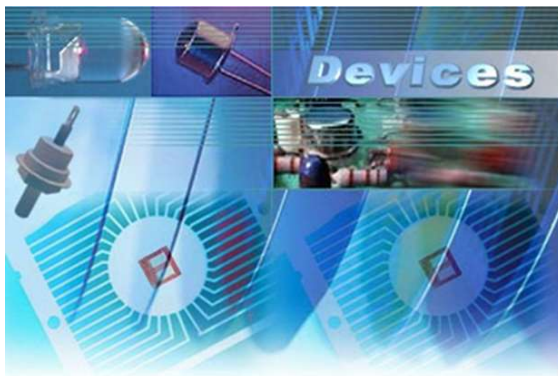




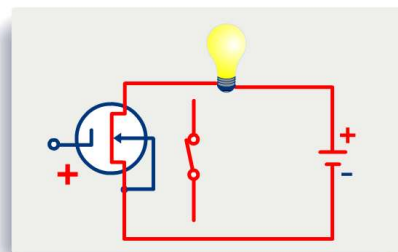
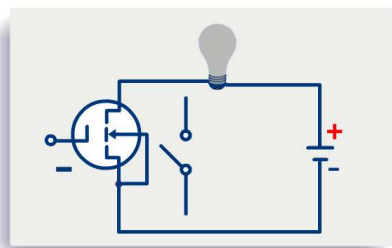
MOS транзистори



Полупроводникови елементи

Проф. Таня Василева, ТУ-София

Какво означава MOSFET?



MOSFET е съкращение от **Metal-Oxide Semiconductor Field-Effect Transistor** (метал – окис – полупроводник транзистор с полеви ефект). Той представлява електронна версия на ключ.

Предимства: високо входно съпротивление, ниска консумация на мощност, по-добра температурна стабилност, слаба чувствителност към радиация.

Приложения



MOS транзисторите се използват в силовата електроника, аудио техниката, медицинската електроника. Те са основни компоненти на съвременните интегрални схеми, които намират приложение в безжичните комуникации, компютърна, автомобилна, авиационна/космическа индустрии, домакински уреди и др.

Цели и предпоставки

Разглеждат се структурата, принципът на действие, характеристиките и параметрите на полеви транзистори с изолиран управляващ електрод.

Познавате

Разбирате

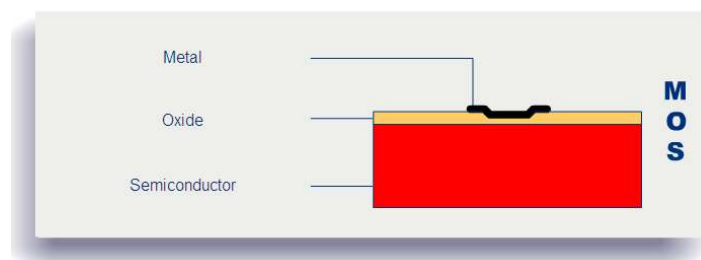
Анализирате

След изучаване на материала вие би трябвало да:

- ✦ Видовете MOS транзистори и тяхната структура
- ✦ Режимите на работа, характеристиките и параметрите
- ✦ Принципът на действие на MOS транзистора
- ✦ Процесите, протичащи в областите на транзистора
- ✦ Как се защитава структурата от пробив в тънкия окис
- ✦ Режимите на работа на MOS транзистора и токовете, протичащи през него
- ✦ Токовете и напреженията в схеми с MOS транзистори

Предпоставки: свойства на полупроводниците, диод

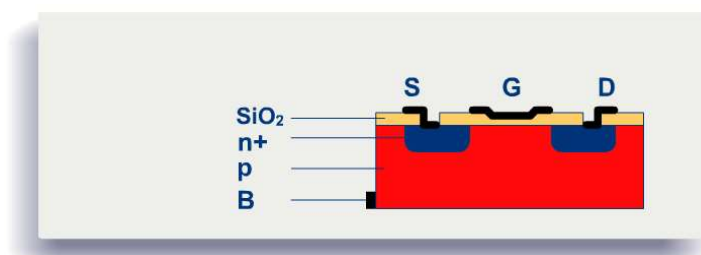
MOS структура



MOS структурата се състои от **метал**, разположен върху **окис**, който е създаден върху пластина от **полупроводник** (силиций).

MOSFET се среща и като **IGFET** (Insulated-Gate FET) – транзистор с изолиран управляващ електрод, поради факта, че гейтът е изолиран от подложката посредством SiO_2 (изолатор).

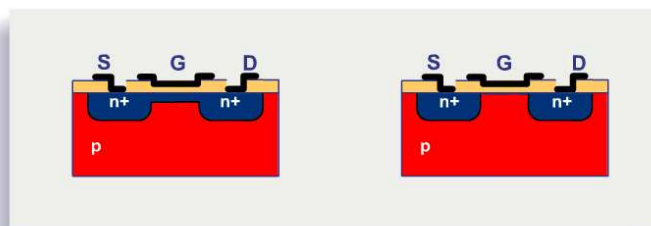
Изводи на MOS транзистора



MOS транзисторът има четири извода – сорс (**source** – S), гейт (**gate** – G), дрейн (**drain** – D) и подложка (**body** - B).

Големината на тока между сорса и дрейна зависи от напреженията, които са приложени на тези изводи. MOS транзисторът се **управлява по напрежение**.

Типове MOS транзистори

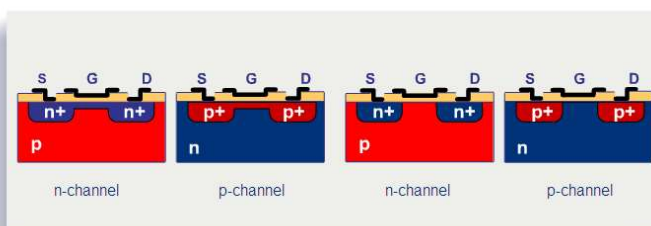


MOSFET с вграден канал

MOSFET с индуциран канал

Според начина на създаване на канала се различават два типа MOS транзистори. При транзисторите **с вграден канал** проводимият канал под гейта се формира по технологичен начин. В MOS транзисторите с **индуциран канал**, проводящ канал се създава **при прилагане на напрежение** с определена полярност между гейта и подложката.

MOS транзистор с N- и P-канал



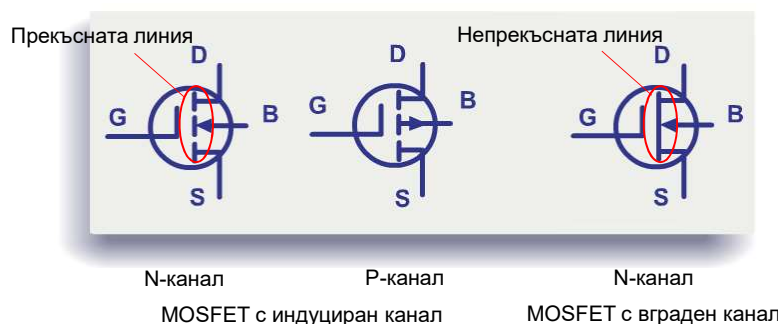
MOSFET с вграден канал

MOSFET с индуциран канал

Според проводимостта на канала двата типа MOS транзистори се срещат с **n-канал** или с **p-канал**.

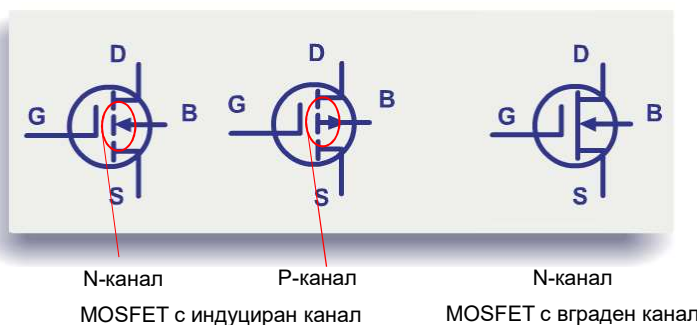
MOS транзисторът е **униполярен** елемент. Действието му се определя **само** от един тип токоносител (**основни**) – електрони или дупки, но никога от двата едновременно.

Условни графични означения



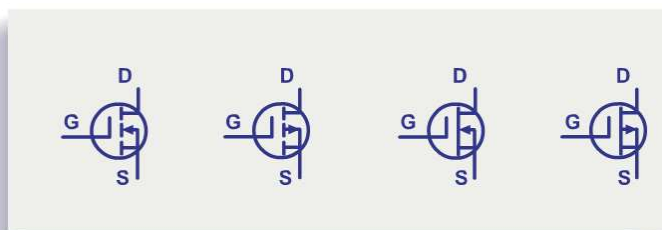
Символите за MOS транзистори с **индуциран канал** имат прекъснатата линия между сorsa и дрейна (липсва технологично създаден канал), докато за транзисторите с **вграден канал** линията е непрекъсната.

Условни графични означения



За **n-каналните** транзистори стрелката към p-подложката сочи **навътре**, докато за **p-каналните** MOSFET стрелката е **навън**.

Символи за дискретни MOSFET



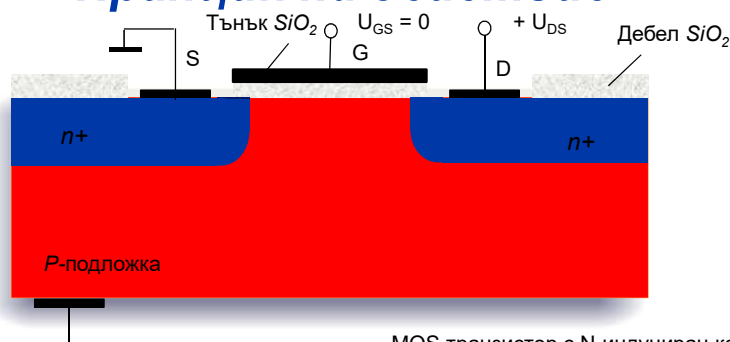
N-канал
MOSFET с индуциран канал

P-канал
MOSFET с вграден канал

В някои приложения (в интегралните схеми) на подложката се подава напрежение, с което допълнително се контролира токът през канала.

В повечето приложения (**за дискретни елементи**) подложката се свързва към сорса и транзисторът фактически става с три извода.

Принцип на действие

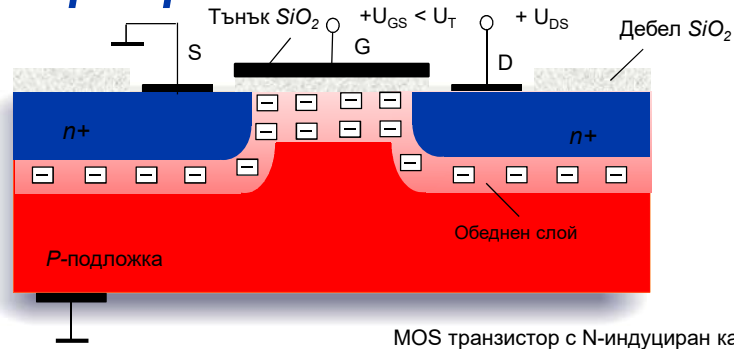


MOS транзистор с N-индуциран канал

Принципът на действие на MOS транзисторите се основава на **полевия ефект** – възможността за промяна на проводимостта на канала между сорса и дрейна чрез напрежение, приложено на гейта.

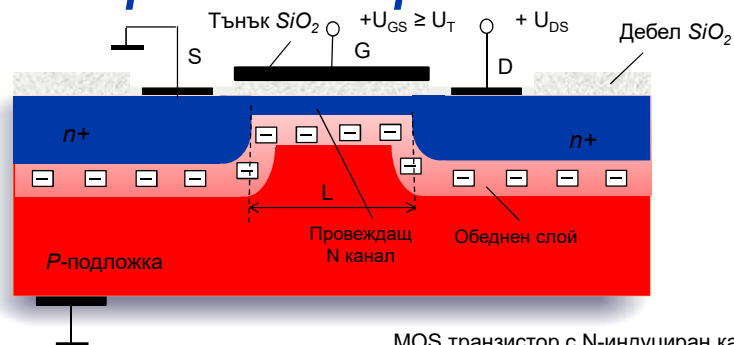
Когато на гейта не е подадено напрежение ($U_{GS} = 0$), във веригата дрейн-сорс не протича ток, защото тя е прекъсната поради липса на проводящ канал.

Формиране на обеднен слой



При подаване на положително напрежение на гейта ($U_{GS} > 0$) дупките от подложката се отблъскват във вътрешността ѝ. На повърхността се образува **обеднен слой**, който съдържа предимно некомпенсирани отрицателни акцепторни йони. Ток не тече.

Прагово напрежение



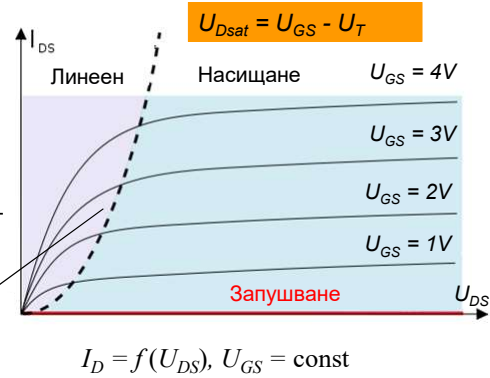
При увеличаване на положителното напрежение U_{GS} към повърхността се привличат електрони, които създават слой с **инверсна** проводимост. Напрежението U_{GS} , при което се създава инверсен слой в подложката и протича минимален дрейвов ток се нарича **прагово напрежение U_T** . Ако $U_{GS} > U_T$ каналът **се обогатява** с токоносителите и токът I_D нараства.

Изходни VA характеристики

На фиг. е показано семейството изходни статични характеристики $I_D = f(U_{DS})$ при $U_{GS} = \text{const}$ за MOS транзистор с N- индуциран канал.

В тях се различават две области – **линейна** (омична, триодна) и област на **насищане** (пентодна).

Парабола на насищане

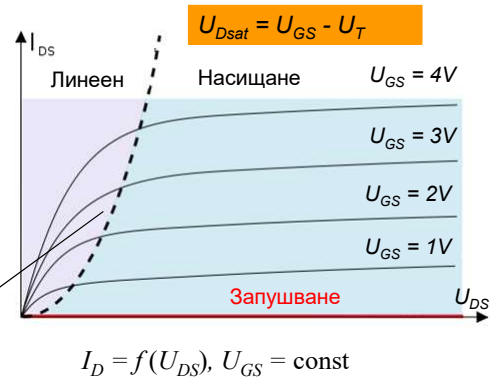


MOS транзисторите с индуциран канал работят **само в режим на обогатяване**.

Линейна област

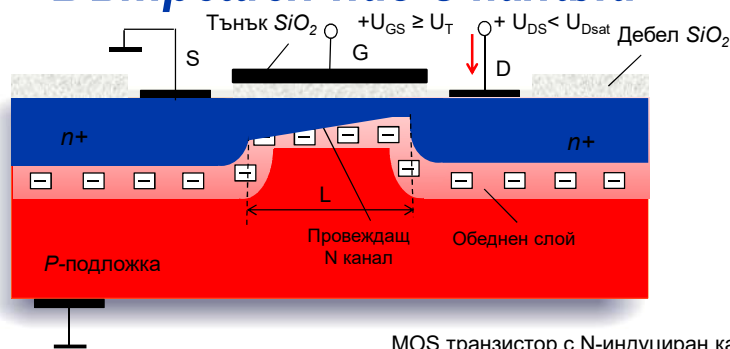
При по-голямо увеличение на U_{DS} , съответно нараства и I_D . Протичането на тока в канала предизвиква вътрешен пад на напрежението върху омичното съпротивление на канала, което довежда до отклонение от линейната зависимост между дрейновите ток и напрежение.

Парабола на насищане



В линейната област с увеличаване напрежението на дрейна U_{DS} **ТОКЪТ** I_D **нараства линейно**.

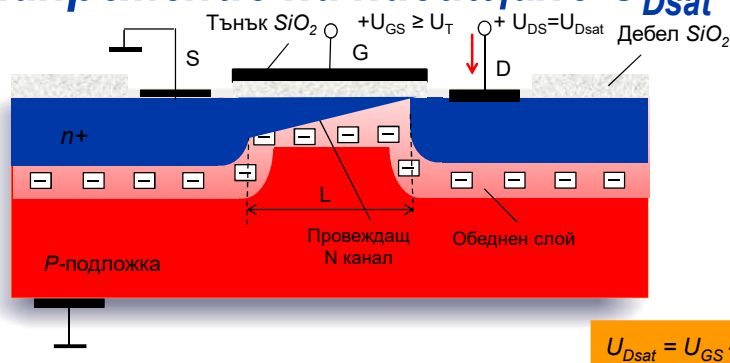
Вътрешен пад в канала



MOS транзистор с N-индуциран канал

Омичното съпротивление на канала нараства с увеличаване на дължината на канала от S към D, като нараства и падът върху него. Напрежението, което индуцира канала, е разлика между постоянното U_{GS} и вътрешния пад в канала и съответно намалява от S към D. Това довежда до изменение на сечението на канала.

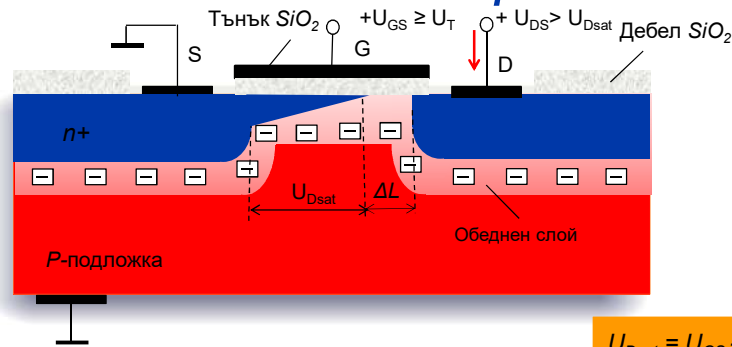
Напрежение на насищане U_{Dsat}



$$U_{Dsat} = U_{GS} - U_T$$

При достигане на напрежението на насищане U_{Dsat} каналът в областта до дрейна се "прищипва", защото индуциращото го напрежение в тази точка става равно на праговото. По-нататъшното увеличаване на U_{DS} води до насищане на тока I_D . Това е областта на **насищане** (пентодна).

Режим на насищане



$$U_{Dsat} = U_{GS} - U_T$$

Ако $U_{DS} > U_{Dsat}$ каналът се скъпява, като напрежението върху него остава постоянно и равно на U_{Dsat} , което определя постоянния ток I_{Dsat} . Разликата $\Delta U_D = U_{DS} - U_{Dsat}$ пада върху обеднената област с дължина ΔL . Протичането на ток се дължи на екстракцията на електроните от канала и дрейфовото им движение през обеднената област до дрейна.

Уравнения на дрейвовия ток

Линеен режим $U_{DS} < U_{Dsat}$ $U_{Dsat} = U_{GS} - U_T$

$$I_D = \frac{\mu_{eff} C_0 W}{L} [(U_{GS} - U_T)U_{DS} - \frac{1}{2}U_{DS}^2]$$

$$k = \frac{\mu_{eff} C_0 W}{L}, \frac{mA}{V^2} \quad \text{Специфична стръмност}$$

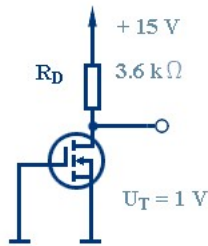
$$I_D = k[(U_{GS} - U_T)U_{DS} - \frac{1}{2}U_{DS}^2]$$

Режим на насищане $U_{DS} \geq U_{Dsat}$

$$I_D = \frac{1}{2}kU_{Dsat}^2$$

$$I_D = \frac{k}{2}(U_{GS} - U_T)^2$$

Примери



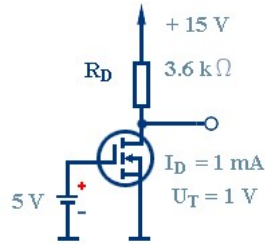
Режим на работа?

$$I_D = ? \quad U_{DS} = ?$$

$$U_{GS} = 0 \text{ V}$$

$$U_{GS} < U_T$$

Транзисторът е **запушен**



Режим на работа?

$$U_{DS} = ? \quad k = ?$$

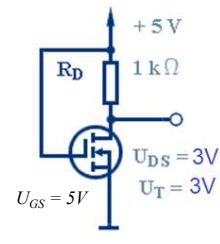
$$U_{Dsat} = U_{GS} - U_T = 4 \text{ V}$$

$$E_{DD} = I_D R_D + U_{DS}$$

$$U_{DS} = 15 - 1 \cdot 10^{-3} \cdot 3.6 \cdot 10^3 = 11.4 \text{ V}$$

$$U_{DS} > U_{Dsat}$$

Режим на насищане



Режим на работа?

$$I_D = ? \quad k = ?$$

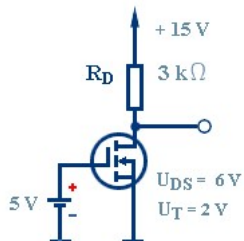
$$U_{Dsat} = U_{GS} - U_T = 2 \text{ V}$$

$$I_D R_D = E_{DD} - U_{DS} = 2 \text{ V}$$

$$I_D = 2 \text{ mA}$$

$$U_{DS} > U_{Dsat}$$

Примери



Режим на работа?

$$I_D = ? \quad k = ?$$

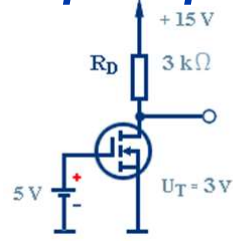
$$U_{Dsat} = U_{GS} - U_T = 3 \text{ V}$$

$$U_{DS} > U_{Dsat} \quad \text{Насищане}$$

$$I_D = \frac{E_{DD} - U_{DS}}{R_D} = \frac{15 - 6}{3 \cdot 10^3} = 3 \text{ mA}$$

$$I_D = \frac{k(U_{GS} - U_T)^2}{2}$$

$$k = \frac{2 \cdot I_D}{(U_{GS} - U_T)^2} = \frac{2}{3} \text{ mA/V}^2$$



Режим на работа?

$$I_D = ? \quad U_{DS} = ?$$

$$k = 1 \text{ mA/V}^2, \quad U_{GS} = 5 \text{ V}$$

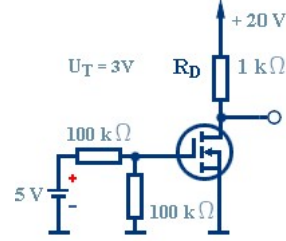
$$U_{Dsat} = U_{GS} - U_T = 2 \text{ V}$$

$$I_D = \frac{k(U_{GS} - U_T)^2}{2} = 2 \text{ mA}$$

$$U_{DS} = E_{DD} - I_D R_D$$

$$U_{DS} = 15 - 2 \cdot 10^{-3} \cdot 3 \cdot 10^3 = 9 \text{ V}$$

$$U_{DS} > U_{Dsat} \quad \text{Насищане}$$



Режим на работа?

$$I_D = ? \quad U_{DS} = ?$$

$$U_{GS} = 2.5 \text{ V} < U_T$$

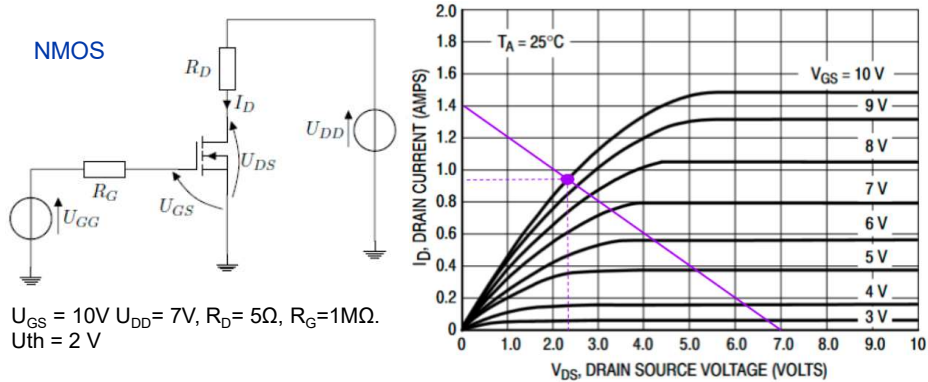
Запушен транзистор

$$I_D = 0$$

$$U_{DS} = V_{DD} - I_D \cdot R_D$$

$$U_{DS} = 20 - 0 = 20 \text{ V}$$

Изчисления от VA характеристика



Id [A]	0.95
Uds [V]	2.4
Област на работа	Линеен

Построява се товарна права с отрез $U_{DD} = 7V$ и $U_{DD}/R_D = 7V/5\Omega = 1.4A$. Определя се раб. точка

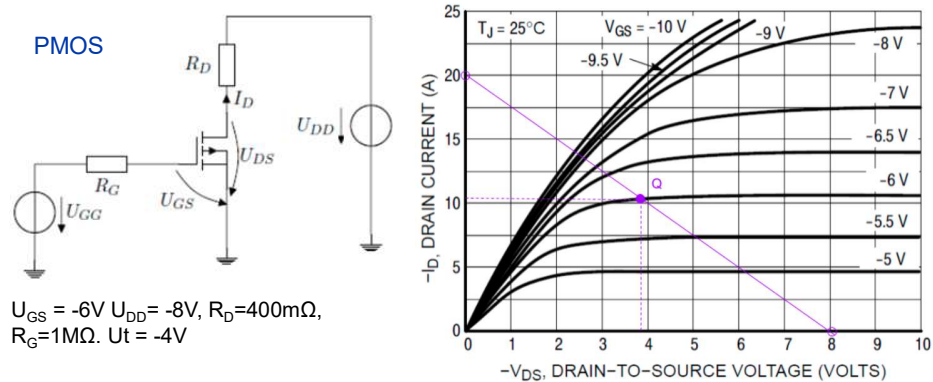
Обосновка:

От характеристиката: $U_{ds} = 2.4V$

$U_{dsat} = U_{gs} - U_{th} = 10 - 2 = 8V$

$|U_{ds}| < |U_{dsat}|$ Транзисторът работи в линеен режим

Изчисления от VA характеристика



Id [A]	10.5
Uds [V]	- 3.8
Област на работа	Насищане

Построява се товарна права с отрез $U_{DD} = -8V$ и $U_{DD}/R_D = -8V/0.400\Omega = -20A$. Определя се раб. точка

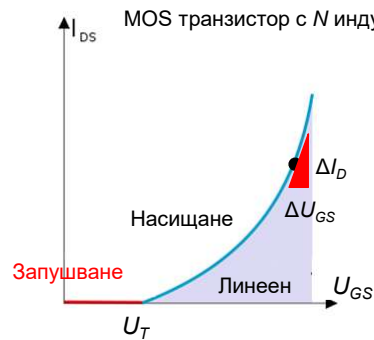
Обосновка:

От характеристиката: $U_{ds} = -3.8V$

$U_{dsat} = U_{gs} - U_{th} = -6 - (-4) = -2V$

$|U_{ds}| > |U_{dsat}|$ Транзисторът работи в насищане

Предавателна характеристика



$$I_D = f(U_{GS}), U_{DS} = \text{const}$$

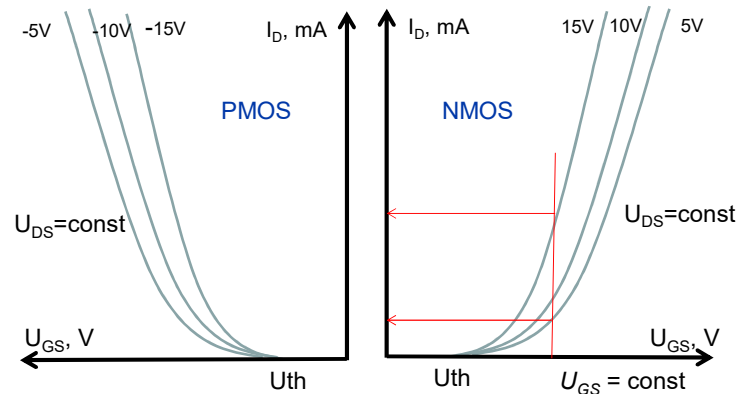
Стръмност на предавателната характеристика $g_m, (S)$

$$g_m = S = \frac{dI_D}{dU_{GS}} = \frac{\Delta I_D}{\Delta U_{GS}}, U_{DS} = \text{const}$$

$$g_m = kU_{DS} \quad \text{за линеен режим}$$

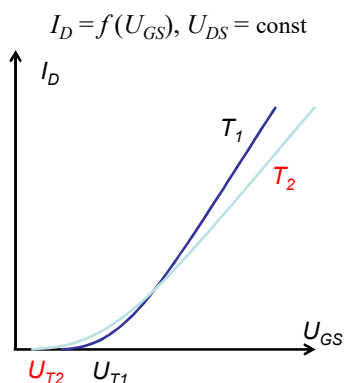
$$g_m = k(U_{GS} - U_T) \quad \text{за насищане}$$

Предавателни характеристики



Ако предположим, че $U_{GS} = \text{const}$ (т.е. каналът е един и същ), то с увеличаване на U_{DS} , токът I_D ще нараства (повече токоносителни за единица време в единица сечение) и следователно характеристиките за по-голямо U_{DS} ще се изместват, както е показано.

Влияние на температурата



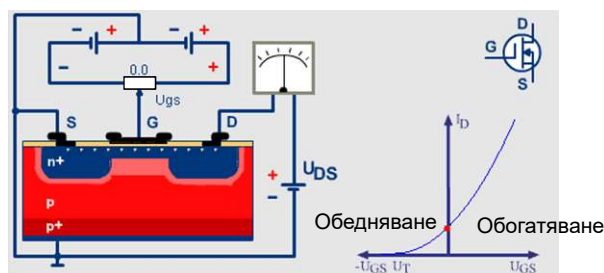
При повишаване на температурата се:

- ✦ **Намалява праговото напрежение** U_T , което предизвиква увеличаване на I_D .
- ✦ **Намалява подвижността** на токоносителите μ_n , което предизвиква намаляване на тока I_D .
- ✦ В резултат MOS транзисторите имат **термостабилна точка**.

MOS транзистор с N индуциран канал

При MOS транзисторите с повишаване на температурата има област от характеристиката, където токът намалява. Поради това при мощните MOS транзистори не възникват проблеми, характерни за мощните биполарни.

MOS транзистор с вграден канал

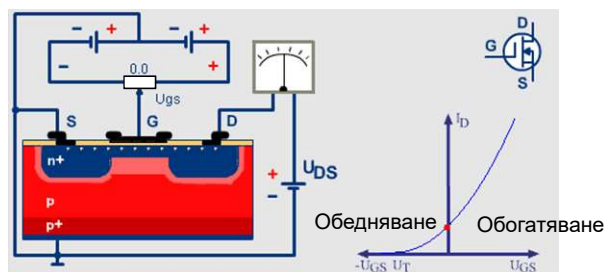


MOS транзистор с N вграден канал

MOS транзисторът с вграден канал е отпушен при $U_{GS} = 0$ V защото каналът е създаден при производството му.

Количеството на токоносителите в канала (проводимостта му) зависи от поляритета на приложеното напрежение на гейта.

Принцип на действие

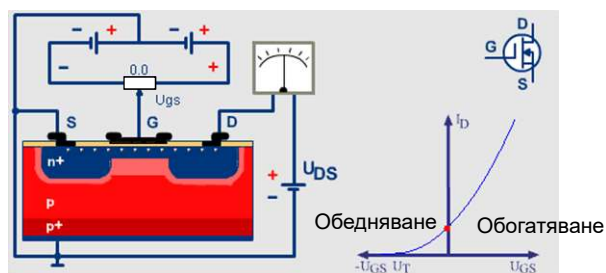


MOS транзистор с N вграден канал

При положително напрежение $U_{GS} > 0$ се привличат електрони, каналът се **обогатява** с токоносителите и проводимостта му, респективно токът расте.

Ако напрежението е отрицателно $U_{GS} < 0$ електроните се отблъскват от повърхността, каналът **обеднява** на токоносителите и токът намалява.

Прагово напрежение



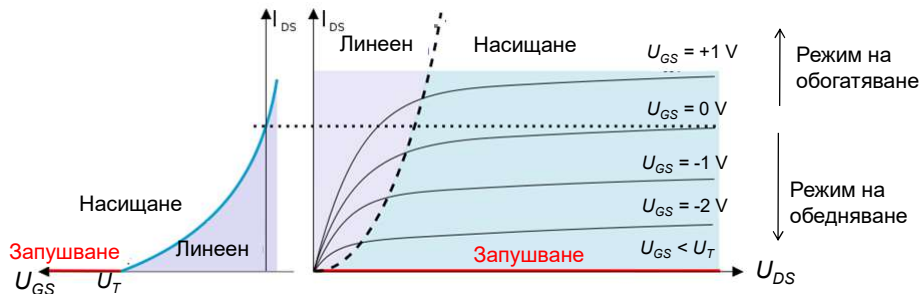
MOS транзистор с N вграден канал

MOS транзисторът с вграден канал е отпушен при $U_{GS} = 0$ V защото каналът е създаден при производството му.

Количеството на токоносителите в канала (проводимостта му) зависи от поляритета на приложеното напрежение на гейта.

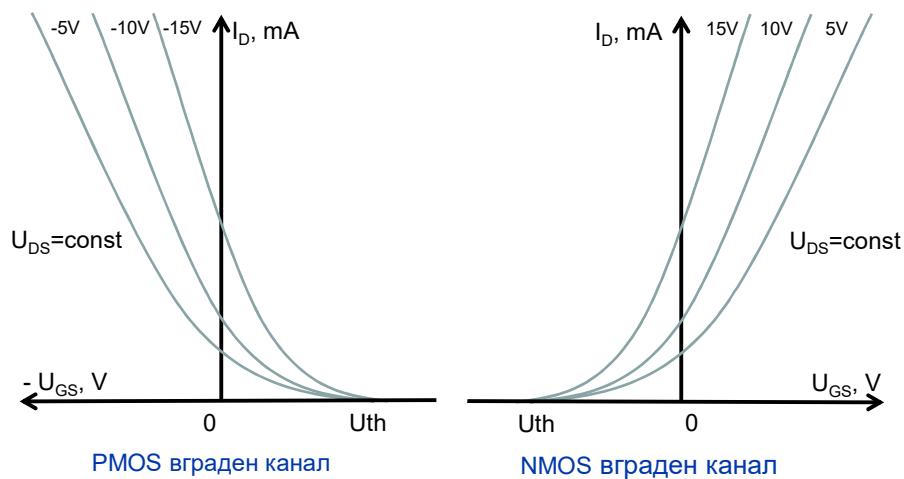
VA характеристики

MOS транзистор с N вграден канал



При $U_{GS} = 0\text{ V}$ протича ток. При $U_{GS} > 0$ транзисторът работи в **режим на обогатяване** и токът I_D расте с нарастване на U_{GS} . При $U_{GS} < 0$ транзисторът работи в **режим на обедняване** и I_D намалява. При определена стойност на напрежението U_{GS} , наречено **порогово напрежение** или **напрежение на запушване**, каналът изчезва и транзисторът се запушва.

Предавателни характеристики



PMOS вграден канал

NMOS вграден канал

Пример

Област на работа?

$$U_{DS} = ?$$

Транзисторът е NMOS с вграден канал

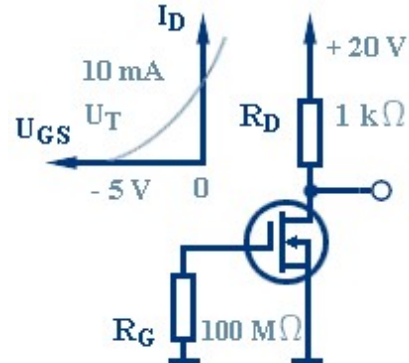
При $U_{GS} = 0$ от предавателната характеристика $I_D = 10 \text{ mA}$

$$U_{DS} = E_{DD} - I_D R_D$$

$$U_{DS} = 20 - 10 \cdot 10^{-3} \cdot 1 \cdot 10^3 = 10 \text{ V}$$

$$U_{DSat} = U_{GS} - U_T = 5 \text{ V}$$

$U_{DS} > U_{DSat}$ Транзисторът работи в насищане



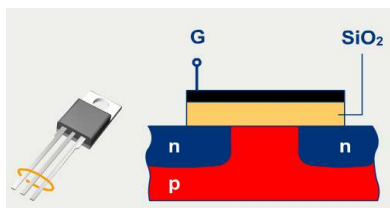
Пробив в окиса



Ако стойността на напрежността на полето, създадено от U_{GS} стане прекалено голяма, тогава настъпва пробив в изолятора под гейта. Този пробив е **разрушителен** и транзисторът престава да функционира.

Пробив в окиса настъпва, когато транзисторът не е свързан в схема. Поради много високото входно съпротивление, **статичните заряди**, натрупани върху гейта, могат да предизвикат напрежност на полето, достатъчна, за да настъпи пробив в тънкия окис.

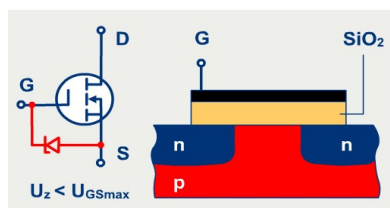
Защита на MOS транзистор



Пробив в окиса настъпва, когато транзисторът не е свързан в схема. Поради много високото входно съпротивление, **статичните заряди**, натрупани върху гейта, могат да предизвикат напрегнатост на полето, достатъчна, за да настъпи пробив в тънкия окис.

За да се предпазят транзисторите от натрупване на статични заряди, те се съхраняват, обвити във фолио като изводите им се свързват накъсо. Това свързване не трябва да се премахва до включване на MOS транзистора в схемата. При работа с MOS транзистори се заземява не само поялникът, но и човекът, работещ с транзисторите.

Защита на MOS транзистор

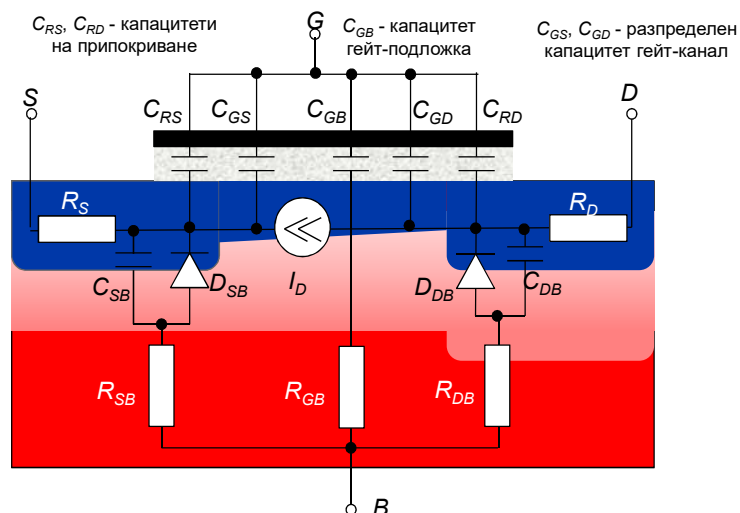


Някои транзистори имат фабрична защита с Ценеров диод, чието пробивно напрежение е по-малко от напрежението на пробив на окиса. Диодът сработва само, ако се превиши пробивното напрежение, защитавайки транзистора.

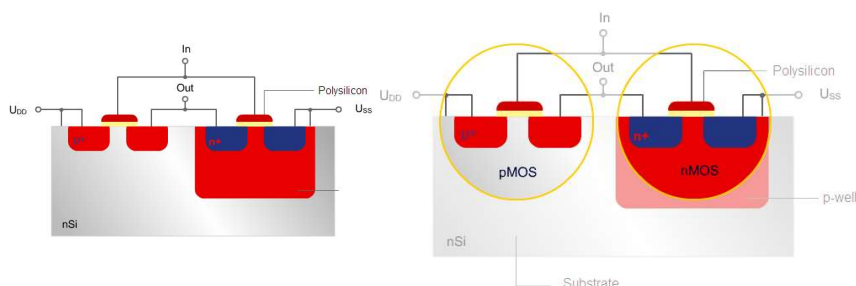
Основни параметри

- ✦ **Прагово напрежение U_T** -- определя се от конструктивно-технологични параметри на структурата.
- ✦ **Стърмност на предавателната характеристика $g_m(S)$** – характерен параметър, който изразява усилвателните свойства на MOS транзистора.
- ✦ **Динамично изходно съпротивление** – определя се от изходните характеристики.
- ✦ **Входен ток** ($10^{-13} - 10^{-8} A$) – дължи се на утечки през диелектрика и по повърхността.
- ✦ **Входно съпротивление по постоянен ток** – ($10^9 - 10^{16} \Omega$)
- ✦ **Капацитети $C_{GB}, C_{GS}, C_{GD}, C_{DB}, C_{SB}$** и капацитети на припокриване C_{RS}, C_{RD}

Еквивалентна схема



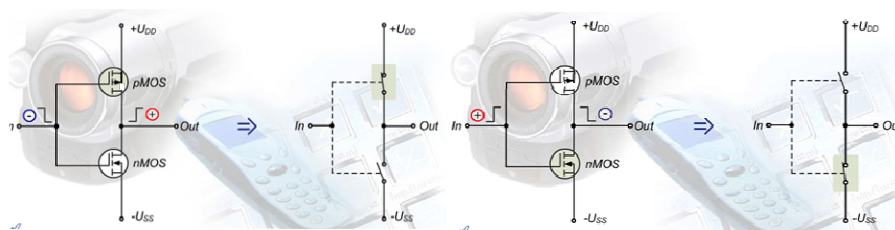
CMOS структура



CMOS (Complementary MOS) структурата се състои от два MOS транзистора – един с *N*-канал и един с *P*-канал, в обща подложка. Гейтовете и дрейновете на двата транзистора са свързани заедно, формирайки съответно вход и изход.

N-каналният транзистор е разположен в *P*-дъб, който играе роля на подложка за този транзистор.

CMOS ключ



CMOS е съвременна технология за производство на интегралните схеми. Основно нейно предимство е **ниската консумация** (нано ватове). Това я прави популярна в космическата електроника, микропроцесорите, памети, устройства, работещи с батерийно захранване като калкулатори, цифрови фотоапарати, камери, мобилни телефони и др.