

 **Технически университет – София**

Факултет по електронна техника и технологии

 **Катедра „Електронна техника”**

Презентация № 4

Асинхронни серийни интерфейси

дисциплина „Микропроцесорна схемотехника” – ВЕ30
ОКС „Бакалавър” от Учебен план за студентите на специалност
Електроника, Професионално направление
5.2. Електротехника, електроника и автоматика



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

**„Организационна и технологична инфраструктура за учене през
целия живот и развитие на компетенции”**

Проектът се осъществява с финансовата подкрепа на
Оперативна програма „Развитие на човешките ресурси”,
съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



Европейски социален фонд

Съдържание

1. Преобразуване на паралелна информация в серийна
2. Видове серийни интерфейси
 - Асинхронен
 - Синхронен
3. Асинхронен обмен на данни
 - UART
 - USB
4. Литература



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

Проектът се осъществява с финансовата подкрепа на
Оперативна програма „Развитие на човешките ресурси”,
съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



Европейски социален фонд

Преобразуване на паралелна информация в серийна

Паралелните интерфейси позволяват големи скорости на обмен на информация, но имат един съществен недостатък – изискват голям брой проводници. Серийните интерфейси позволяват този брой да намалее значително, с което намалява цената на преносната среда, както и вероятността за “преслушване” (cross talk) между отделните линии.

Преобразуването на паралелната информация в последователна става с помощта на **преместващи регистри**. Това са регистри, изградени на базата на последователно свързани тригери [1]. Информацията подадена на входа на преместващия регистър се прехвърля от един тригер в друг под влиянието на тактов сигнал.

На следващия слайд е представено преобразуването на 4-бита информация в паралелен и серийен вид с помощта на преместващи регистри, реализирани с D-тригери.

С помощта на ИС 4014 и 74НС595 може да се преобразуват 8-битови данни в серийен и паралелен вид.



Европейски съюз

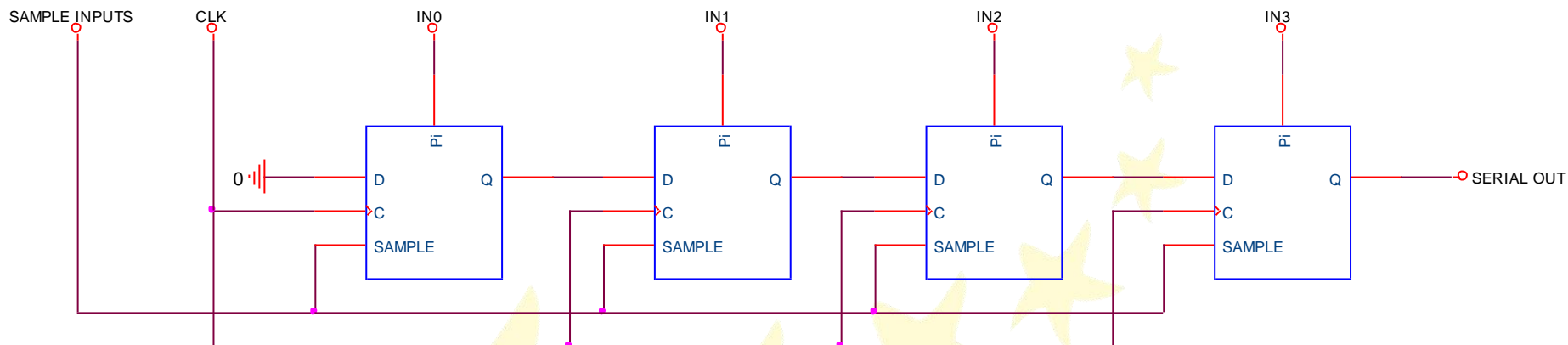
ПРОЕКТ BG051PO001--4.3.04-0042

„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

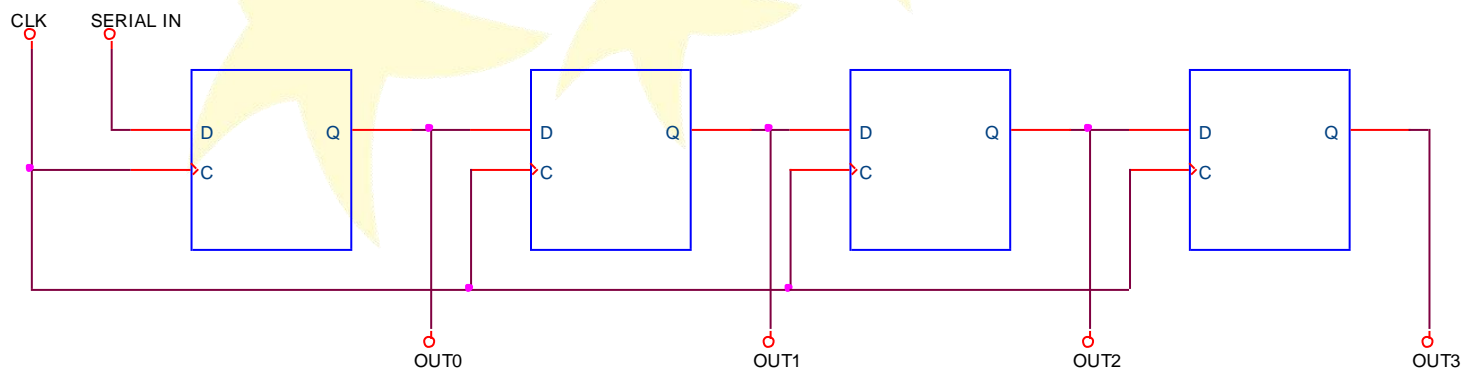
Проектът се осъществява с финансовата подкрепа на
Оперативна програма „Развитие на човешките ресурси”,
съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



Преобразуване на паралелна информация в серийна



Преобразуване паралелна → серийна информация



Преобразуване серийна → паралелна информация



ПРОЕКТ BG051PO001--4.3.04-0042

„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

Проектът се осъществява с финансовата подкрепа на
Оперативна програма „Развитие на човешките ресурси”,
съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



Видове серийни интерфейси

Интерфейсите се разделят на асинхронни и синхронни в зависимост от това дали използват синхронизиращ тактов сигнал или не.

Асинхронни са тези интерфейси, които не използват тактов сигнал за предаването на данните. При тях се разчита, че главното и подчиненото устройство притежават стабилизирани източници на тактова честота и скоростта на обмен на данни е предварително известна. Така, когато едното устройство започне да предава, другото знае за колко време се предава един бит информация и само се синхронизира спрямо първото. При тези интерфейси стартовото условие служи като репер за начало на синхронизацията.

Синхронни са тези интерфейси, които използват тактов сигнал за предаване на данните. При тях едното устройство генерира сигнал на отделен проводник, по който се синхронизира предаването на отделните битове.



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

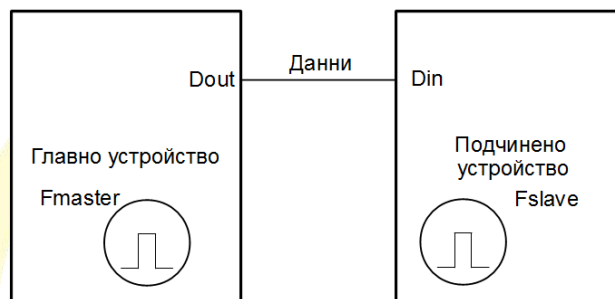
Проектът се осъществява с финансовата подкрепа на
Оперативна програма „Развитие на човешките ресурси”,
съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



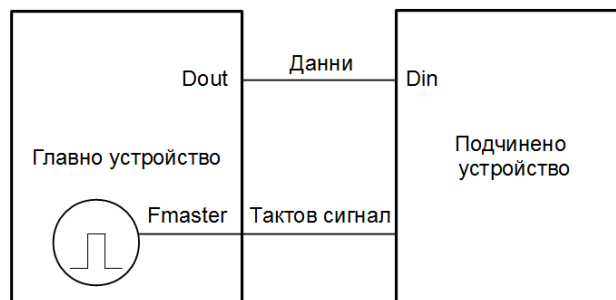
Видове серийни интерфейси

На фигурата по-долу са демонстрирани двата варианта за предаване на информация.

Асинхронно предаване на информация



Синхронно предаване на информация



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

Проектът се осъществява с финансовата подкрепа на Оперативна програма „Развитие на човешките ресурси”, съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



Европейски социален фонд

Видове серийни интерфейси

При асинхронното предаване на данни вътрешната честота на комуникаращите устройства е от изключителна важност за правилното предаване на информацията. На фигурите на следващия слайд е показано предаването на данни по спадащия фронт на вътрешния такт на двете устройства.

Вижда се, че ако тази честота е различна, то подчиненото устройство ще приеме грешни данни. Това е така, защото когато тактовия сигнал F_{slave} преминава от 1 в 0, данните на входа му D_{in} няма да са постоянни (ще са или 1, или 0 \rightarrow 1/0?). Последното идва от факта, че главното устройство тогава ги сменя, което от своя страна се дължи на различния период (честота) на тактовия сигнал.



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

Проектът се осъществява с финансовата подкрепа на
Оперативна програма „Развитие на човешките ресурси”,
съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!

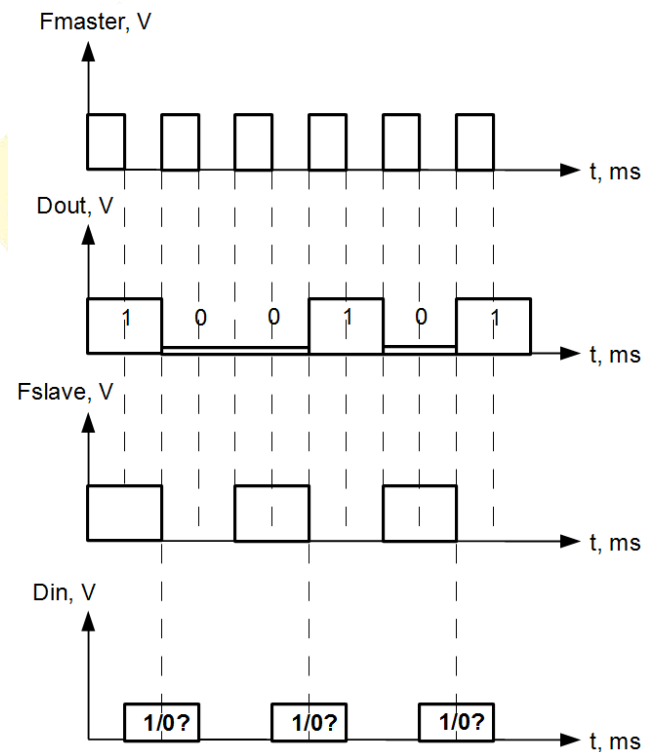
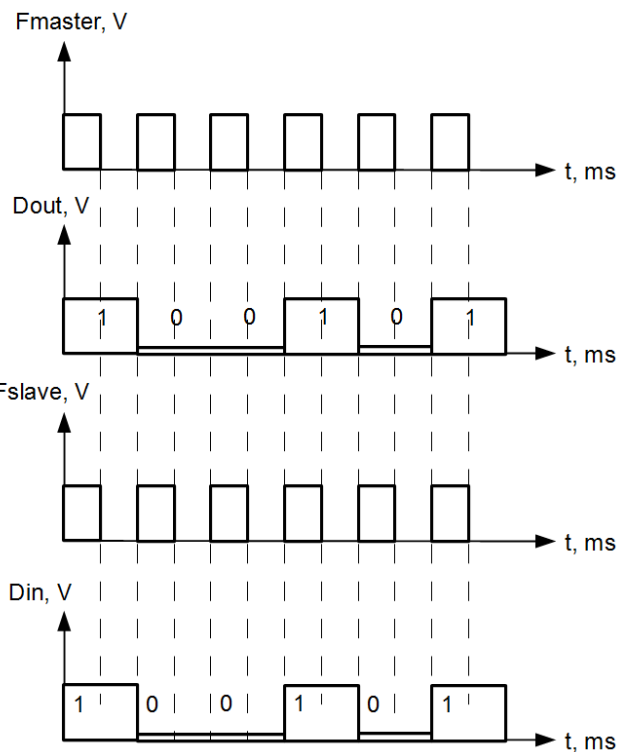
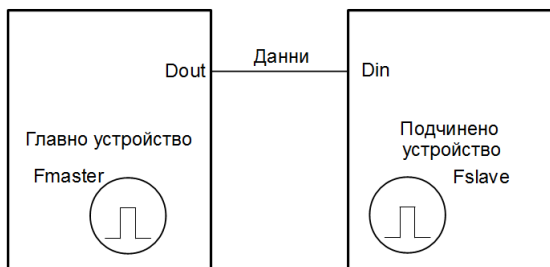


Европейски социален фонд

Видове серийни интерфейси



Асинхронно предаване на информация



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

Проектът се осъществява с финансовата подкрепа на
Оперативна програма „Развитие на човешките ресурси”,
съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



Европейски социален фонд

Асинхронен обмен на данни (RS232)

Типичен представител на асинхронните, непрежителни, серийни интерфейси е **RS232 интерфейсът**. Той най-често се използва за осъществяване на връзка между микроконтролер и персонален компютър. Микроконтролерните модули, които отговарят за осъществяване на RS232 комуникацията се наричат UART (universal asynchronous receiver/transmitter). Ако съкращението е USART (universal synchronous/asynchronous receiver/transmitter), значи че същия модул може да се използва и за синхронните интерфейси (например SPI, I²C).

Куплунгът на RS232 и съответстващите му сигнали са показани на фигурата на следващия слайд. Съществува 25-изводен вариант на същия интерфейс. Най-често във вградените системи се използва 9-изводния и само 3 проводника от него – **RxD**, **TxD** и **GND**. RxD и TxD са съответно проводниците за приемане и предаване (дуплексно), а GND е масата на двете устройства. При свързване на два куплунга RxD и TxD трябва да се разменят както е показано на фигурата.



Европейски съюз

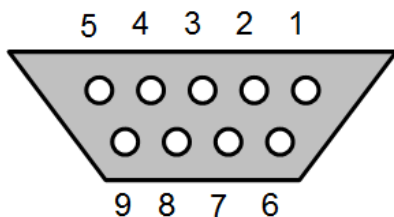
ПРОЕКТ BG051PO001--4.3.04-0042

„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

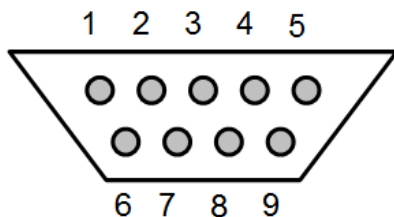
Проектът се осъществява с финансовата подкрепа на
Оперативна програма „Развитие на човешките ресурси”,
съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



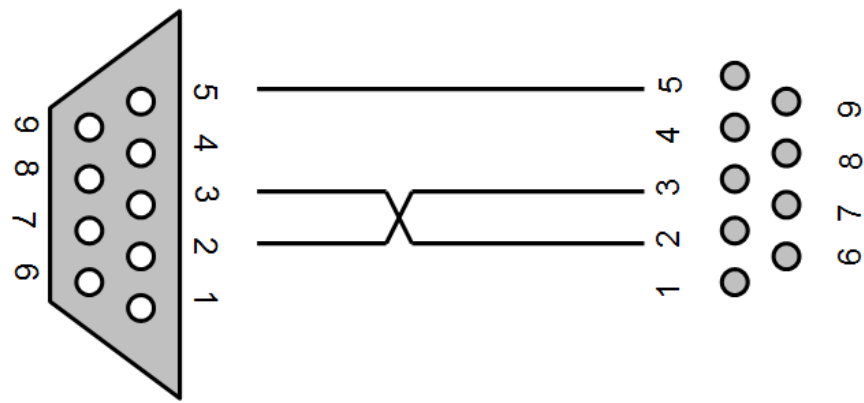
Асинхронен обмен на данни



Женски куплунг DB-9
1 – DCD 5 – GND 9 – RI
2 – RXD 6 – DSR
3 – TXD 7 – RTS
4 – DTR 8 – CTS



Мъжки куплунг DB-9
1 – DCD 5 – GND 9 – RI
2 – RXD 6 – DSR
3 – TXD 7 – RTS
4 – DTR 8 – CTS



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

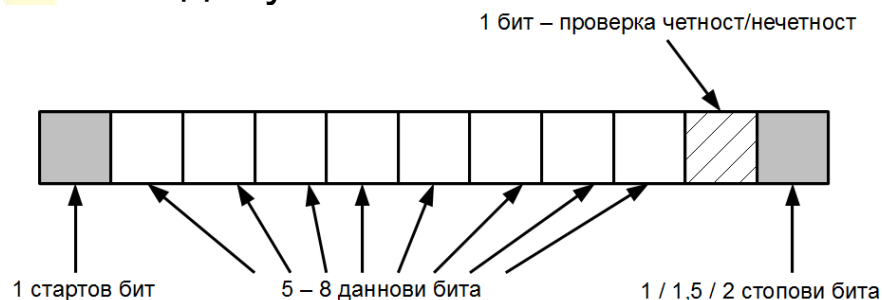
Проектът се осъществява с финансовата подкрепа на
Оперативна програма „Развитие на човешките ресурси”,
съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



Асинхронен обмен на данни

Логическите нива се представят с отрицателни и положителни напрежения за разлика от TTL нивата, където са само положителни. Логическата 0 (наричана Space) е дефинирана като $\geq +5\text{ V}$, а логическата 1 (наричана Mark) като $\leq -5\text{ V}$. Максималните нива на напреженията трябва да са в границите $\pm 15\text{ V}$, но чиповете, използващи този интерфейс трябва да са способни да издържат до $\pm 25\text{ V}$ (ако случайно се насложат смущения към полезния сигнал). Приемниците трябва да регистрират и затихнали сигнали с амплитуда от $\pm 3\text{ V}$ [2].

Протоколът на RS232 за обмен на информация използва формата показан на по-долу:



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

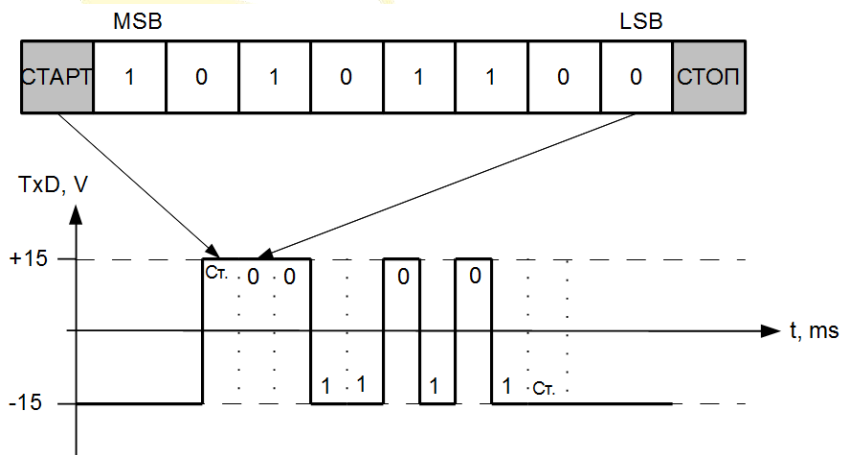
Проектът се осъществява с финансовата подкрепа на
Оперативна програма „Развитие на човешките ресурси”,
съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



Европейски социален фонд

Асинхронен обмен на данни

Предаването на данни се осъществява байт по байт, всеки от който съдържа един стартов бит, даннови битове, бит проверка за грешки (по четност/нечетност) и един или повече стопови бита. Изпращането на данните се извършва от LSB към MSB. Повечето инженери са свикнали да представят байтовете в MSB към LSB формат, затова може да се каже, че при наблюдение на осцилоскоп данните от UART изглеждат обърнати. Например числото 10101100 ще се види като 00110101. Когато не се предават данни TxD се държи в логическа 1.



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

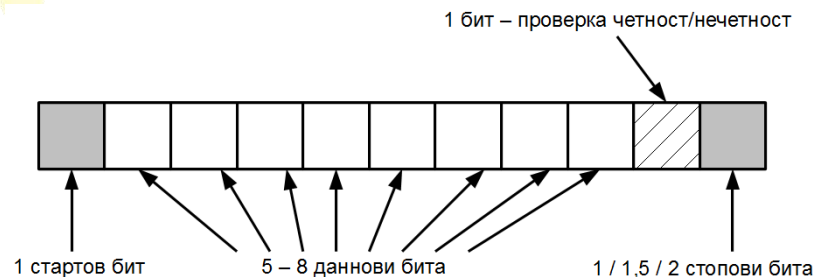
„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

Проектът се осъществява с финансовата подкрепа на
Оперативна програма „Развитие на човешките ресурси”,
съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



Асинхронен обмен на данни

- **Проверка за грешки** се реализира с един бит и може да бъде 4 вида:
 - проверка по **четност** (even parity) – битът се установява в 1 или 0, така че сумата от всички единици в изпращания байт да е четно число;
 - проверка по **нечетност** (odd parity) – битът се установява в 1 или 0, така че сумата от всички единици в изпращания байт да е нечетно число;
 - проверка с **единица** (mark parity) – битът е винаги единица;
 - проверка с **нула** (space parity) – битът е винаги нула.



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

Проектът се осъществява с финансовата подкрепа на Оперативна програма „Развитие на човешките ресурси”, съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



Европейски социален фонд

Асинхронен обмен на данни

На фигурите по-долу са дадени няколко примера за проверка на правилното предаване на данни.

Проверка по четност

СТАРТ	0	0	1	0	1	1	0	0	1	СТОП
			1		2	3			4	
СТАРТ	1	0	1	0	1	1	0	0	0	СТОП
	1		2		3	4				
СТАРТ	1	1	1	0	0	1	1	0	1	СТОП
	1	2	3		4	5		6		

Проверка по нечетност

СТАРТ	0	0	1	0	1	1	0	0	0	СТОП
			1		2	3				
СТАРТ	1	0	1	0	1	1	0	0	1	СТОП
	1		2		3	4			5	
СТАРТ	1	1	1	0	0	1	1	0	0	СТОП
	1	2	3		4	5				

Проверка с единица

СТАРТ	0	0	1	0	1	1	0	0	1	СТОП
СТАРТ	1	0	1	0	1	1	0	0	1	СТОП
СТАРТ	1	1	1	0	0	1	1	0	1	СТОП

Проверка с нула

СТАРТ	0	0	1	0	1	1	0	0	0	СТОП
СТАРТ	1	0	1	0	1	1	0	0	0	СТОП
СТАРТ	1	1	1	0	0	1	1	0	0	СТОП



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

Проектът се осъществява с финансовата подкрепа на Оперативна програма „Развитие на човешките ресурси”, съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



Европейски социален фонд

Асинхронен обмен на данни

- **Стартовият бит** се реализира с логическа 0 и указва началото на предаването на потребителските данни.
- **Стоповите битове** се реализират с логическа 1 и указват края на предаването на потребителските данни. Използват се :
 - един стопов бит;
 - един и половина стопови бита;
 - два стопови бита.Един и половина и два стоп бита се използват при по-бавни приемащи устройства, които имат нужда от малко по-дълъг, във времето, край преди новия старт бит, за да обработят приетите данни.
- **Данновите битове** са полезната информация, която се пренася. Те могат да варират от 5 до 8. Най-голямото число, което може да се предаде при 5-битов трансфер е $2^5 - 1 = 56$, а при 8-битов трансфер е $2^8 - 5 = 255$.



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

Проектът се осъществява с финансовата подкрепа на Оперативна програма „Развитие на човешките ресурси”, съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



Асинхронен обмен на данни

Скоростта на предаване се дава в бодове (bauds). При този интерфейс 1 бод предава 1 бит информация (докато при QPSK модулацията 1 бод предава 4 бита информация). В практиката се използват стандартизирани скорости, някои от които – **300, 600, 1200, 2400, 4800, 9600, 19200, 38400, 57600, 115200 bauds/sec**. Повисоки скорости на обмен се осъществяват с USB-UART емулатори.

Максималната дължина на кабела между две устройства е 10 m.

Може да се изградят **мрежи**, при които първо се задава адрес на устройството, след това – данни. Разликата между адреси и данни се индицира с един допълнителен, девети бит в пакета. Когато той е 0 се предават данни, а когато е 1 се предава адрес.



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

Проектът се осъществява с финансовата подкрепа на
Оперативна програма „Развитие на човешките ресурси”,
съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



Асинхронен обмен на данни

Микроконтролерите се захранват с напрежения до 5 V и не могат да изработят двуполярни сигнали с амплитуда $\geq \pm 5$ V. Също така не биха могли да приемат такива сигнали без да се повредят. Затова се използват специални транслаторни схеми, които изработват необходимите нива на сигналите и за интерфейса, и за микроконтролера. Една примерна такава ИС е показана на следващия слайд. Демонстрирана е MAX232, а на схемата е дадена и вътрешната му структура. Инверторите са специални и те осигуряват транслагацията на нивата. Използват се charge-pump постояннотокови преобразуватели за повишаване и изработване на отрицателни напрежения, като за целта се свързват кондензаторите C1, C2, C3 и C4.



Европейски съюз

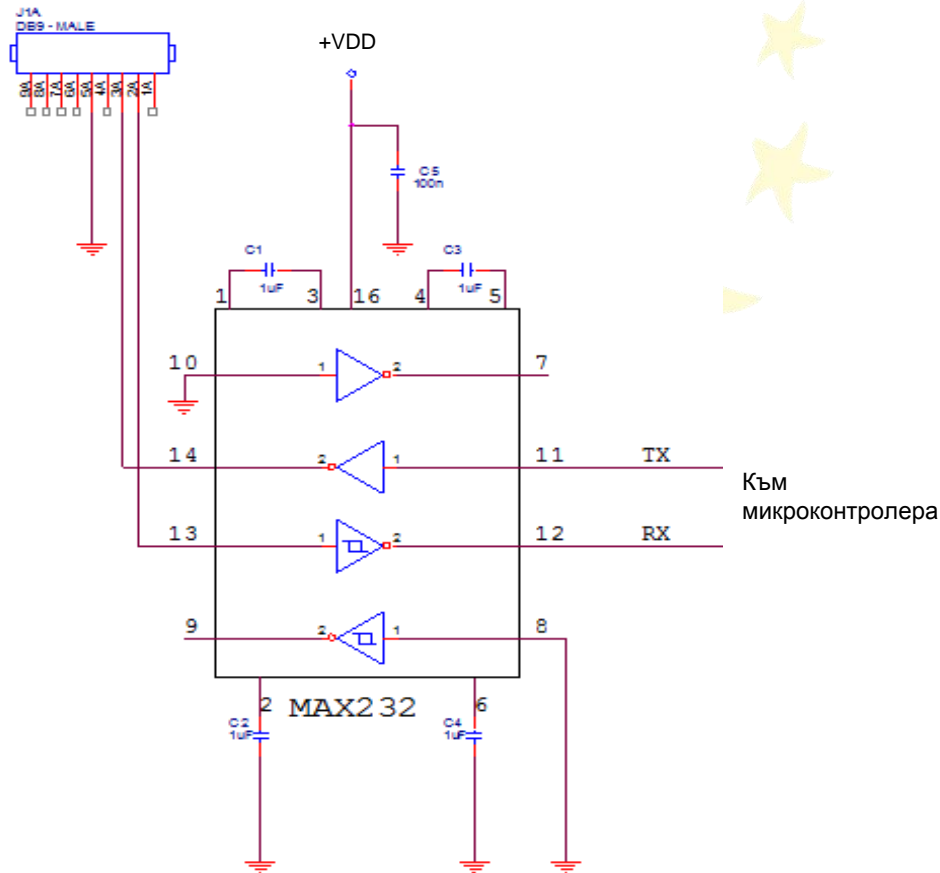
ПРОЕКТ BG051PO001--4.3.04-0042

„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

Проектът се осъществява с финансовата подкрепа на
Оперативна програма „Развитие на човешките ресурси”,
съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



Асинхронен обмен на данни



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

Проектът се осъществява с финансовата подкрепа на
Оперативна програма „Развитие на човешките ресурси”,
съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



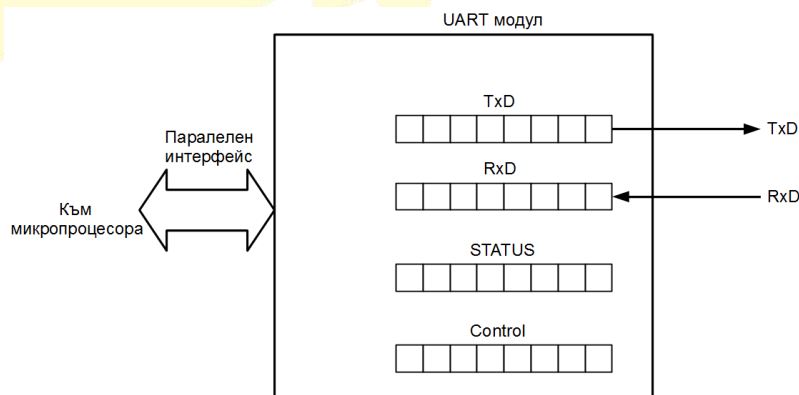
Европейски социален фонд

Асинхронен обмен на данни

UART модулите в микроконтролерите се контролират с поне 4 регистъра:

- **TxD** –регистър, в който се записват данните за изпращане
- **RxD** – регистър, от който се четат приетите данни
- **Control** – регистър за управление на модула: формат на данните, настройка на честотата, разрешаване на прекъсвания и др.
- **Status** – регистър, отразяващ състоянието на модула: приети данни, изпратени данни и др.

Блоковата схема на един такъв модул е показана на фигурата по-долу:



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

Проектът се осъществява с финансовата подкрепа на
Оперативна програма „Развитие на човешките ресурси”,
съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



Асинхронен обмен на данни

Изпращането на данни от UART модула е бавен процес, ако трябва да бъде сравнен с бързодействието на микропроцесор, работещ на няколко десетки/стотици мегахерца. Едно 8-битово число, без проверка за грешки и при скорост на предаване 9600 b/s, ще се трансферира за около 830 μ s. Ако микропроцесорът трябва да изпрати две такива числа, то той ще запише първото в регистър TxD и докато то се изпраща ще запише и второто. Това ще доведе до загуба на информация и объркване на данните. Затова в микроконтролерите се реализират UART модули с **повече от един входен/изходен регистър**. Тези регистри се групират и се свързват по схемата първи влязъл – първи излязъл (FIFO). Благодарение на тях микропроцесорът може да запише няколко байта данни (във FIFO стека) и да продължи изпълнението на програмата. Данните автоматично ще се изпратят от UART модула без намесата на μ P.

На следващия слайд е демонстрирано 8-байтово буфериране на входно-изходните данни в UART модул.



Европейски съюз

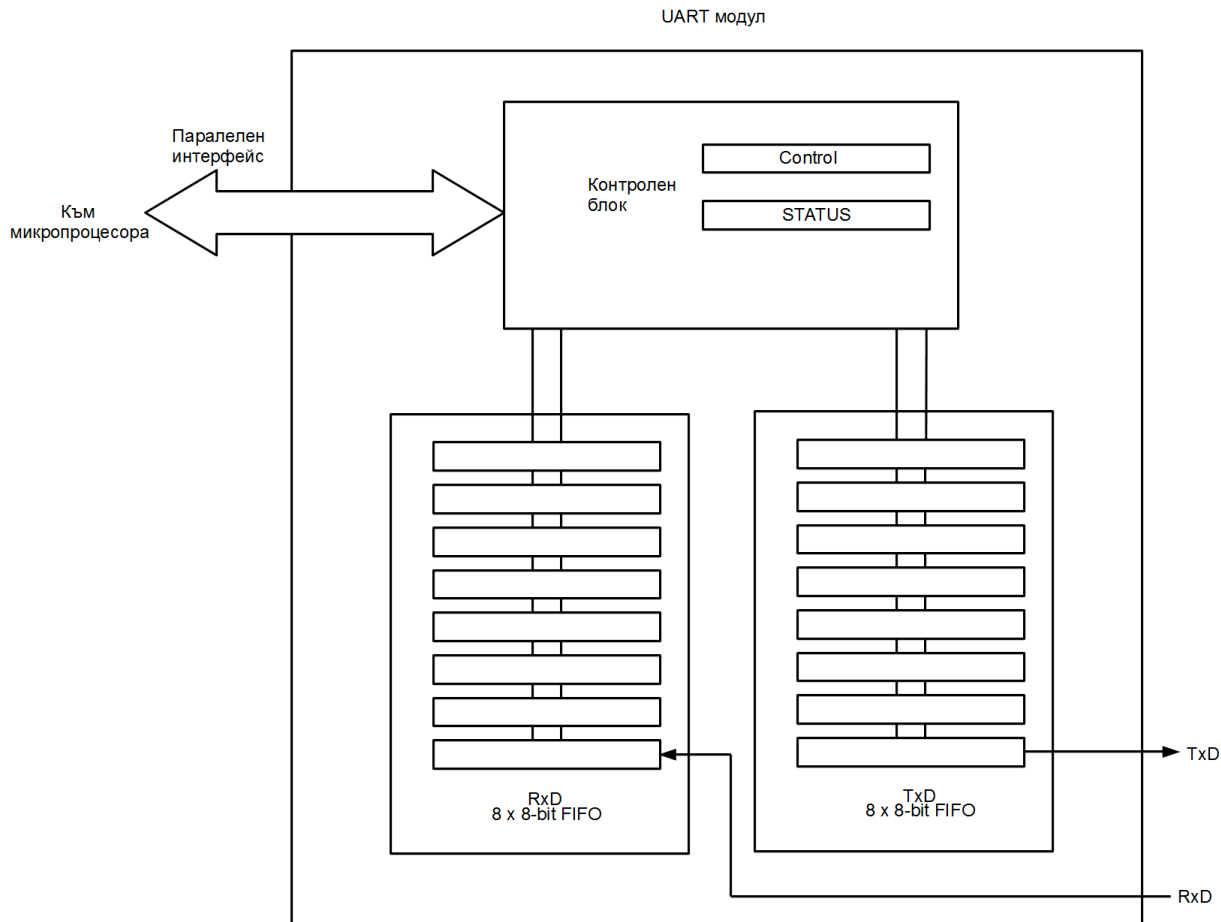
ПРОЕКТ BG051PO001--4.3.04-0042

„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

Проектът се осъществява с финансовата подкрепа на
Оперативна програма „Развитие на човешките ресурси”,
съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



Асинхронен обмен на данни



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

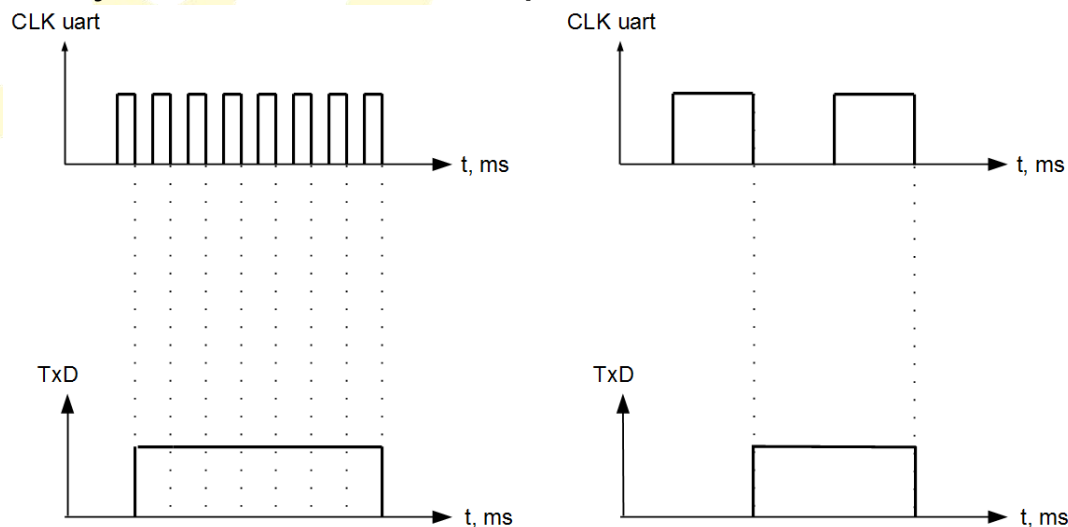
Проектът се осъществява с финансовата подкрепа на
Оперативна програма „Развитие на човешките ресурси”,
съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



Европейски социален фонд

Асинхронен обмен на данни

Стабилност на тактовата честота – беше споменато, че за да е възможен коректен обмен на данни по асинхронния интерфейс, трябва и двата трансийвъра да работят на една и съща честота. Често при UART модулите за по-голяма точност на импулсите се прибегва до формиране им от няколко по-кратки импулса. На фигурата по-долу е показана такава реализация. Вижда се, че сигналът отдясно е по-чувствителен на промени в честотата, отколкото този вляво.



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

Проектът се осъществява с финансовата подкрепа на
Оперативна програма „Развитие на човешките ресурси”,
съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



Европейски социален фонд

Асинхронен обмен на данни (USB)

USB (universal serial bus) е сериен, асинхронен, диференциален интерфейс, проектиран за връзка на различни вградени устройства помежду си или с персонален компютър [a] [b] [c].

Използват се няколко вида куплунги, показани на фигурата на следващия слайд.

Максималната дължина на проводниците не трябва да надхвърля 5 метра.

Скоростта на обмен на информация варира в зависимост от използвания режим на входно/изходните стъпала. Съществуват 4 режима на работа при USB интерфейса:

- **low-speed** – максимална скорост на обмен 1.5 Mbps (USB 1.0)
- **full-speed** - максимална скорост на обмен 12 Mbps (USB 1.0)
- **high-speed** - максимална скорост на обмен 480 Mbps (USB 2.0)
- **super-speed** - максимална скорост на обмен 5 Gbps (USB 3.0)



Европейски съюз

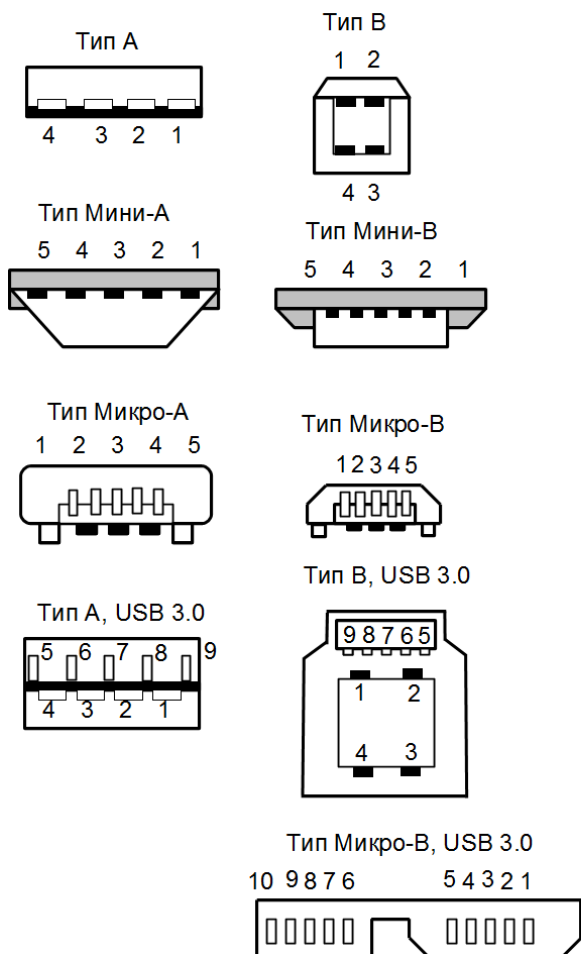
ПРОЕКТ BG051PO001--4.3.04-0042

„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

Проектът се осъществява с финансовата подкрепа на
Оперативна програма „Развитие на човешките ресурси”,
съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



Асинхронен обмен на данни (USB)



Извод	Описание	Извод	Описание	Извод	Описание
1	+5V	1	+5V	1	+5V
2	D-	2	D-	2	D-
3	D+	3	D+	3	D+
4	GND	4	GND	4	GND
		5	RD-	5	RD-
		6	RD+	6	RD+
		7	RGND	7	RGND
		8	TD-	8	TD-
		9	TD+	9	TD+
				10	TGND



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

Проектът се осъществява с финансовата подкрепа на Оперативна програма „Развитие на човешките ресурси”, съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



Европейски социален фонд

Асинхронен обмен на данни (USB)

Проводниците, които се използват са:

- **захранващо напрежение +5 V** и **маса**, които могат да осигурят [3] до 500 mA при USB 2.0 или до 900 mA при USB 3.0 ток. Това позволява вградената система, която ще се включва към персонален компютър, да няма собствено захранване и да използва това на интерфейса.

- **D+** и **D-** са проводниците, по които се предава информацията. Използват се диференциални входно/изходни стъпала и затова са ни необходими два проводника. Чрез USB протокола D+ и D- се ориентират или като входове, или като изходи и по този начин обменът на данни може да е двустранен. Но в даден момент информация може да се предава само в една посока (полудуплексен режим). При USB 3.0 имаме дуплексен режим.

- **ID** - използва се само в мини- и микро- куплунгите. Това е сигнал, указващ дали устройството, което се свързва е главно или подчинено (ако ID е свързан към GND → главно; ако ID не е свързан → подчинено).



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

Проектът се осъществява с финансовата подкрепа на
Оперативна програма „Развитие на човешките ресурси”,
съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



Асинхронен обмен на данни (USB)

- **RD-**, **RGND**, **RD+** се използват в USB 3.0. Това е пълен набор от диференциални сигнали, образуващи допълнителен канал за приемане (R – receive) на данни.

- **TD-**, **TGND**, **TD+** се използват в USB 3.0. Това е пълен набор от диференциални сигнали, образуващи допълнителен канал за предаване (T - transmit) на данни.

На следващия слайд е показана принципна схема на два USB трансийвъра (на едно подчинено и едно главно устройство). Вижда се, че скоростта на интерфейса се определя в зависимост от това дали D+ или D- линията е свързана с pull-up резистор към захранването. Ако е към D-, ще се използва low-speed USB. Ако е към D+, ще се използва full-speed USB.



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

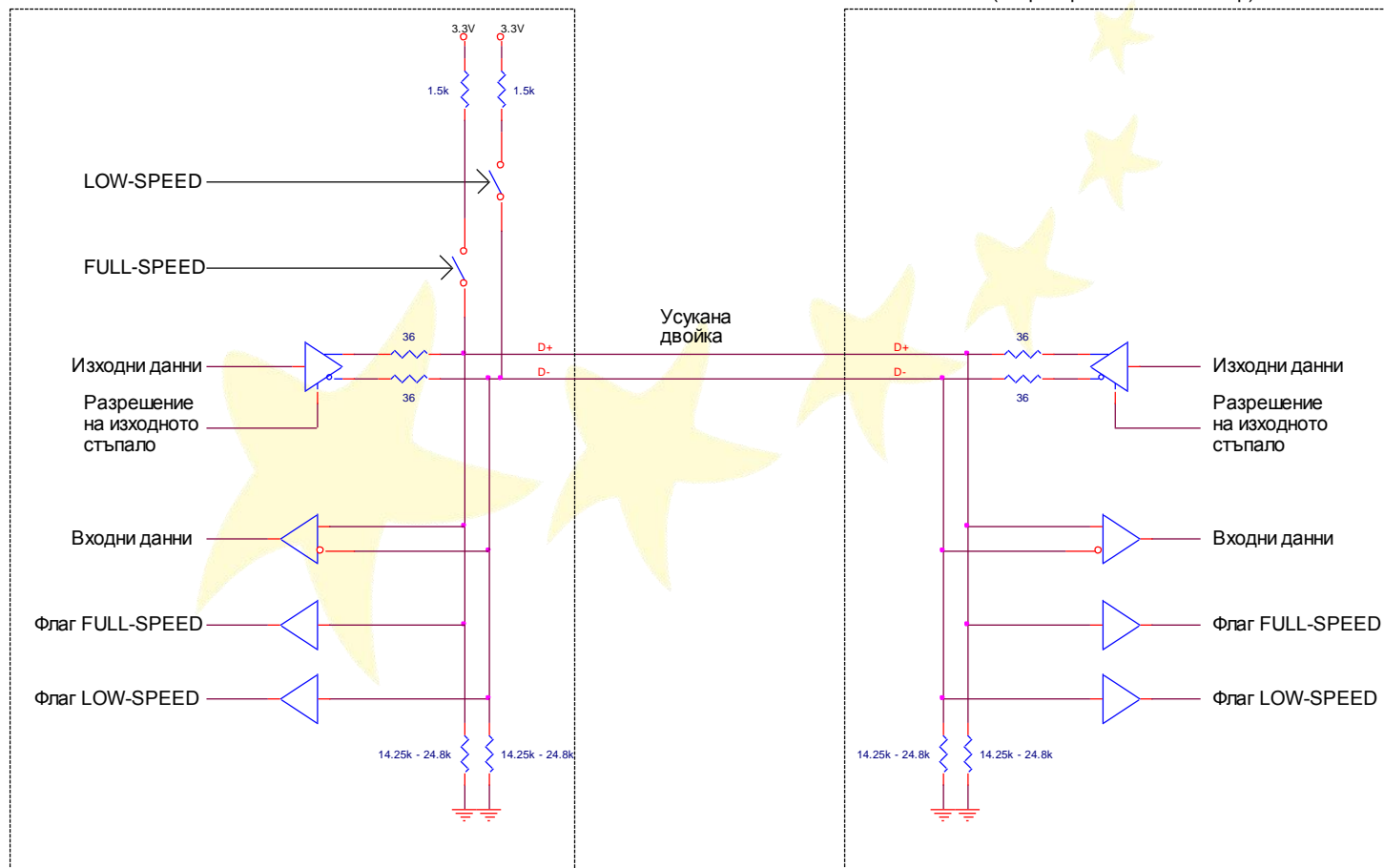
Проектът се осъществява с финансовата подкрепа на
Оперативна програма „Развитие на човешките ресурси”,
съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



Асинхронен обмен на данни (USB)

Периферно устройство
(напр. клавиатура)

Приемащо устройство
(напр. персонален компютър)



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

Проектът се осъществява с финансовата подкрепа на
Оперативна програма „Развитие на човешките ресурси”,
съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



Европейски социален фонд

Асинхронен обмен на данни (USB)

Схемата на трансийвър за high-speed USB връзка е малко по-сложна от тази на low- и full-speed USB (следващ слайд):

- Когато се използва HS режим, нито един от двата Pull-up резистора не е свързан.

- Има допълнително драйверно токово стъпало за HS (High-speed) връзка. Когато то предава, данните вървят по едната линия, а другата е дадена към маса.

- Драйверното стъпало за LS (Low-speed) и FS (Full-speed) има допълнителна опция за свързване на двата си изхода към маса. По този начин изходният импеданс на това стъпало плюс терминиращият резистор 36 Ω образуват еквивалентен терминиращ резистор от 45 Ω за HS стъпалото. Затова и HS няма отделни терминиращи резистори.

- Отделно входно драйверно стъпало за HS режима.

- Детектор за невалиден (по ниво) сигнал по USB интерфейса.

- Детектор за разкачено HS устройство.

- Изходният драйвер на главното устройство за LS и FS има опция за избор на фронт



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

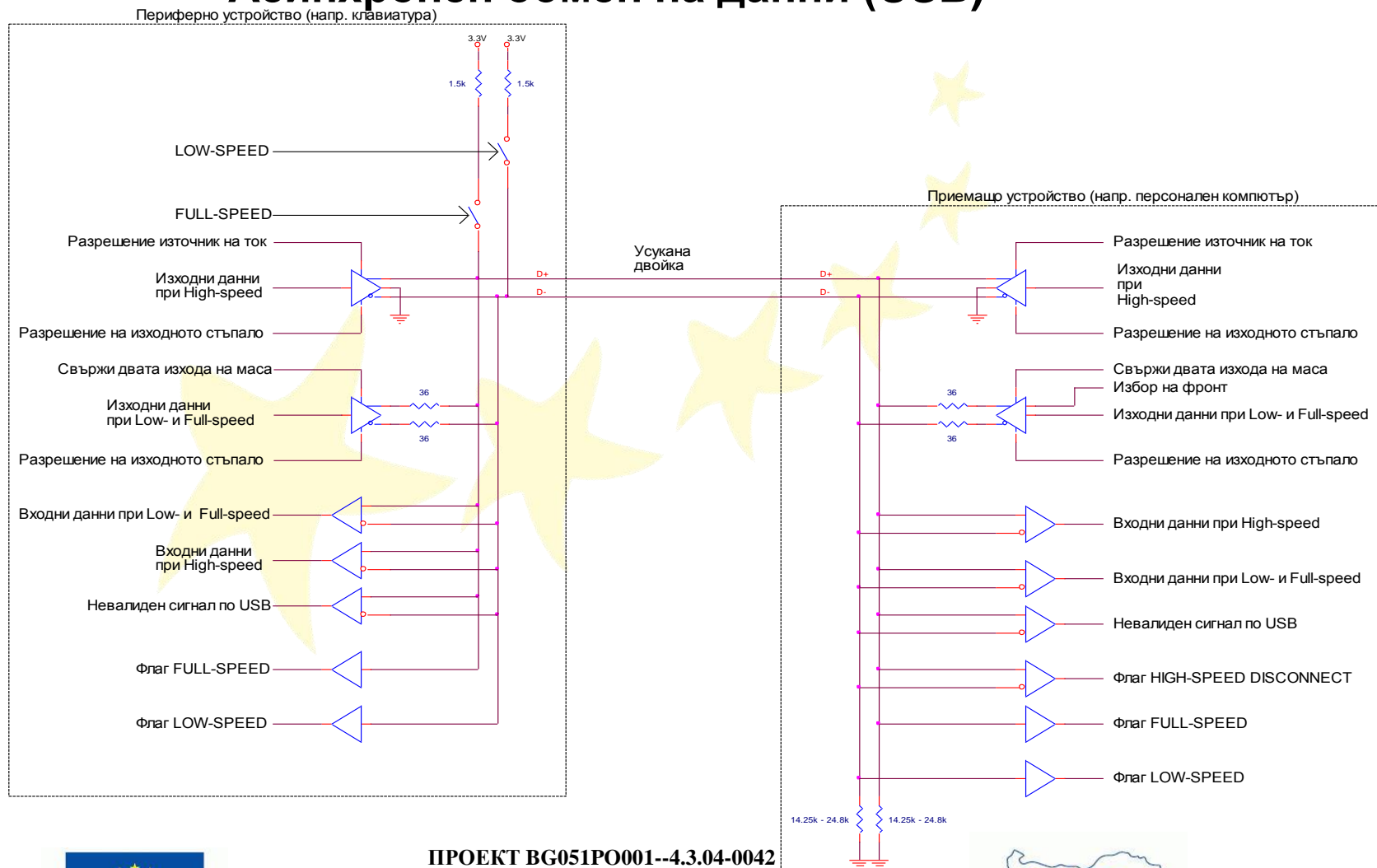
„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

Проектът се осъществява с финансовата подкрепа на
Оперативна програма „Развитие на човешките ресурси”,
съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



Европейски социален фонд

Асинхронен обмен на данни (USB)



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

Проектът се осъществява с финансовата подкрепа на
Оперативна програма „Развитие на човешките ресурси”,
съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



Европейски социален фонд

Асинхронен обмен на данни (USB)

Логическите нива на интерфейса се различават в различните режими на работа.

Low- и Full-speed USB	
Логическа 1	D+ ≥ 2.8 V D- ≤ 0.3 V
Логическа 0	D+ ≤ 0.3 V D- ≥ 2.8 V
High-speed USB	
Логическа 1	D+ = 17.78 mA (D+ ≥ 0.36 V) D- = 0 mA (D- ≤ 0.01 V)
Логическа 0	D+ = 0 mA (D+ ≤ 0.01 V) D- = 17.78 mA (D- ≥ 0.36 V)

Забележка: в режим High-speed се използват диференциални токови изходни стъпала. Посочените стойности на напреженията в скоби са при преминаването на тока през терминиращите резистори и са приблизителни.



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

Проектът се осъществява с финансовата подкрепа на Оперативна програма „Развитие на човешките ресурси”, съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



Европейски социален фонд

Асинхронен обмен на данни (USB)

USB протоколът използва 4 вида трансфери:

- **Control трансфери** – използват се за първоначална настройка на USB интерфейса. Всички устройства трябва да поддържат control трансфери. Използват се също и за запитвания (requests) към свързаното устройство.

- **Bulk трансфери** – използват се, когато времето за обмен на огромно количество данни не е от голямо значение. Типично приложение на bulk трансфер е използването му във външни хард дискове, скенери, принтери и др.

- **Interrupt трансфери** – главното устройство гарантира, че ще бъде направен опит за трансфер веднага след съответната заявка. Дали обаче трансферът ще се осъществи не е гарантирано. Това означава, че скоростта на обмен може да варира. Този вид трансфер се използва за малки количества информация, като например в мишки, клавиатури, джойстици и др.



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

Проектът се осъществява с финансовата подкрепа на
Оперативна програма „Развитие на човешките ресурси”,
съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



Асинхронен обмен на данни (USB)

- **Isochronous трансфери** – използват се за пренос на данни, когато точното време за пристигането им е от значение и когато малко грешки при обмена могат да бъдат толерирани. Пример за устройства използващи isochronous трансферите са уеб камерите, предаване на звук от микрофон и други подобни “streaming” приложения.



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

Проектът се осъществява с финансовата подкрепа на
Оперативна програма „Развитие на човешките ресурси”,
съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



Синхронен обмен на данни (SPI)

От блоковата схема е видно, че работните регистри на този интерфейс може да се свържат в т.нар. кръгов буфер, при който едновременно с изпращане на данни от главното устройство се приемат данни от подчиненото.

Ако например искаме само да четем от подчиненото устройство, може да запишем нули в него, които ще “избутат” (shift) данните от slave-а и ще влязат в master устройството.

Създателят на този интерфейс е Motorola.

Протоколът е сравнително прост – реализира 4 варианта (SPI modes) на обмен на данни. На следващия слайд е дадена таблица с тези режими в зависимост от полярността (CPOL) и фронта на тактовия сигнал (или още - фазата на данните спрямо тактовия сигнал, CPHA).



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

Проектът се осъществява с финансовата подкрепа на
Оперативна програма „Развитие на човешките ресурси”,
съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



Синхронен обмен на данни (SPI)

CPOL	CPHA	Режим
0	0	0
0	1	1
1	0	2
1	1	3

CPOL – определя логическото състояние на проводника, осигуряващ тактов сигнал (SCK), когато по интерфейса няма обмен на данни.

CPHA – определя фронта на тактовия сигнал, по който ще се предават данните.



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

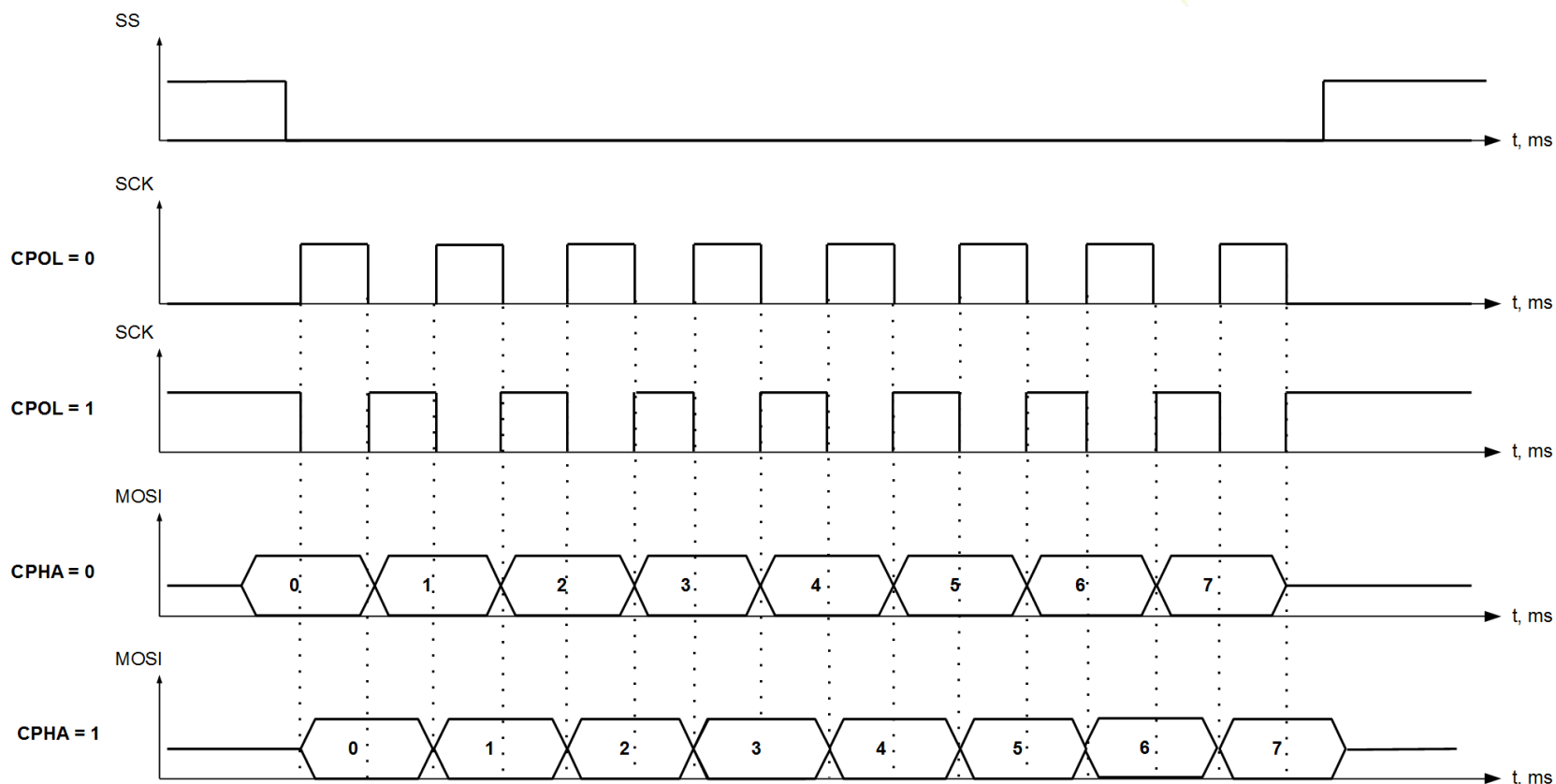
„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

Проектът се осъществява с финансовата подкрепа на
Оперативна програма „Развитие на човешките ресурси”,
съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



Синхронен обмен на данни (SPI)

SPI режими



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

Проектът се осъществява с финансовата подкрепа на
Оперативна програма „Развитие на човешките ресурси”,
съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



Европейски социален фонд

Литература

1. Михов Г., Цифрова схемотехника, ТУ-София, 1999.
2. Axelson J., Serial Port Complete, Lakeview Research, 2007.
3. Axelson J., USB Complete, Lakeview Research, 2009.

Външни връзки

- a. http://www.usb.org/developers/docs/usb_20_040413.zip
- b. http://www.silabs.com/Support%20Documents/Software/USB_Overview.pdf
- c. http://cache.nxp.com/files/32bit/doc/app_note/AN4589.pdf



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

Проектът се осъществява с финансовата подкрепа на
Оперативна програма „Развитие на човешките ресурси”,
съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



Европейски социален фонд