

 **Технически университет – София**

Факултет по електронна техника и технологии

 **Катедра „Електронна техника”**

Презентация № 2

Структурна схема и функционално действие на микропроцесорите

***дисциплина „Микропроцесорна схемотехника” – ВЕ30
ОКС „Бакалавър” от Учебен план за студентите на специалност
Електроника, Професионално направление
5.2. Електротехника, електроника и автоматика***



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

***„Организационна и технологична инфраструктура за учене през
целия живот и развитие на компетенции”***

Проектът се осъществява с финансовата подкрепа на
Оперативна програма „Развитие на човешките ресурси”,
съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



Европейски социален фонд

Съдържание

1. Разлика между микропроцесор и микроконтролер
2. Структурна схема на стандартен и суперскаларен микропроцесор
3. Програмен модел
4. Видове инструкции
5. Видове адресации
6. Адресно поле
7. Литература



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

Проектът се осъществява с финансовата подкрепа на
Оперативна програма „Развитие на човешките ресурси”,
съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



Европейски социален фонд

Разлика между микропроцесор и микроконтролер

Микропроцесорните системи съдържат поне 4 интегрални схеми: микропроцесор, външна RAM памет, външна ROM памет и външна периферна интегрална схема (схеми). Една такава система наподобява структурата на персоналния компютър, но разбира се – разполага с по-малки изчислителни ресурси.

С напредването на технологиите в микроелектрониката става възможна интеграцията на голям брой транзистори на един кристал [а]. От графиката на следващия слайд е видно, че броят на транзисторите към 1975 г. е около 2300, докато през 1990 г. техният брой е бил вече 1,6 млн. През 2012 е постигната степен на интеграция от 7 млрд. транзистора на кристал с площ 0,5 cm². В резултат на тези постижения **микропроцесор, RAM, ROM и I/O се интегрират на един единствен чип**. Първоначално тези ИС били наричани едночипови микрокомпютри, а днес – **микроконтролери**.



Европейски съюз

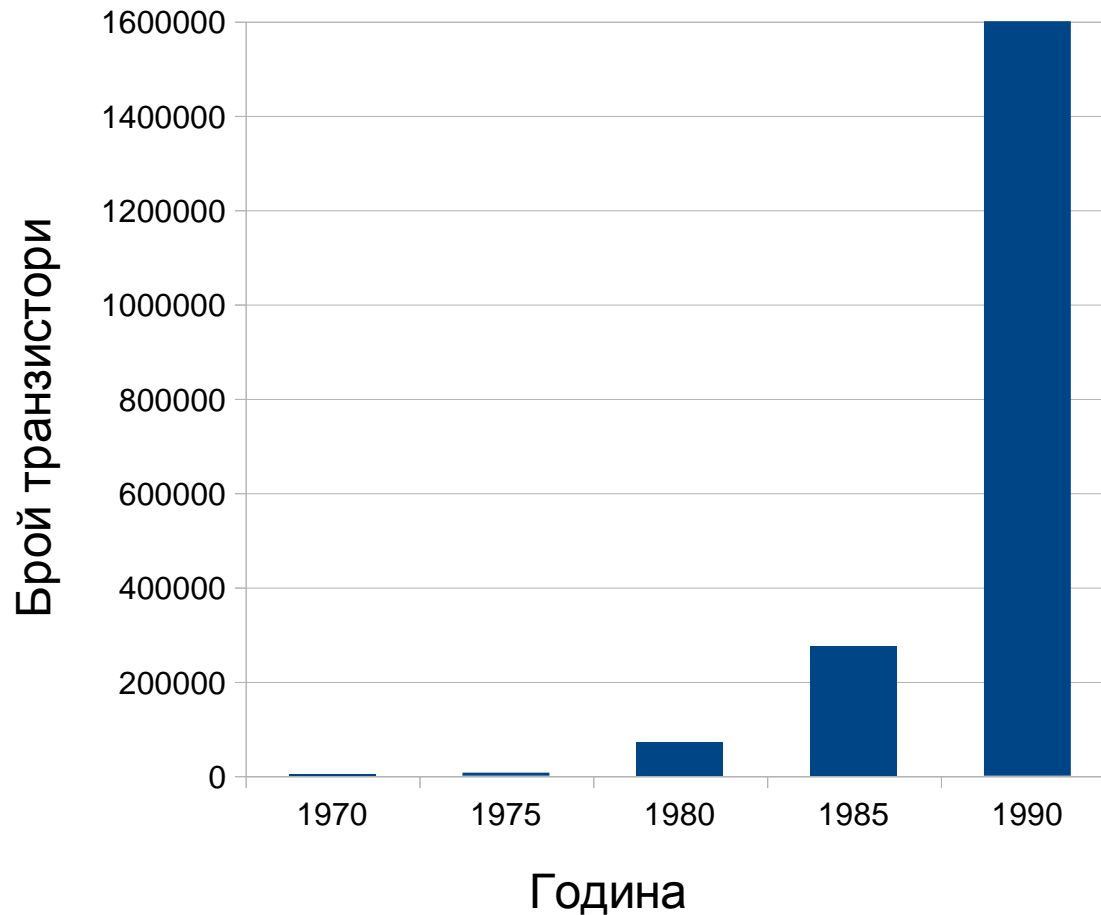
ПРОЕКТ BG051PO001--4.3.04-0042

„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

Проектът се осъществява с финансовата подкрепа на
Оперативна програма „Развитие на човешките ресурси”,
съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



Разлика между микропроцесор и микроконтролер



Европейски съюз

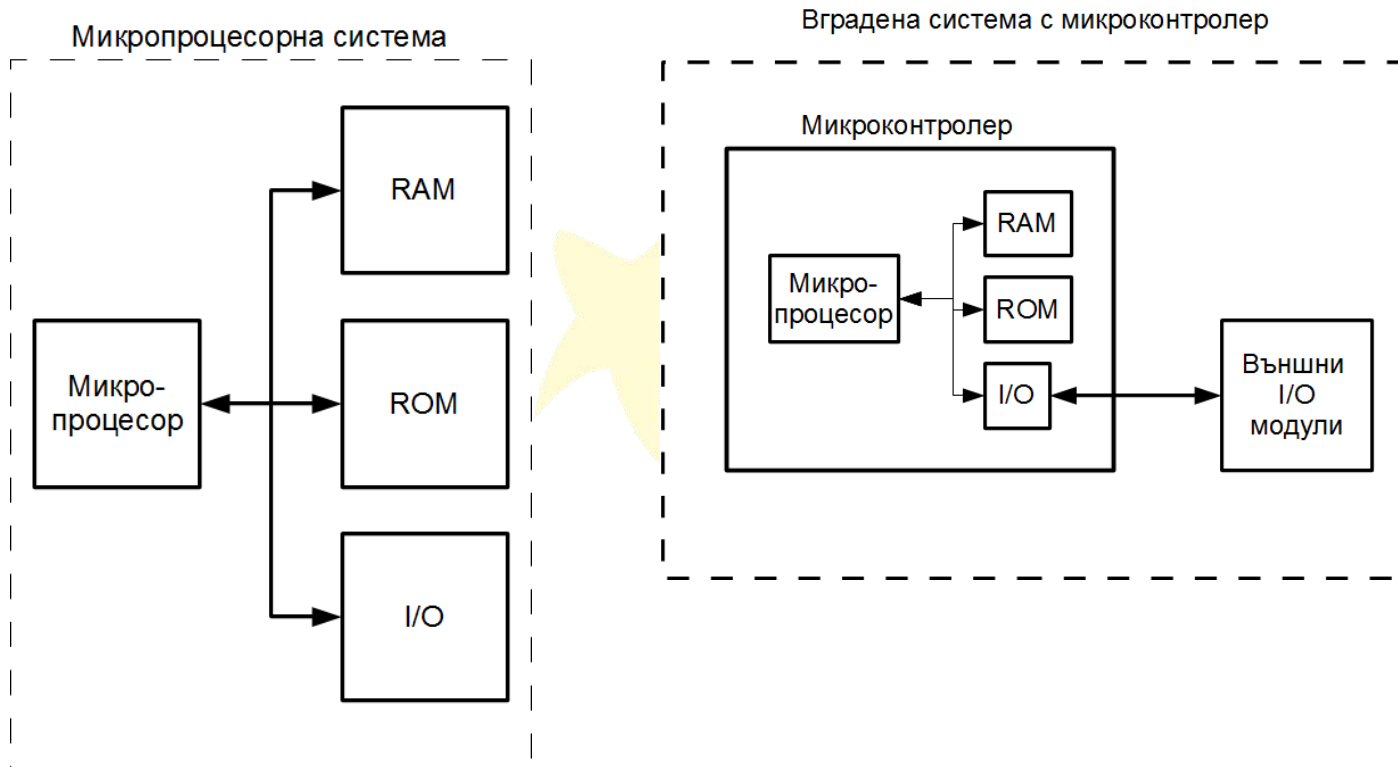
целия живот и развитие на компетенции”

Проектът се осъществява с финансовата подкрепа на
Оперативна програма „Развитие на човешките ресурси”,
съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



Разлика между микропроцесор и микроконтролер

На фигурата по-долу е дадена структурна схема на система, използваща микропроцесор и микроконтролер.



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

Проектът се осъществява с финансовата подкрепа на
Оперативна програма „Развитие на човешките ресурси”,
съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!

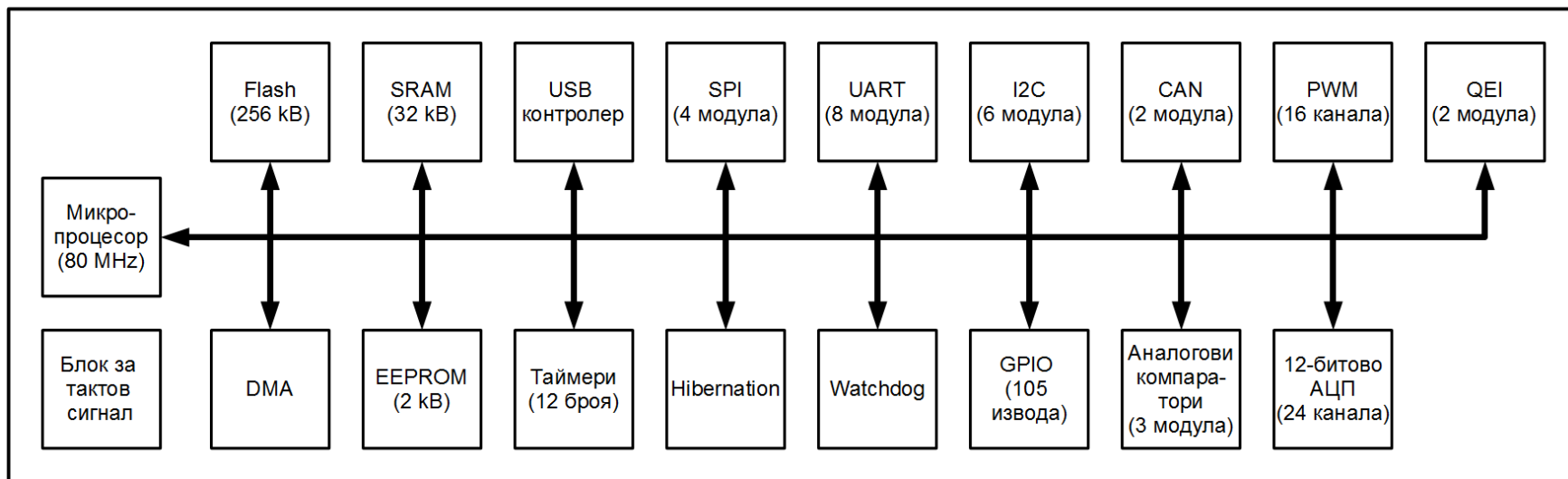


Европейски социален фонд

Разлика между микропроцесор и микроконтролер

На фигурата по-долу е дадена блокова схема на съществуващ микроконтролер. Вижда се, че това е цяла една микропроцесорна система вградена на един чип. Предимствата на този подход пред реализирането с отделни ИС е, че цената е по-ниска и консумацията на статична мощност е по-малка.

Микроконтролер



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

Проектът се осъществява с финансовата подкрепа на
Оперативна програма „Развитие на човешките ресурси”,
съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



Европейски социален фонд

Разлика между микропроцесор и микроконтролер

Трябва да се отбележи наличието на аналогови модули в микроконтролера – често се интегрират АЦП, ЦАП и/или аналогови компаратори, което не се среща във FPGA например.

Като недостатък на микроконтролерите може да се посочи фиксирания размер на паметта – понеже тя е вградена в чипа, то инсталирането на повече памет е невъзможно. Възможно е да се свърже допълнителна памет към някои от интерфейсите на чипа (SPI, I2C), но обменът на данни ще е значително по-бавен, отколкото с вътрешната памет.



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

Проектът се осъществява с финансовата подкрепа на
Оперативна програма „Развитие на човешките ресурси”,
съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



Европейски социален фонд

Структурна схема на стандартен микропроцесор

Без значение дали са вградени в система или в микроконтролери, микропроцесорите съдържат някои основни блокове, като АЛУ, регистри с общо предназначение, специални регистри, буфери и др.

На следващия слайд е показана силно опростена схема на микропроцесор и прилежащите му RAM и ROM. Изпълнението на програмата започва с извличане (fetch) на първата инструкция от ROM паметта и записването ѝ в регистъра на инструкцията [1]. Инструкцията определя вида на операцията (събиране, изваждане, преместване, сравняване и т.н.) и операндите (данните върху които ще се работи). Операндите се записват в някои от работните регистри 1 ÷ 4. Аритметико-логическото устройство извършва указаната операция и записва резултата или в работните регистри, или в RAM.



Европейски съюз

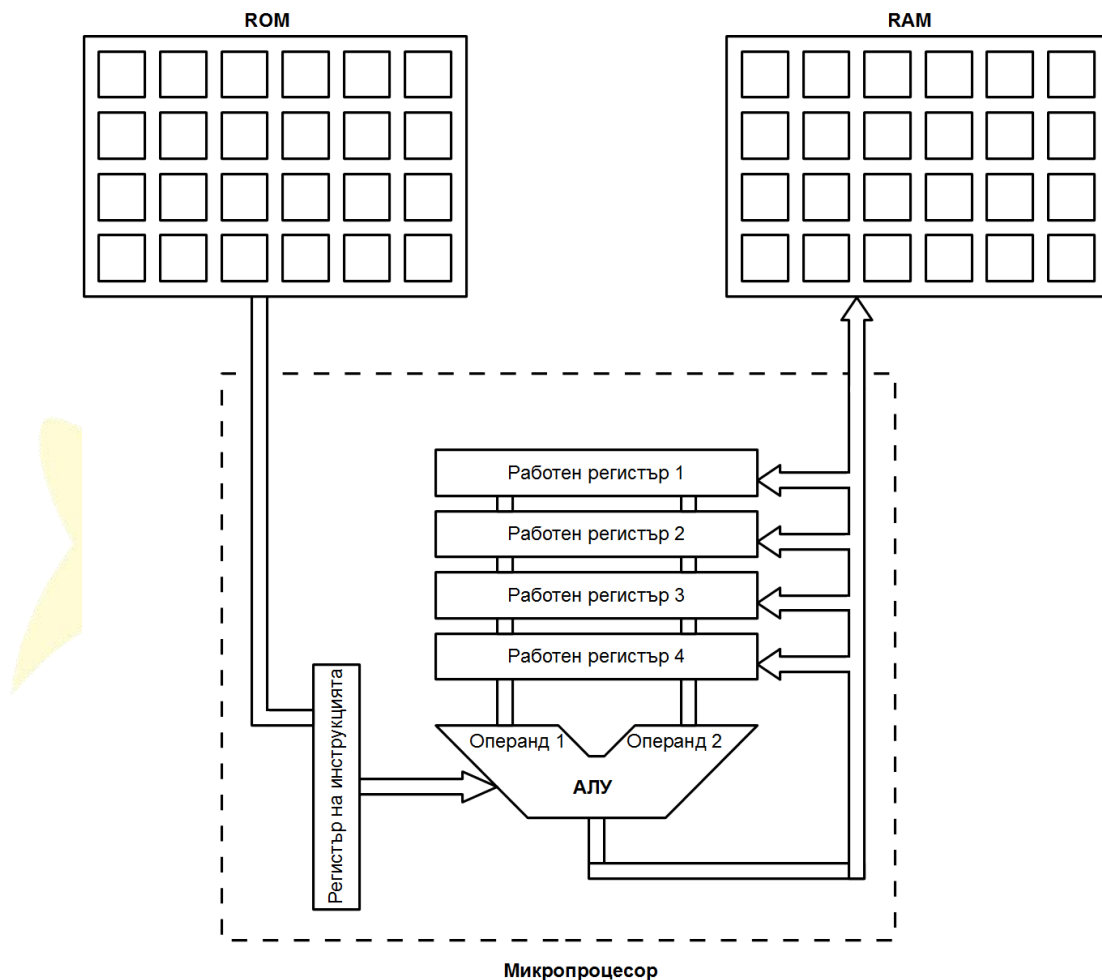
ПРОЕКТ BG051PO001--4.3.04-0042

„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

Проектът се осъществява с финансовата подкрепа на
Оперативна програма „Развитие на човешките ресурси”,
съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



Структурна схема на стандартен микропроцесор



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

Проектът се осъществява с финансовата подкрепа на
Оперативна програма „Развитие на човешките ресурси”,
съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



Структурна схема на стандартен микропроцесор

Ако разгледаме структурната схема на по-ниско ниво, ще се получи конфигурацията показана на следващия слайд. Това е Харвард архитектура. Структурата на реалните микропроцесори варира, но принципът на работа е един и същ. Основните блокове са:

- **Буфери на данните магистрала** – те свързват вътрешните и външните за микропроцесора шини. Използването им се налага поради по-голямото бързодействие на микропроцесора спрямо външната памет. Например ако микропроцесора е 4 пъти по-бърз от ROM паметта, трябва да има поне 4 буфера, които да компенсират това несъответствие. ROM паметта ще запише в тях 4 думи на един такт, което е еквивалентно на 4 пъти по-бърза ROM памет. Буферите за RAM паметта са двупосочни, а за ROM – еднопосочни.

- **Буфери на адресните магистрала** – аналогични на буферите за данни. Буферите на RAM паметта са двупосочни, а на ROM – еднопосочни.



Европейски съюз

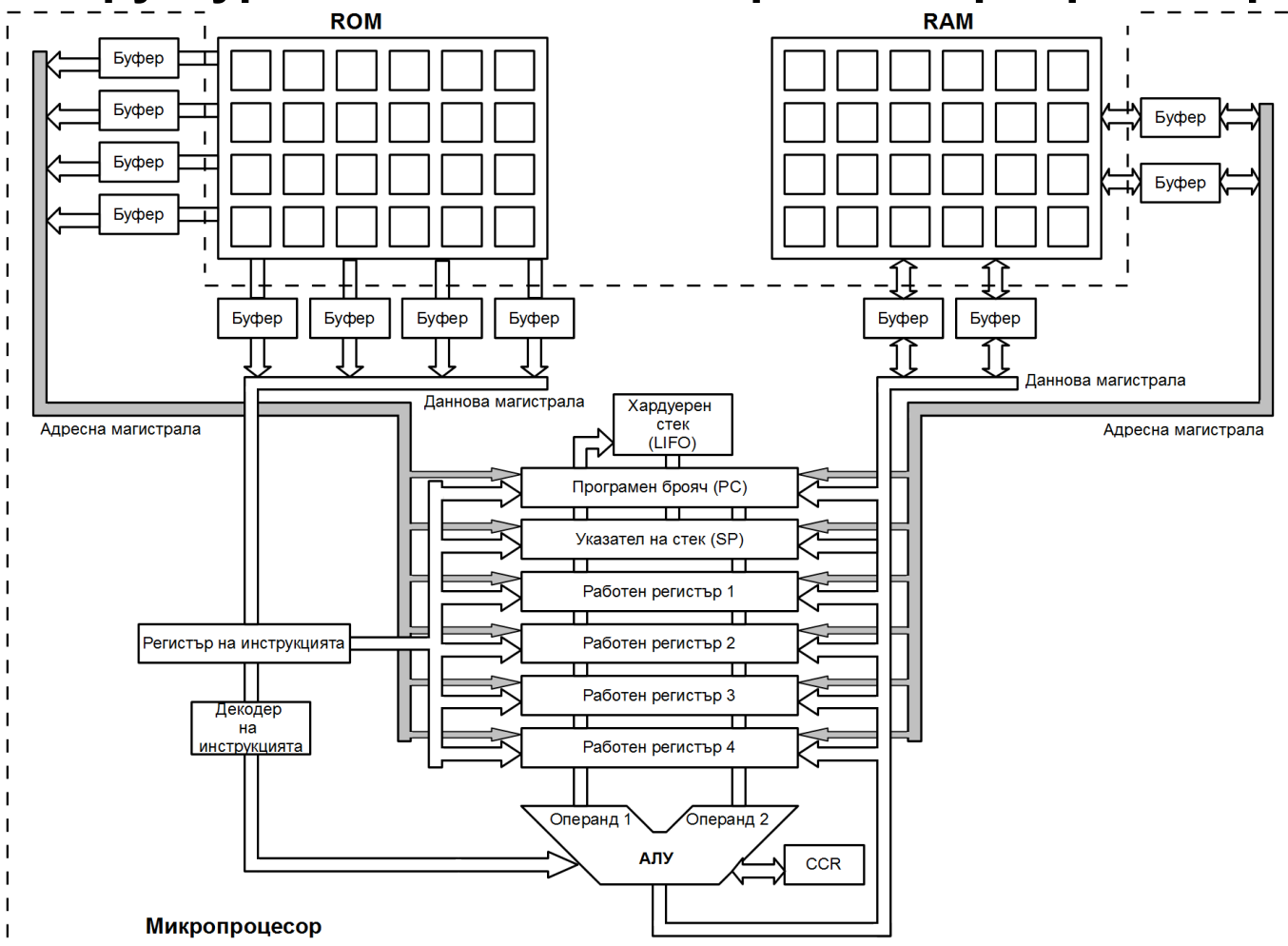
ПРОЕКТ BG051PO001--4.3.04-0042

„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

Проектът се осъществява с финансовата подкрепа на
Оперативна програма „Развитие на човешките ресурси”,
съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



Структурна схема на стандартен микропроцесор



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

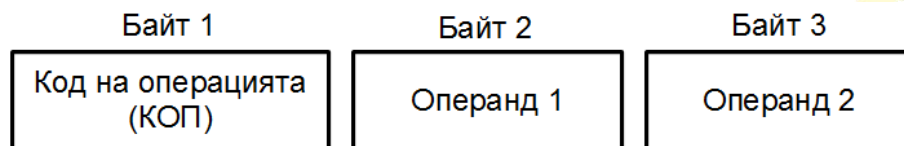
Проектът се осъществява с финансовата подкрепа на
Оперативна програма „Развитие на човешките ресурси”,
съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



Европейски социален фонд

Структурна схема на стандартен микропроцесор

- **Регистър на инструкцията (IR)** – в него се записва инструкцията, която предстои да бъде изпълнена. Една примерна инструкция има следната структура:



Кодът на операцията се подава към декодер на инструкцията. Операндите се зареждат в регистрите за общо предназначение.

- **Декодер на инструкцията (ID)** – това е декодер (дешифратор), който приема като входни данни КОП от инструкцията и конфигурира АЛУ и други блокове от μP за изпълнение на съответната операция.

- **Регистри с общо предназначение (GPR)** – това са регистри, в които програмата може да записва междинни адреси и данни, върху които ще се работи.



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

Проектът се осъществява с финансовата подкрепа на
Оперативна програма „Развитие на човешките ресурси”,
съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



Европейски социален фонд

Структурна схема на стандартен микропроцесор

Ако се използва външната RAM вместо GPR, времето за изпълнение на програмата значително ще се увеличи, защото RAM трябва първо да се адресира от μP .

- **АЛУ (ALU)** – аритметико-логическото устройство[2] извършва операция върху две числа, подадени на входовете му и резултата се извежда на изхода му. Операцията може да е събиране, изваждане, преместване, сравняване и др. Тя се указва на специален негов вход. АЛУ-то има и допълнителен изход, който формира флагове, указващи събития, настъпили по време на аритметичната операция (например пренос, отрицателно число, нулиране, препълване и др.).

- **CCR** – в регистъра на състоянието (CCR – condition code register, STATUS register или други наименования) се записва информация от последното изпълнение на инструкцията. При различните микропроцесори отразява различна информация, но най-често това



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

Проектът се осъществява с финансовата подкрепа на
Оперативна програма „Развитие на човешките ресурси”,
съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



Структурна схема на стандартен микропроцесор

са: настъпил е пренос/заем, настъпило е препълване, резултатът е нула, резултатът е отрицателен, настъпил е полупренос, различна служебна информация (прекъсвания, специални режими на работа и други). Някои микропроцесори имат повече от един ССR регистър.

- **Хардуерен стек (Stack)** - модул от микропроцесора, съставен от няколко регистъра, в които се записват адресите (и/или друга важна информация, напр. ССR регистъра) на последните инструкции от програмата преди да се извика подпрограма. Стекът се организира по схемата “последен влязъл, първи излязъл” или още – LIFO (Last In First Out). От софтуерна гледна точка стекът се използва при извикването на подпрограми с цел да не се губи информация в хода на изпълнението на програмата. Ако хардуерният стек е недостатъчен (обикновено няколко десетки регистъра), може да се реализира и софтуерен стек в управляващата програма (той обаче е по-бавен). Действието на стека е илюстрирано на следващия слайд.



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

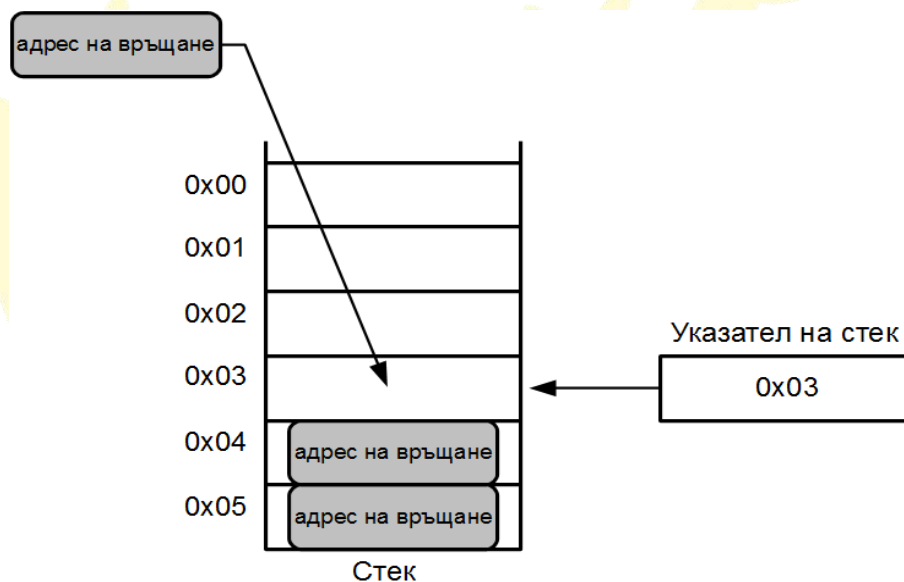
„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

Проектът се осъществява с финансовата подкрепа на
Оперативна програма „Развитие на човешките ресурси”,
съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



Структурна схема на стандартен микропроцесор

На фигурата е демонстриран хардуерен стек с 5 нива, реализиран по схемата LIFO. Изпълнява се програма на асемблер, която има три вложени подпрограми. За да може микропроцесора да се върне към изпълнението на основната програма, той трябва да знае адреса на връщане (return address) от всяка подпрограма.



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

Проектът се осъществява с финансовата подкрепа на
Оперативна програма „Развитие на човешките ресурси”,
съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



Европейски социален фонд

Структурна схема на стандартен микропроцесор

- **Указател на стек (SP)** – специален регистър, съдържащ адреса на следващия свободен стеков регистър, в който може да се запише стойност. След записване/четене на стойност от стека, SP се декрементира/инкрементира автоматично.

В примера от миналия слайд SP съдържа стойността 0x03. След записване и на третия адрес в стека, SP ще сочи 0x02. При излизане от трите подпрограми SP ще сочи 0x05.

- **Програмен брояч (PC)** – регистър, в който се записва адреса на следващата инструкция, която ще се изпълнява. Стойностите в PC могат да се изменят:

→линейно, ако инструкциите са с еднаква дължина (фиксиран брой байтове);

→нелинейно, ако инструкциите са с променлива дължина (различен брой байтове).

Възможно е стойностите в PC да се повтарят – при реализация на цикли. С помощта на PC се реализират преходи в различни части на програмата.



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

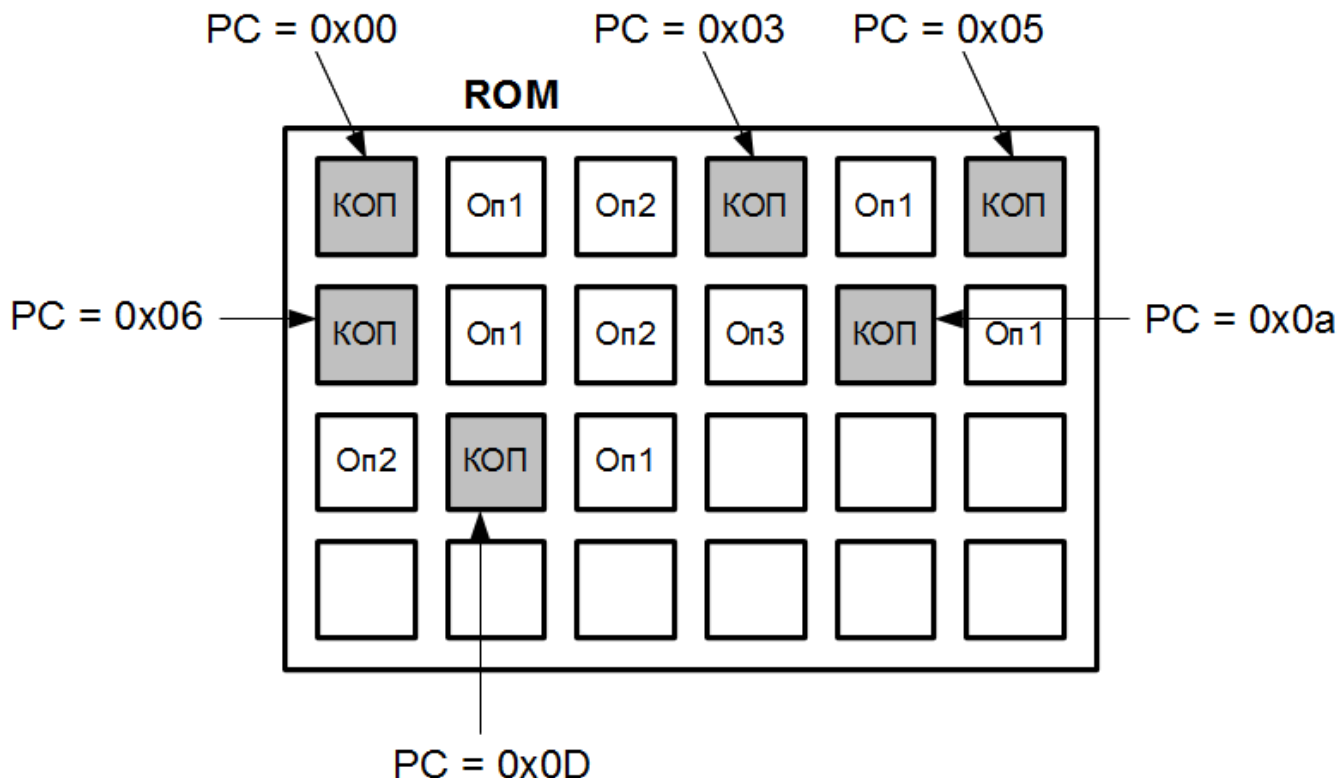
„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

Проектът се осъществява с финансовата подкрепа на
Оперативна програма „Развитие на човешките ресурси”,
съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



Структурна схема на стандартен микропроцесор

На фигурата по-долу е показана примерна програма със 6 инструкции, разположени в ROM паметта и стойностите на PC, които ще приема по време на изпълнението ѝ.



Европейски съюз

„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

Проектът се осъществява с финансовата подкрепа на
Оперативна програма „Развитие на човешките ресурси”,
съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



Европейски социален фонд

Структурна схема на суперскаларен микропроцесор

След създаването на първите микропроцесори, напредъкът в микроелектрониката позволила на хардуерните дизайнери да интегрират значителен брой транзистори на силициевия кристал. Това довело до увеличаване на изчислителната мощ на микропроцесорите чрез добавяне на допълнителни логически блокове (например още едно АЛУ).

Суперскаларен микропроцесор (superscalar microprocessor) е този микропроцесор, който съдържа два (или повече) изпълнителни блока в ядрото си[4]. Те могат да работят в паралел, независимо един от друг. Типичен пример за изпълнителен блок е АЛУ.

АЛУ работят само с единични числа (scalar), а не с масиви от числа (vector), откъдето идва и понятието суперскаларен (superscalar).

На следващия слайд е показана структурна схема на суперскаларен микропроцесор.



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

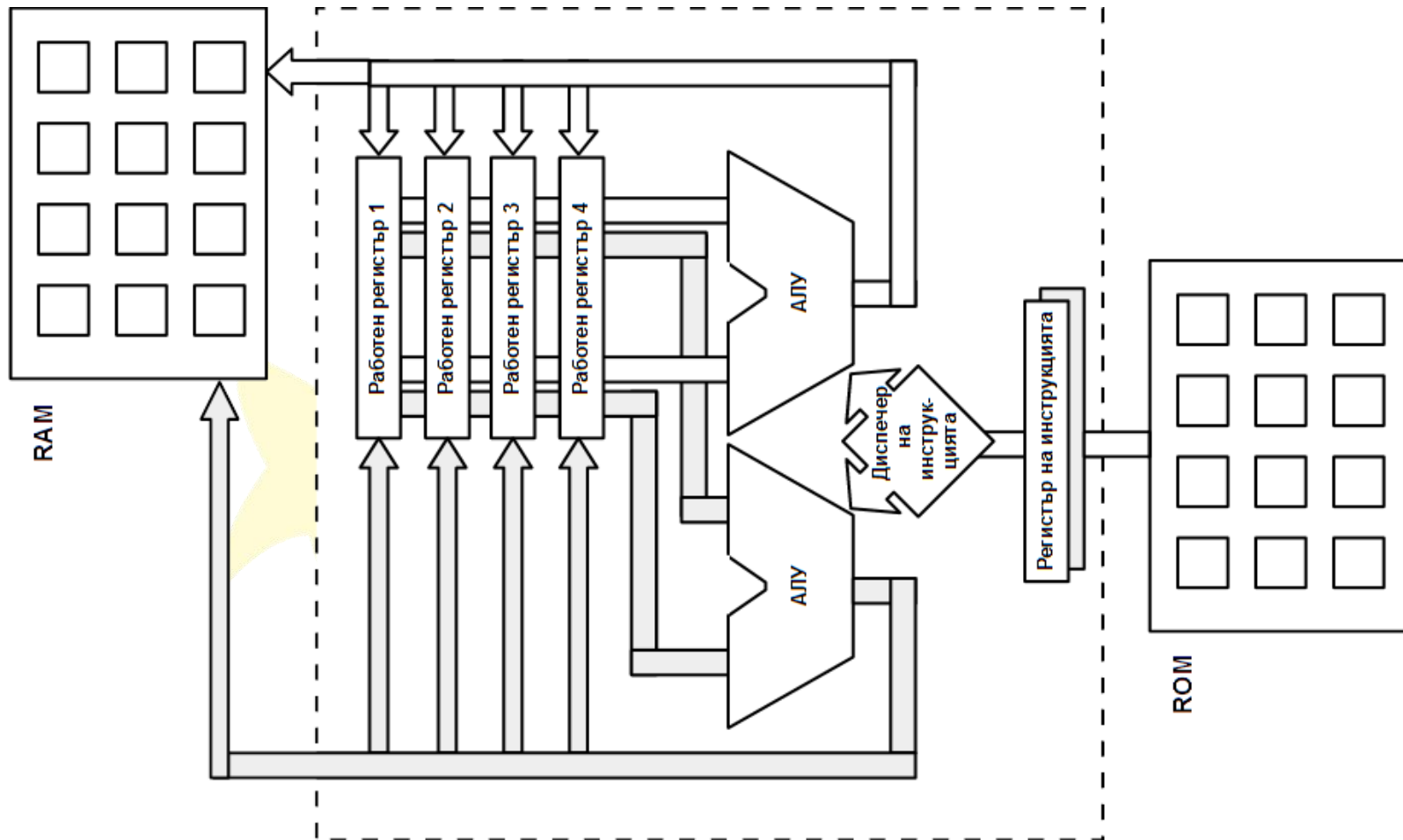
„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

Проектът се осъществява с финансовата подкрепа на
Оперативна програма „Развитие на човешките ресурси”,
съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



Европейски социален фонд

Структурна схема на суперскаларен микропроцесор



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

Проектът се осъществява с финансовата подкрепа на
Оперативна програма „Развитие на човешките ресурси”,
съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



Европейски социален фонд

Структурна схема на суперскаларен микропроцесор

Диспечер на инструкцията е контролен блок в скаларен микропроцесор, който проверява дали две (или повече) последователни инструкции могат да бъдат изпълнени в паралел на два (или повече) АЛУ блока.

Този блок е необходим, защото не винаги две инструкции могат да бъдат изпълнени в паралел. Например инструкциите:

Routine1 хор.w R1, R2 ;пресметни R1 | R2 и запиши резултата в R1
 and.w R1, R3 ;пресметни R1 & R3 и запиши резултата в R1

не могат да се изпълнят в паралел, защото инструкцията and.w зависи от инструкцията хор.w (заради зависимостта от регистър R1).

Декодерът на инструкцията (съответно регистърът на инструкцията) при суперскаларните микропроцесори е усложнен – той трябва да може да декодира две (или повече) инструкции наведнъж.



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

Проектът се осъществява с финансовата подкрепа на
Оперативна програма „Развитие на човешките ресурси”,
съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



Европейски социален фонд

Програмен модел

Програмен модел - това е наборът от регистри на микропроцесора, които са достъпни (четене/запис) за програмиста. Включва регистрите с общо предназначение, програмният брояч, стековият указател, регистърът на състоянието (CCR) и други регистри, специфични за дадения микропроцесор.

Броят на регистрите с общо предназначение (GPR) е важен, защото е един от факторите, от които зависи времето за изпълнение на програмата. Теоретично най-голямо бързодействие ще се постигне, ако цялата RAM памет е вградена в микропроцесора като регистри с общо предназначение, но това е скъпо решение. Ако програмата изисква стотици MB памет, оказва се и технологично трудно към днешна дата.

MC6800 на Motorola е произведен с два GPR регистъра, докато MSP430FR5739 на Texas Instruments има 12, т.е. тенденцията е за увеличаване на техния брой.



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

Проектът се осъществява с финансовата подкрепа на
Оперативна програма „Развитие на човешките ресурси”,
съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



Видове инструкции

Всяка една инструкция, която изпълнява микропроцесора може да се раздели на две части:

- код на операцията, КОП (или още - код на инструкцията, КИ)
- операнди

Код на операцията
(КОП)

Операнди

В зависимост от дължината на инструкцията съществуват **еднобайтови, двубайтови, трибайтови** и т.н. Когато се каже, че една инструкция е с дължина една дума се има предвид, че тя е с дължината на разредността на микропроцесора. На следващия слайд са показани различните видове инструкции според дължината им. Трябва да се обърне внимание, че има инструкции, които не включват в себе си операнди. Това са инструкции, в които операндите са указани по подразбиране. Например инструкцията CLRA нулира акумулатор (регистър) А. Тук операндът А липсва, защото самата инструкция е предназначена специално за регистър А.



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

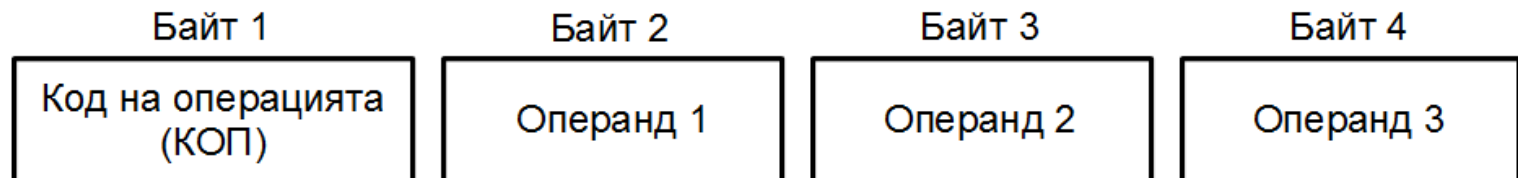
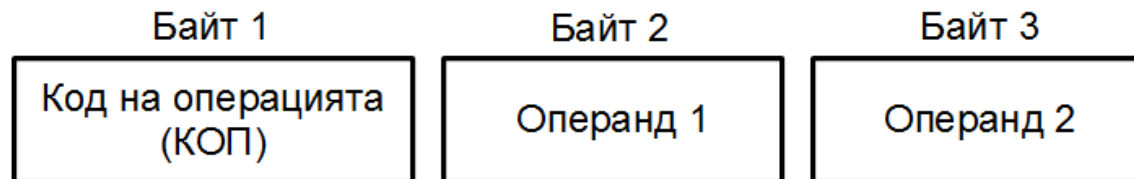
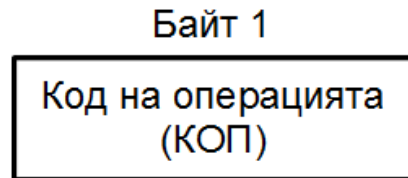
„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

Проектът се осъществява с финансовата подкрепа на
Оперативна програма „Развитие на човешките ресурси”,
съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



Европейски социален фонд

Видове инструкции



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

Проектът се осъществява с финансовата подкрепа на
Оперативна програма „Развитие на човешките ресурси”,
съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



Европейски социален фонд

Видове инструкции

В зависимост от функциите, които изпълняват, съществуват инструкции за:

- обработка на данни
- аритметически операции
- логически операции
- проверка
- преход
- условен преход

В зависимост от набора инструкции (ISA – instruction set architecture), реализиран на даден микропроцесор, могат да се разделят на инструкции с **фиксирана дължина** (всички инструкции са например 32-битови) и с **променлива дължина** (микропроцесорът има 8-, 16- и 32-битови) [b].



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

Проектът се осъществява с финансовата подкрепа на
Оперативна програма „Развитие на човешките ресурси”,
съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



Европейски социален фонд

Видове адресации

Съществуват няколко различни начина, по които дадена инструкция може да намери данните за операндите си [3]. В зависимост от това се казва, че инструкцията използва една или друга **адресация**. Видовете адресации зависят от набора инструкции и следователно са различни за различните микропроцесори.

На следващите слайдове са показани адресациите конкретно на микроконтролер от фамилията MSP430, но те дават обща представа за механизма на “извличането” на операндите и в много други микроконтролери се използват същите и/или подобни адресации. Имената им може да варират при различните фирми производители. За MSP430 това са:

1. Регистрова
2. Индексна
3. Абсолютна
4. Относителна
5. Индиректна
6. Индиректна автоинкрементираща
7. Непосредствена



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

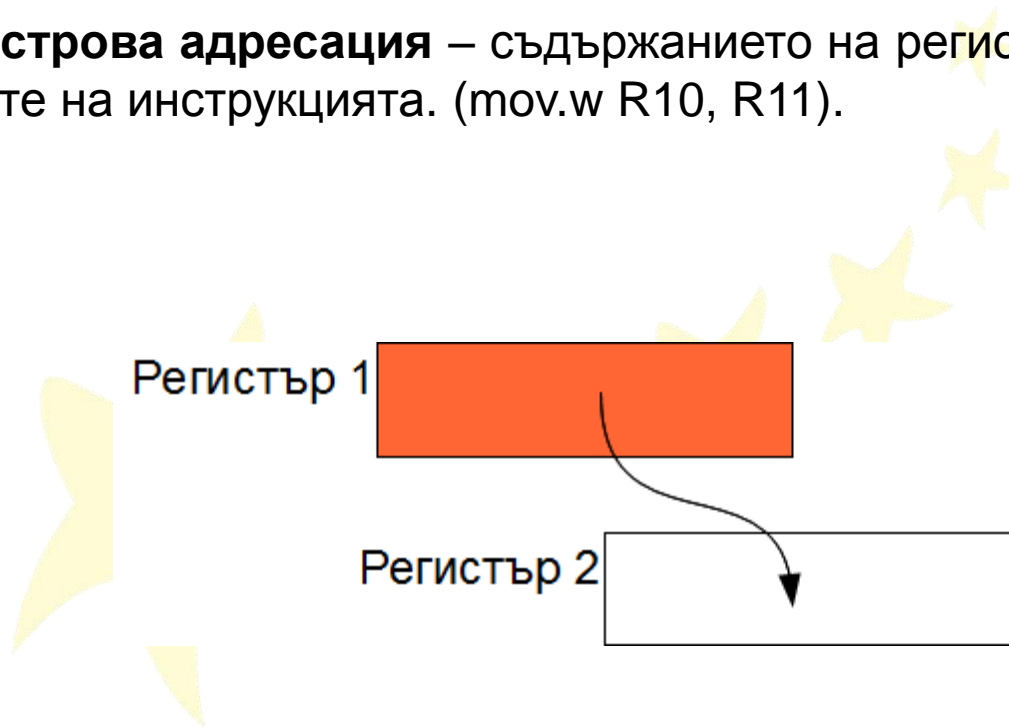
Проектът се осъществява с финансовата подкрепа на
Оперативна програма „Развитие на човешките ресурси”,
съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



Европейски социален фонд

Видове адресации

1. **Регистрова адресация** – съдържанието на регистрите 1 и 2 са операндите на инструкцията. (mov.w R10, R11).



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

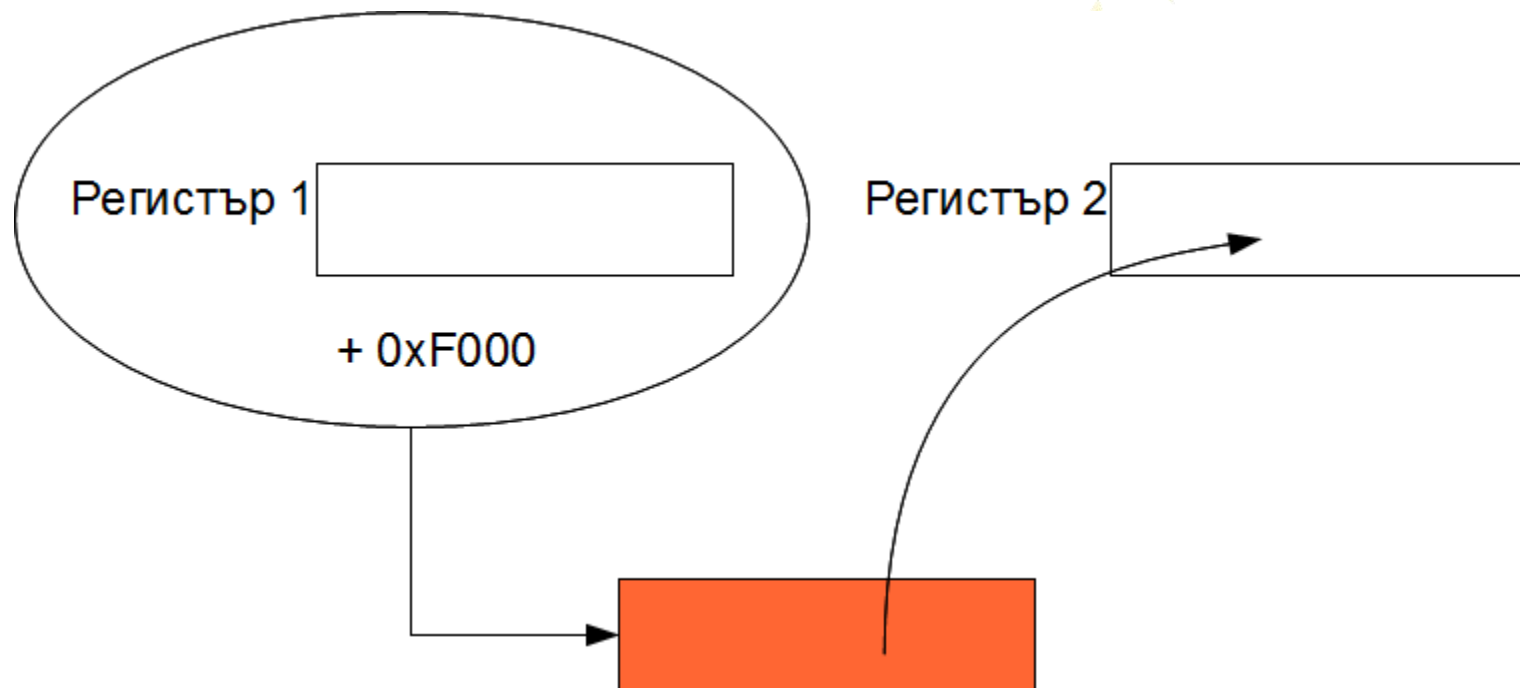
Проектът се осъществява с финансовата подкрепа на
Оперативна програма „Развитие на човешките ресурси”,
съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



Европейски социален фонд

Видове адресации

2. **Индексна адресация** – стойността на регистър 1 + константа указват адреса на първия операнд. Регистър 2 е приемник на резултата и е втори операнд. (`mov.w 0xF000(R10), R11`).



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

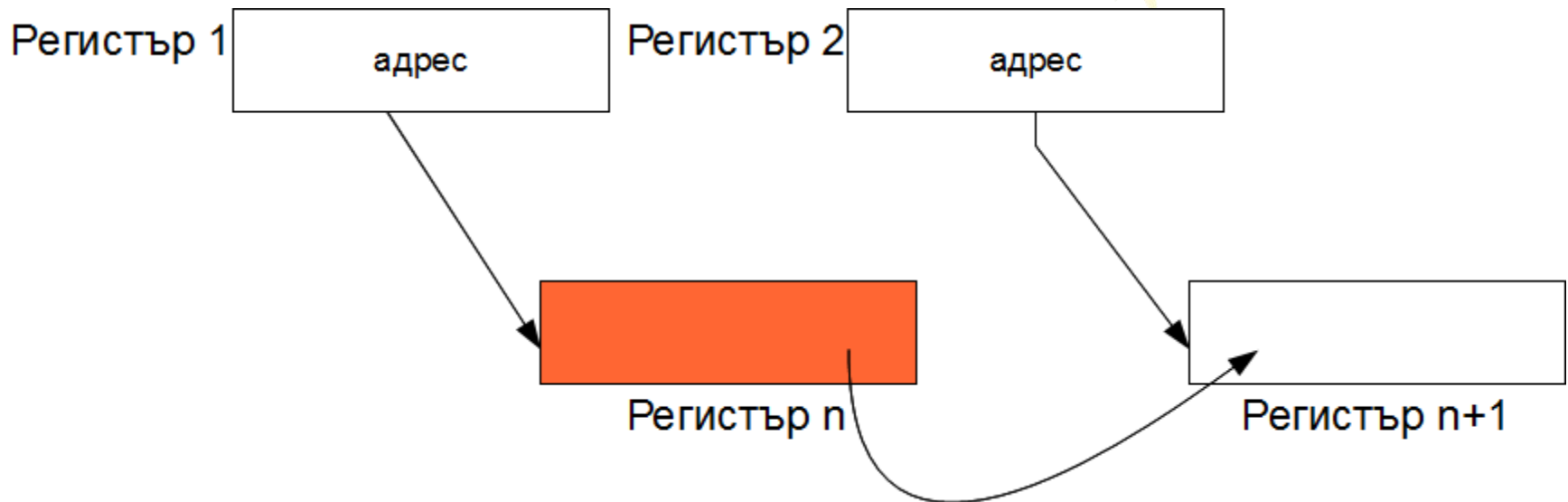
Проектът се осъществява с финансовата подкрепа на
Оперативна програма „Развитие на човешките ресурси”,
съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



Европейски социален фонд

Видове адресации

3. Абсолютна адресация – стойността на регистър 1 указва адрес. Стойността на регистър 2 също указва адрес.
(mov.w &Label1, &Label2)



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

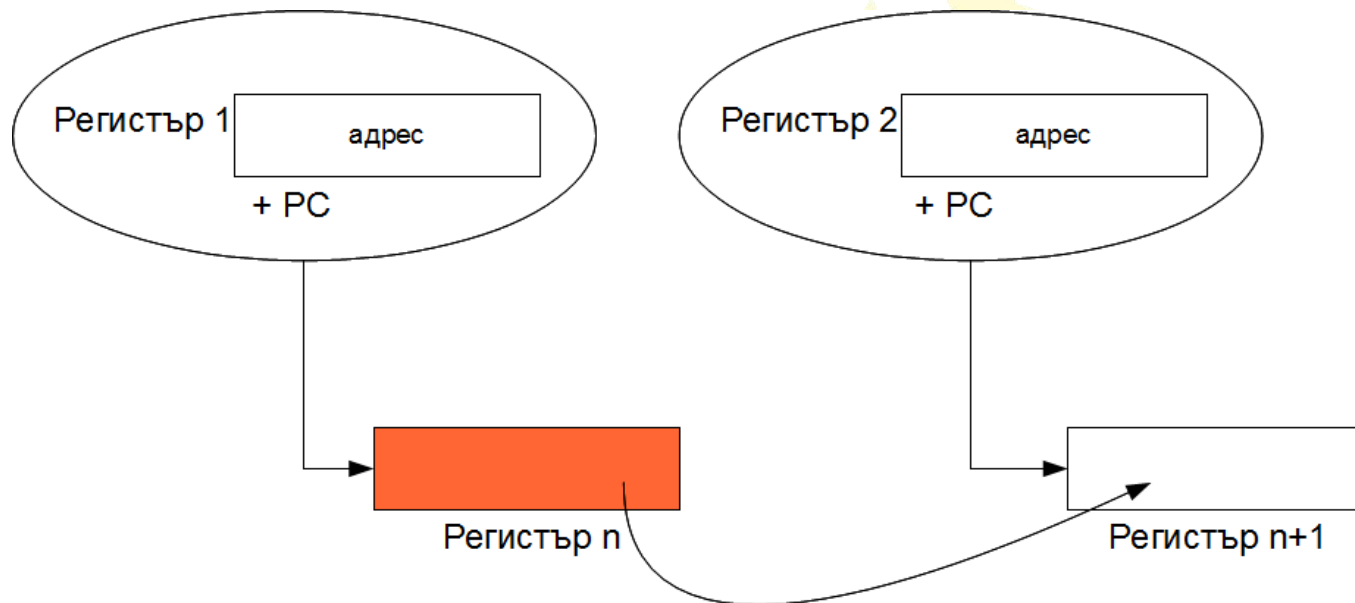
Проектът се осъществява с финансовата подкрепа на
Оперативна програма „Развитие на човешките ресурси”,
съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



Европейски социален фонд

Видове адресации

4. Относителна (symbolic) адресация – стойността на регистър 1 + стойността на PC указва адреса на първия операнд. Стойността на регистър 2 + стойността на PC указва адреса на втория операнд. (mov.w Label1, Label2)



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

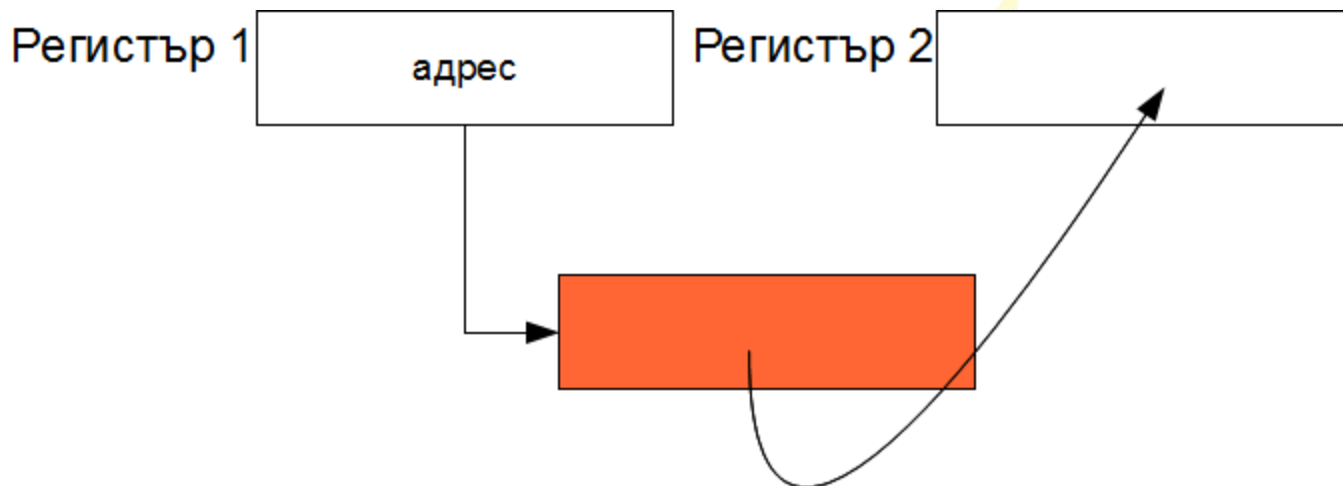
Проектът се осъществява с финансовата подкрепа на
Оперативна програма „Развитие на човешките ресурси”,
съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



Европейски социален фонд

Видове адресации

5. **Индиректна адресация** – стойността на регистър 1 служи за указател към адрес. Регистър 2 е приемник на стойността от този адрес. (mov.w @(R10), R11)



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

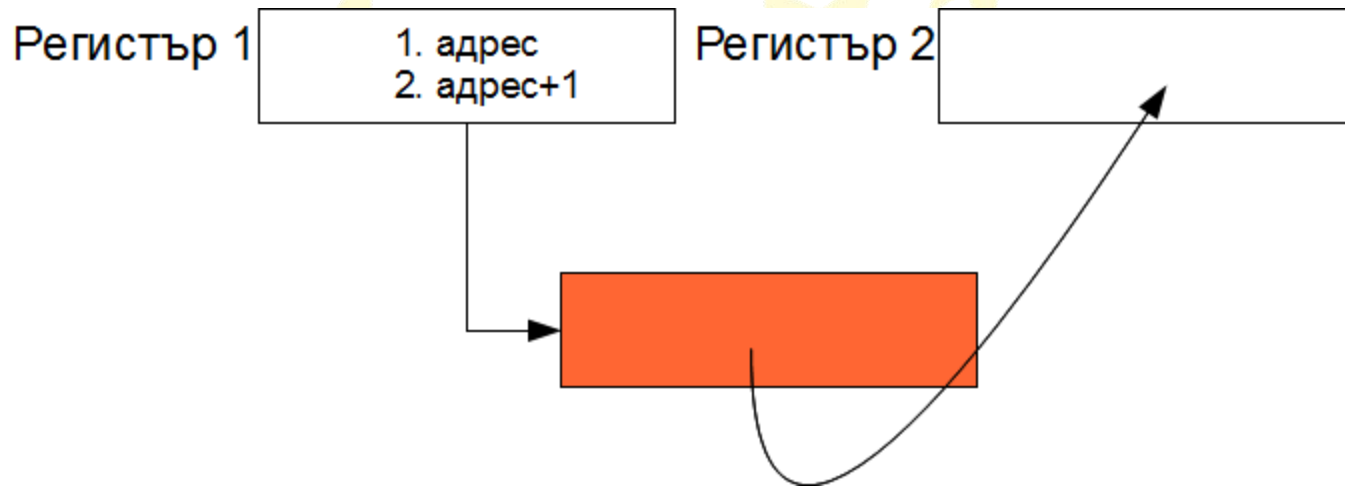
„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

Проектът се осъществява с финансовата подкрепа на
Оперативна програма „Развитие на човешките ресурси”,
съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



Видове адресации

6. Индиректна автоинкрементираща адресация - стойността на регистър 1 служи за указател към адрес. Регистър 2 е приемник на стойността от този адрес. След изпълнение на инструкцията регистър 1 се увеличава с 1. (mov.w @R10+, R11)



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

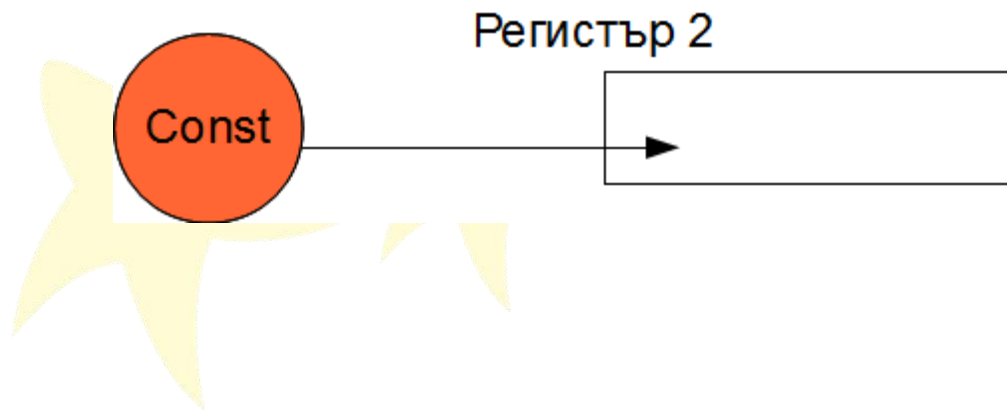
Проектът се осъществява с финансовата подкрепа на
Оперативна програма „Развитие на човешките ресурси”,
съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



Европейски социален фонд

Видове адресации

7. Непосредствена адресация - първият операнд е константа.
Тя директно се записва в приемния регистър 2. (mov #0xF5, R11)



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

Проектът се осъществява с финансовата подкрепа на
Оперативна програма „Развитие на човешките ресурси”,
съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



Европейски социален фонд

Адресно поле

Адресно поле е съвкупността от стойности, които микропроцесора може да установи на адресната си шина.

Когато микропроцесорът зададе число на адресната си шина се казва, че микропроцесорът **адресира** периферия.

Периферните устройства трябва да приемат адреси, които са от различни числови обхвати, т.е. са разположени на различни места в адресното поле. Това гарантира, че комуникацията с тях няма да се обърка, защото всяка периферия ще има свой уникален адрес (или обхват от адреси) в адресното поле.

Карта на паметта е графичното представяне на адресното поле на микропроцесора и обхватите от адреси на отделните периферни устройства [с].

Фон Нойман архитектурите се характеризират с едно адресно поле (една карта на паметта). Харвард архитектурите от друга страна притежават две адресни полета (две карти на паметта). На следващия слайд са показани примери за такива карти на паметта.



Европейски съюз

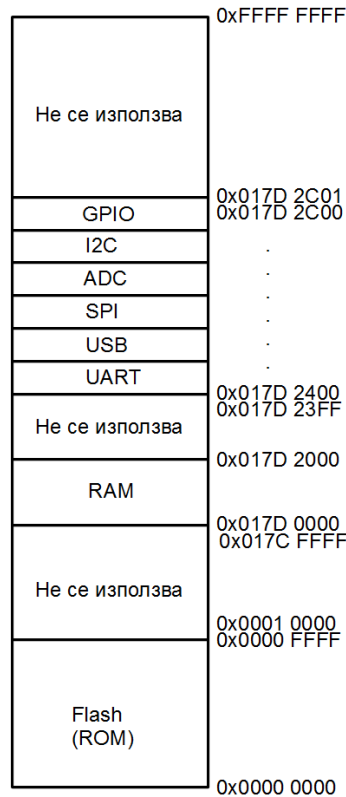
ПРОЕКТ BG051PO001--4.3.04-0042

„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

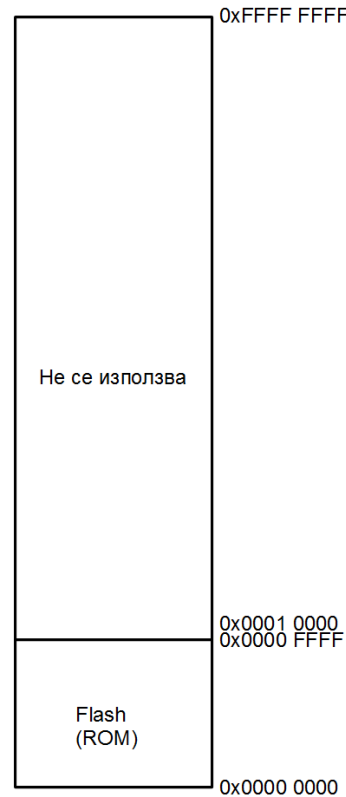
Проектът се осъществява с финансовата подкрепа на
Оперативна програма „Развитие на човешките ресурси”,
съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



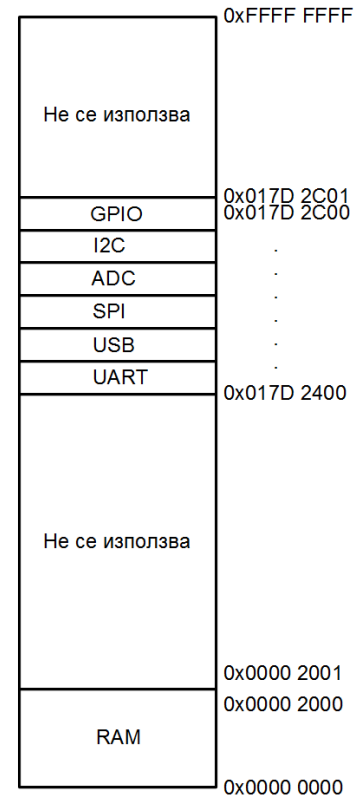
Адресно поле



Фон Нойман



Харвард



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

Проектът се осъществява с финансовата подкрепа на Оперативна програма „Развитие на човешките ресурси”, съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



Европейски социален фонд

Литература

1. Stokes J., Inside the machine: an illustrated introduction to microprocessors and computer architecture, No Starch Press Inc, 2007.
2. Михов Г., Цифрова схемотехника, ТУ-София, 1999.
3. Spasov P., Microcontroller technology: the 68HC11, Prentice Hall, 1996.
4. Stokes J., Inside the Machine: An Illustrated Introduction to Microprocessors and Computer Architecture, Ars Technica Library, 2007.

Външни връзки

- a. <http://smithsonianchips.si.edu/ice/cd/STATUS96/Section6.pdf>
- b. http://infocenter.arm.com/help/topic/com.arm.doc.ddi0214b/DDI0214_b00m.pdf
- c. <http://mspgcc.sourceforge.net/manual/x74.html>



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”

Проектът се осъществява с финансовата подкрепа на
Оперативна програма „Развитие на човешките ресурси”,
съфинансирана от Европейския социален фонд на Европейския съюз
Инвестира във вашето бъдеще!



Европейски социален фонд