

 **Технически университет – София**

**Факултет по електронна техника и технологии**

 **Катедра „Електронна техника”**

**Презентация № 1**

## **Функционално действие на микропроцесорни системи**

***дисциплина „Микропроцесорна схемотехника” – ВЕ30  
ОКС „Бакалавър” от Учебен план за студентите на специалност  
Електроника, Професионално направление  
5.2. Електротехника, електроника и автоматика***



Европейски съюз

**ПРОЕКТ BG051PO001--4.3.04-0042**

***„Организационна и технологична инфраструктура за учене през  
целия живот и развитие на компетенции”***

Проектът се осъществява с финансовата подкрепа на  
Оперативна програма „Развитие на човешките ресурси”,  
съфинансирана от Европейския социален фонд на Европейския съюз  
***Инвестира във вашето бъдеще!***



Европейски социален фонд

# Съдържание

1. Въведение
2. Място на микропроцесорните системи в електрониката
  - Конвенционални логически схеми
  - Програмируеми логически матрици
  - Микропроцесори
3. История на микропроцесорите
4. Архитектури на микропроцесорите
  - Фон Нойманова (Von Neumann) архитектура
  - Харвард (Harvard) архитектура
5. RISC и CISC микропроцесори
6. Структурна схема на микропроцесорна система
7. Литература



Европейски съюз

**ПРОЕКТ BG051PO001--4.3.04-0042**

***„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”***

Проектът се осъществява с финансовата подкрепа на  
Оперативна програма „Развитие на човешките ресурси”,  
съфинансирана от Европейския социален фонд на Европейския съюз  
***Инвестира във вашето бъдеще!***



Европейски социален фонд

# Въведение

Микропроцесорните системи се използват за управление на различни видове обекти. Посредством интерфейси и изпълнителни устройства те въздействат на тези обекти. Микропроцесорът е главният контролиращ елемент в една система.



Европейски съюз

**ПРОЕКТ BG051PO001--4.3.04-0042**

**„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”**

Проектът се осъществява с финансовата подкрепа на  
Оперативна програма „Развитие на човешките ресурси”,  
съфинансирана от Европейския социален фонд на Европейския съюз  
**Инвестира във вашето бъдеще!**



Европейски социален фонд

# Въведение

Микропроцесорът може да се използва в различни приложения – той е програмно управлявана интегрална схема (ИС) и алгоритъмът ѝ на работа се определя от програмиста.

Интерфейсите, сензорите и изпълнителните устройства може да варират спрямо областта на използване, докато микропроцесорът може да е един и същ.

На следващия слайд са показани примерни области на приложение, в които се използват микропроцесорни системи:

- индустриална електроника
- електроника за бита
- ядрена електроника
- медицинска електроника

и др.



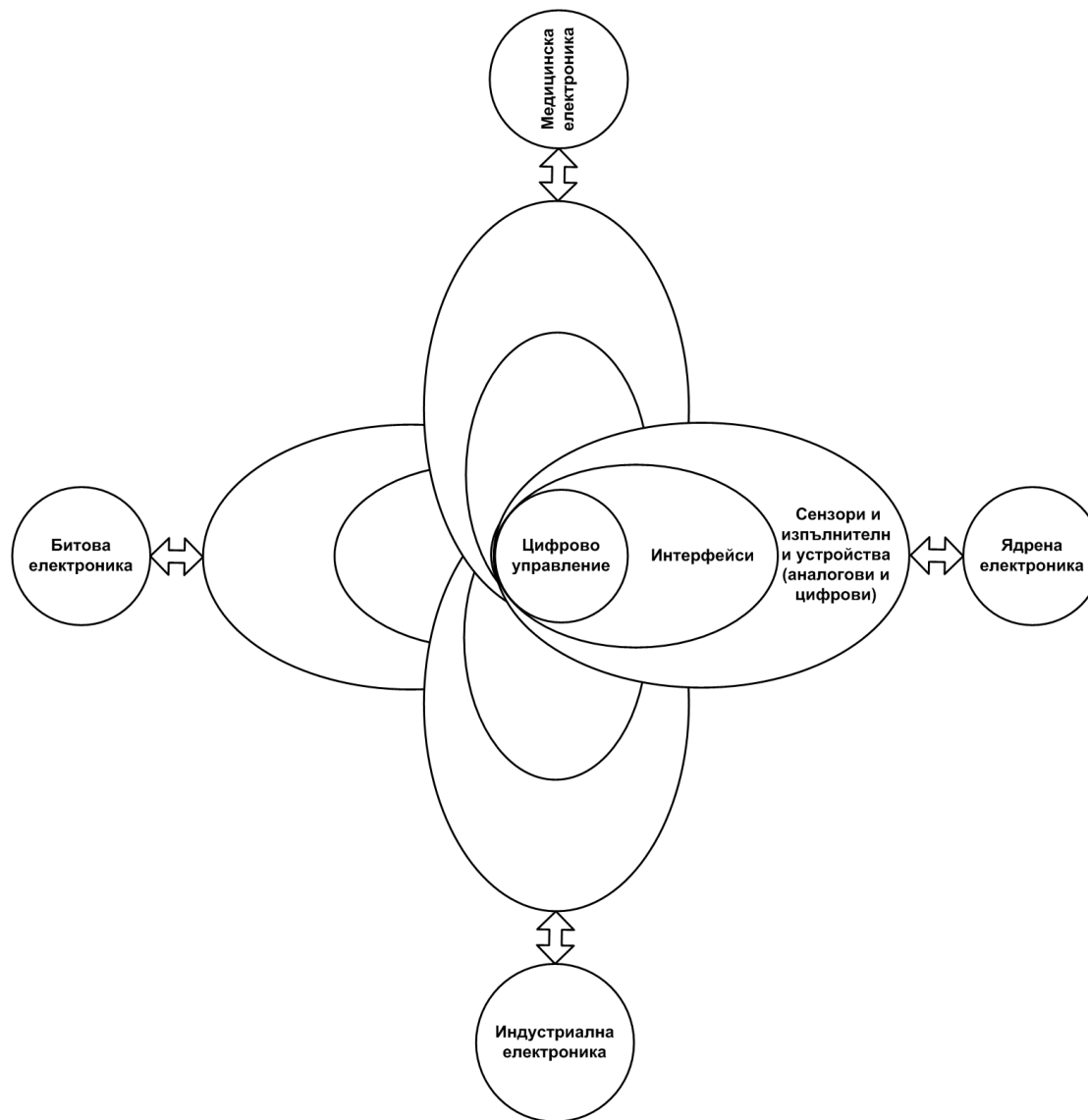
Европейски съюз

**ПРОЕКТ BG051PO001--4.3.04-0042**

**„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”**

Проектът се осъществява с финансовата подкрепа на  
Оперативна програма „Развитие на човешките ресурси”,  
съфинансирана от Европейския социален фонд на Европейския съюз  
**Инвестира във вашето бъдеще!**





Европейски съюз

**ПРОЕКТ BG051PO001--4.3.04-0042**

***„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”***

Проектът се осъществява с финансовата подкрепа на  
Оперативна програма „Развитие на човешките ресурси”,  
съфинансирана от Европейския социален фонд на Европейския съюз  
***Инвестира във вашето бъдеще!***



Европейски социален фонд

# Място на микропроцесорните системи в електрониката

Много от задачите в електрониката могат да се разрешат по повече от един начин. През погледа на цифровата електроника най-често използваните схемотехничните варианти са три:

- реализация с основни логически елементи (с ИС от фамилията 7400 и 4000)
- реализация с програмируеми логически матрици (FPGA)
- реализация с микропроцесори ( $\mu P$  – microprocessor)



Европейски съюз

**ПРОЕКТ BG051PO001--4.3.04-0042**

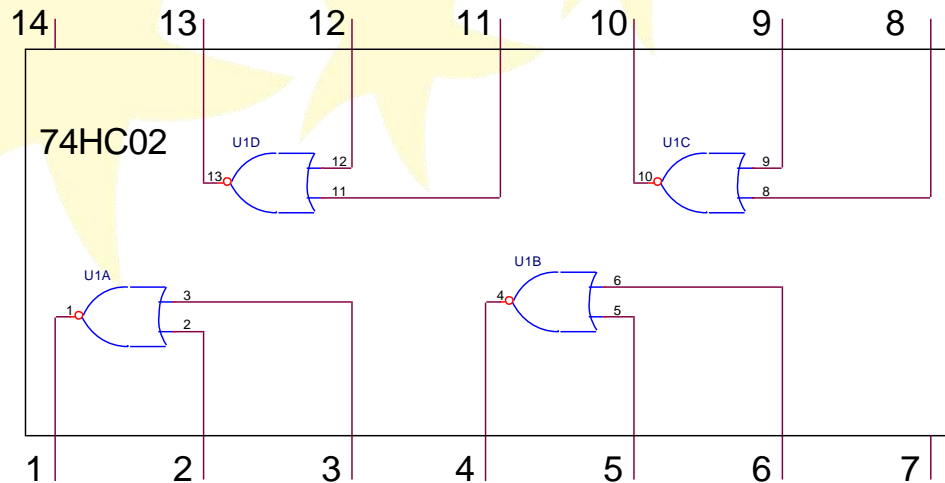
***„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”***

Проектът се осъществява с финансовата подкрепа на  
Оперативна програма „Развитие на човешките ресурси”,  
съфинансирана от Европейския социален фонд на Европейския съюз  
***Инвестира във вашето бъдеще!***



## Реализация с основни логически елементи

За реализацията с основни логически елементи може да се използват всички интегрални схеми от серията 7400 и 4000. Във всяка една от тях има интегрирани по няколко цифрови схеми (И, ИЛИ, И-НЕ, тригери, броячи и т.н.). За реализирането на сложни схеми за управление се налага свързването на повече от една такава схема. По-долу е показана вътрешната структура на схемата 74НС02 включваща 4 ИЛИ-НЕ елемента [1]:



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

*„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”*

Проектът се осъществява с финансовата подкрепа на  
Оперативна програма „Развитие на човешките ресурси”,  
съфинансирана от Европейския социален фонд на Европейския съюз  
*Инвестира във вашето бъдеще!*



Европейски социален фонд

## Реализация с основни логически елементи

Предимства:

- Ако се използват малък брой ИС, то цената на такава управляваща схема ще е ниска.
- Малкият брой елементи определя висока надеждност на устройството.

Недостатъци:

- С такива ИС може да се реализират само прости схеми. При реализацията на по-сложни задачи броят на ИС се увеличава многократно, което от своя страна води до повишаване на цената и консумираната статична мощност на схемата.
- Проектирането на устройство с голям брой стандартни ИС е трудоемко и отнема повече време в сравнение с останалите реализации.



Европейски съюз

**ПРОЕКТ BG051PO001--4.3.04-0042**

**„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”**

Проектът се осъществява с финансовата подкрепа на  
Оперативна програма „Развитие на човешките ресурси”,  
съфинансирана от Европейския социален фонд на Европейския съюз  
**Инвестира във вашето бъдеще!**





## Реализация с програмируеми логически матрици (FPGA)

Програмируемите логически матрици представляват интегрални схеми с голям брой логически елементи, като между тях могат да се създават връзки и така да се реализират сложни цифрови схеми. Конфигурацията на FPGA се програмира от проектанта на устройството.

С FPGA се разработват хардуерни модули със специфично предназначение като графични контролери, хардуерни ускорители и др.

Във FPGA може да се реализират дори и няколко (вградени в матрицата) микропроцесора, което прави тези схеми удобни за синтезиране и тест в ранните етапи на проектирането [2].

При синтеза на сложни схеми се използват HDL езици, които позволяват описание на системата на високо ниво.



Европейски съюз

**ПРОЕКТ BG051PO001--4.3.04-0042**

**„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”**

Проектът се осъществява с финансовата подкрепа на  
Оперативна програма „Развитие на човешките ресурси”,  
съфинансирана от Европейския социален фонд на Европейския съюз  
**Инвестира във вашето бъдеще!**



# Реализация с програмируеми логически матрици (FPGA)

Предимства:

- FPGA дават възможност за проектиране на схеми със специално (dedicated) предназначение.
- FPGA позволяват реализирането на няколко процесора в един чип, което улеснява проектирането.

Недостатъци:

- Ефективността на проектираната схема зависи от използваните HDL библиотеки.
- С FPGA може да се реализират само цифрови схеми.
- Поради голямата си универсалност тези схеми включват в себе си много хардуер, който понякога може да се окаже излишен в дадено приложение.



Европейски съюз

**ПРОЕКТ BG051PO001--4.3.04-0042**

**„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”**

Проектът се осъществява с финансовата подкрепа на  
Оперативна програма „Развитие на човешките ресурси”,  
съфинансирана от Европейския социален фонд на Европейския съюз  
**Инвестира във вашето бъдеще!**



## Реализация с микропроцесори

Микропроцесорите ( $\mu P$ ) са интегрални схеми с програмно управление и с много широка област на приложение. Те са универсални ИС – един и същ микропроцесор може да се използва в две различни устройства и да изпълнява коренно различни функции. Тази гъвкавост идва от потребителската програма, която може да е с произволен алгоритъм на работа.

Микропроцесорите може да се оприличат на централните процесори в персоналните компютри – единствената разлика е, че ресурсите, с които разполагат (тактова честота, размер на адресното поле, разредност на обработваните данни и др.) са значително по-малки.

Функцията на  $\mu P$  е управление на различни периферни устройства в системата (памети, сензори, изпълнителни устройства и т.н.), а оттам косвено - управление на обекти в дадена област (индустриални машини, дисплей, системи за събиране на информация, измервателни уреди и т.н.).



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

*„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”*

Проектът се осъществява с финансовата подкрепа на  
Оперативна програма „Развитие на човешките ресурси”,  
съфинансирана от Европейския социален фонд на Европейския съюз  
*Инвестира във вашето бъдеще!*



# Реализация с микропроцесори

Предимства:

- Микропроцесорите са универсални ИС с широко приложение, което се обуславя от програмното им управление.

Недостатъци:

- Вътрешната им структура е фиксирана и не може да се преконфигурира за разлика от FPGA.



Европейски съюз

**ПРОЕКТ BG051PO001--4.3.04-0042**

**„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”**

Проектът се осъществява с финансовата подкрепа на  
Оперативна програма „Развитие на човешките ресурси”,  
съфинансирана от Европейския социален фонд на Европейския съюз  
**Инвестира във вашето бъдеще!**



Европейски социален фонд

## История на микропроцесорите

Първият микропроцесор е създаден от фирмата Intel и официално представен на пазара през 1971 [а]. Това е 4-битовият микропроцесор 4004, който е бил проектиран за калкулатори още през 1969. ИС е съдържала 2300 MOS транзистора и е била с производителност 60 000 операции/секунда.

През 1972 Intel пуска на пазара 8-битовия микропроцесор 8008.

През 1974 Intel пуска на пазара успешния 8080, който е с 10 пъти по-висока производителност от 8008. Неговата максимална тактова честота е 2 MHz и използва две захранващи напрежения: +12 V и –5 V.

През същата година излиза алтернативата на 8080 – MC6800 на фирмата Motorola, имащ максимална тактова честота 1 MHz.

През 1976 фирмата RCA (Intersil) обявява своя 8-битов CDP1802, който е първия в света микропроцесор, използващ статична RAM памет.



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

*„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”*

Проектът се осъществява с финансовата подкрепа на  
Оперативна програма „Развитие на човешките ресурси”,  
съфинансирана от Европейския социален фонд на Европейския съюз  
*Инвестира във вашето бъдеще!*



## История на микропроцесорите

За повишаване на производителността на микропроцесорите се прибегва до увеличаване на разредността (битовете) им, подобряване технологията на производство (намаляване на размерите) и увеличаване броя на ядрата.

На следващия слайд е показан пазарният дял в световен мащаб на микропроцесори с различна разредност [b]. Тенденцията е за развитие на микропроцесорите с по-висока разредност, което гарантира по-висока производителност.

**Разредността на микропроцесорите** се определя от разредността на шината за данни. Ако един 8-битов  $\mu P$  може да обработи 8-битово число за един такт, то 16-битово число ще се обработи за 2 такта, 24- за 3 такта и 32- за 4 такта. Това означава, че при една и съща тактова честота 32-битовите  $\mu P$  са 4 пъти по-бързи от 8-битовите.



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

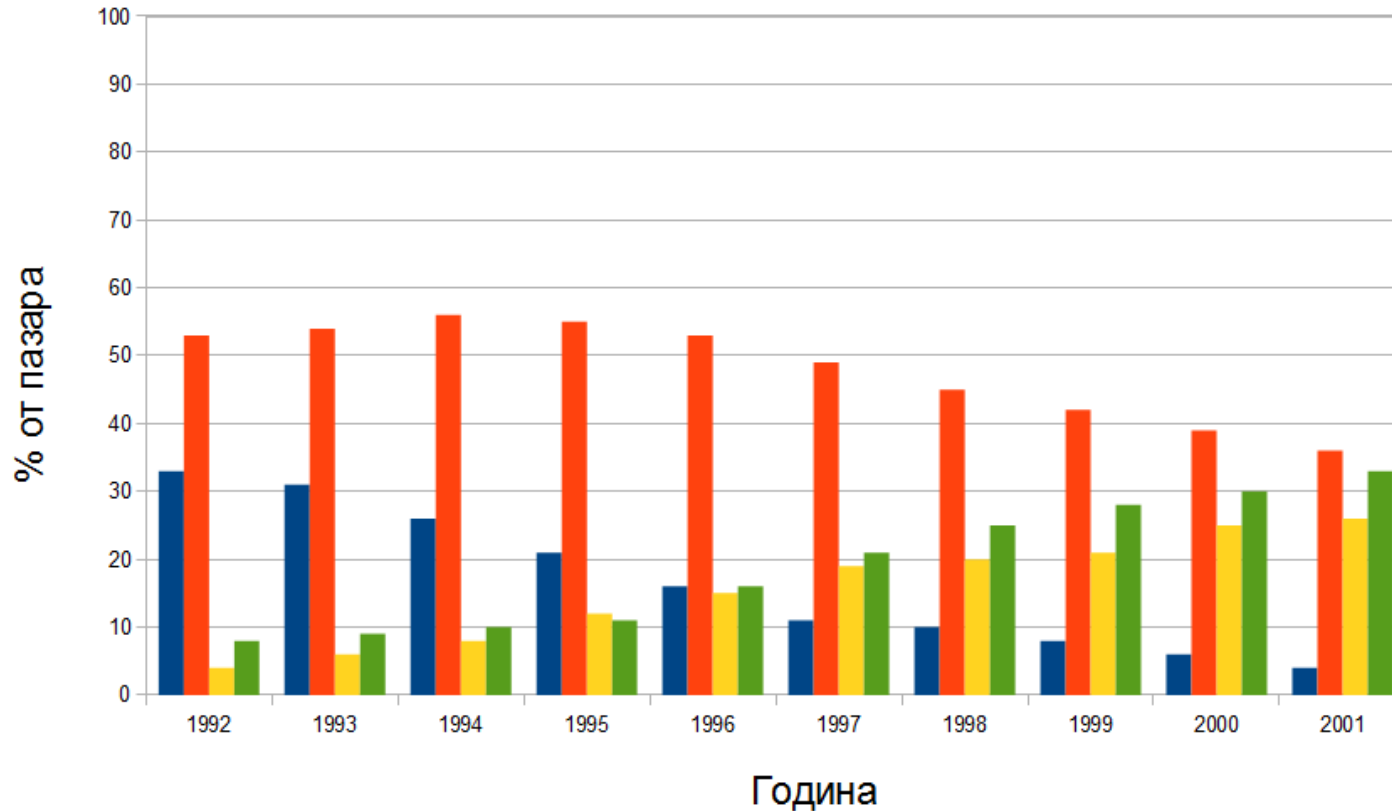
*„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”*

Проектът се осъществява с финансовата подкрепа на  
Оперативна програма „Развитие на човешките ресурси”,  
съфинансирана от Европейския социален фонд на Европейския съюз  
*Инвестира във вашето бъдеще!*



Европейски социален фонд

# История на микропроцесорите



■ 4-bit ■ 8-bit ■ 16-bit/32-bit ■ DSP



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

*„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”*

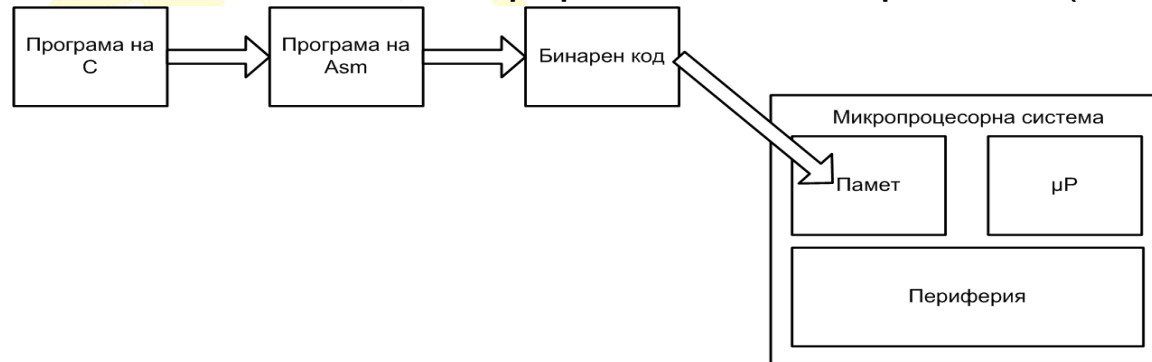
Проектът се осъществява с финансовата подкрепа на  
Оперативна програма „Развитие на човешките ресурси”,  
съфинансирана от Европейския социален фонд на Европейския съюз  
*Инвестира във вашето бъдеще!*



Европейски социален фонд

# Архитектури на микропроцесорите

Микропроцесорите са цифрови схеми и тяхната работа се свежда само и единствено до обработка на числа (няма значение в кое приложение ще се използват). Посредством различни периферни устройства (АЦП, ЦАП, регистри със специално предназначение, екрани, капацитивни бутони и др.) тези числа се трансформират (материализират) в реалния свят. Например ако микропроцесорът управлява екран, включването на един пиксел ще се осъществи чрез задаване на колона (число), ред (число) и осветеност (число) на пиксела. Нещо повече – самата програма, която включва пиксела се съхранява в системата под формата на бинарен код (т.е. числа):



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

*„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”*

Проектът се осъществява с финансовата подкрепа на Оперативна програма „Развитие на човешките ресурси”, съфинансирана от Европейския социален фонд на Европейския съюз  
*Инвестира във вашето бъдеще!*



Европейски социален фонд



## Архитектури на микропроцесорите

Най-общо казано числата, които микропроцесорите обработват, могат да се разделят на два вида:

- адреси
- данни

Всяко периферно устройство в една система трябва да има собствен адрес. Ако две периферии са на един и същ адрес, няма да е възможна работата с всяко по отделно. Микропроцесорът първо адресира дадена периферията (задава адреса  $\bar{y}$ ), а след това указва данните (полезната информация), които трябва да стигнат до нея.

В зависимост от схемната реализация на ядрото се различават два вида архитектури на микропроцесорите [с]:

- Фон Нойманова
- Харвард



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

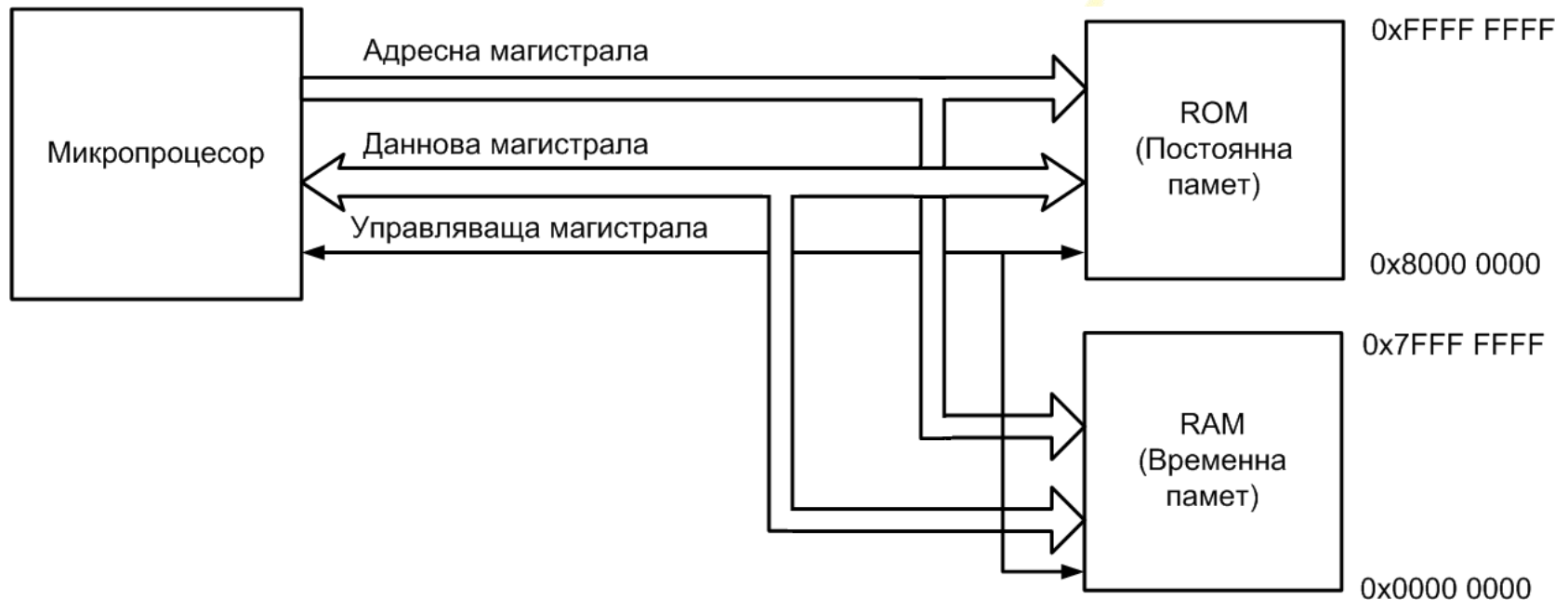
*„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”*

Проектът се осъществява с финансовата подкрепа на  
Оперативна програма „Развитие на човешките ресурси”,  
съфинансирана от Европейския социален фонд на Европейския съюз  
*Инвестира във вашето бъдеще!*



# Архитектури на микропроцесорите

**1. Фон Нойманова архитектура** – връзката с програмната (ROM) памет и паметта за данни (RAM) се осъществява с един набор от магистрали – адресна, даннова и управляваща магистрала.



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

*„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”*

Проектът се осъществява с финансовата подкрепа на Оперативна програма „Развитие на човешките ресурси”, съфинансирана от Европейския социален фонд на Европейския съюз  
*Инвестира във вашето бъдеще!*



Европейски социален фонд

# Архитектури на микропроцесорите

Ако микропроцесорът трябва да прочете данни от ROM и RAM паметта, това ще стане на 4 такта:

- Адресиране на ROM паметта
- Четене от ROM паметта
- Адресиране на RAM паметта
- Четене от RAM паметта

Предимствата на Фон Ноймановата архитектура се крият в простотата на изпълнение от схемотехнична гледна точка – използва се само един набор от магистрали.

Недостатъците на Фон Ноймановата архитектура се определят от наличието на **само едно адресно поле**, което означава че различните видове памет трябва да се адресират последователно (първо едната, после другата), което води до намаляване (bottleneck) на производителността.



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

*„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”*

Проектът се осъществява с финансовата подкрепа на  
Оперативна програма „Развитие на човешките ресурси”,  
съфинансирана от Европейския социален фонд на Европейския съюз  
*Инвестира във вашето бъдеще!*

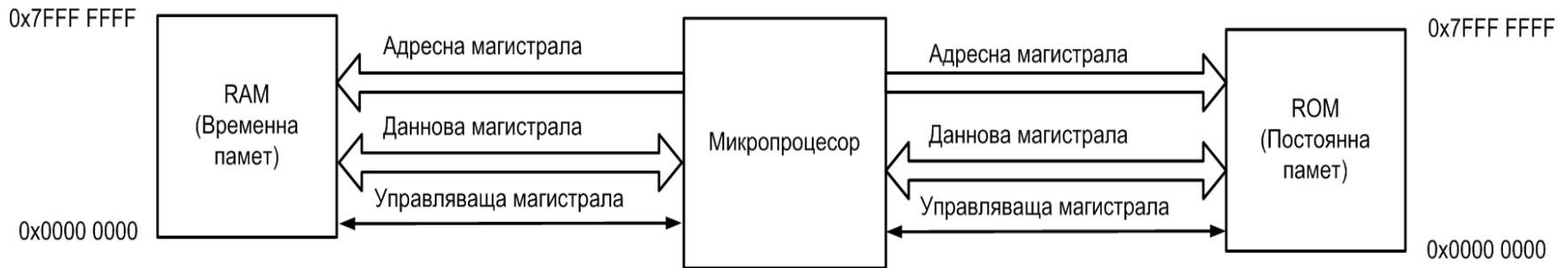


Европейски социален фонд

# Архитектури на микропроцесорите

**2. Харвард архитектура** - връзката с програмната (ROM) памет и паметта за данни (RAM) се осъществява по два набора от магистрали:

- адресна, даннова и управляваща магистрала за ROM паметта
- адресна, даннова и управляваща магистрала за RAM паметта



Европейски съюз

**ПРОЕКТ BG051PO001--4.3.04-0042**

**„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”**

Проектът се осъществява с финансовата подкрепа на Оперативна програма „Развитие на човешките ресурси”, съфинансирана от Европейския социален фонд на Европейския съюз  
**Инвестира във вашето бъдеще!**



Европейски социален фонд

## Архитектури на микропроцесорите

Ако микропроцесорът трябва да прочете данни от ROM и RAM паметта, това ще стане на 2 такта:

- Адресиране на ROM и едновременно с това на RAM паметта
- Четене от ROM и едновременно с това от RAM паметта

Предимствата на Харвард архитектурата се крият във възможността да се осъществява четене/запис едновременно на данни от RAM и ROM паметта. Това е възможно благодарение на разделянето на адресните полета на тези памети (**две адресни полета**). Като следствие бързодействието на системата се увеличава, ако се използва конвейеризация (pipelining).

Като недостатък на Харвард архитектурата може да се посочи усложняването на схемотехниката, поради наличието на два набора от магистрали.



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

*„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”*

Проектът се осъществява с финансовата подкрепа на  
Оперативна програма „Развитие на човешките ресурси”,  
съфинансирана от Европейския социален фонд на Европейския съюз  
*Инвестира във вашето бъдеще!*



Европейски социален фонд

## RISC и CISC микропроцесори

В зависимост от набора инструкции, които се изпълняват от ядрото, микропроцесорите могат да се разделят на два вида:

- CISC микропроцесори
- RISC микропроцесори

Времето за изпълнение на дадена програма  $t_{PRG}$  се определя от общия брой инструкции и времето за изпълнение на всяка една от тях:

$$t_{PRG} = \sum_{i=1}^n t_i$$

За да се оптимизира една програма трябва или да се намали броя на инструкциите  $n$ , или да се намали времето за изпълнение на всяка една от тях  $t_i$ .

В първия случай се използват CISC микропроцесори, а във втория – RISC.



Европейски съюз

**ПРОЕКТ BG051PO001--4.3.04-0042**

**„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”**

Проектът се осъществява с финансовата подкрепа на  
Оперативна програма „Развитие на човешките ресурси”,  
съфинансирана от Европейския социален фонд на Европейския съюз  
**Инвестира във вашето бъдеще!**



## RISC и CISC микропроцесори

**CISC (Complex Instruction Set Computer)** – микропроцесори, които изпълняват набор от сложни (complex) инструкции. Всяка една от тези инструкции извършва по няколко операции наведнъж (за един такт). Това спомага за намаляване на общия брой изпълнявани инструкции  $n$ , отговарящи на дадена конструкция от езика за програмиране на високо ниво (например C, C++) [3]. В следствие се намалява общото време за изпълнение на програмата  $t_{PRG}$ .

**RISC (Reduced Instruction Set Computer)** – микропроцесори, които изпълняват набор от прости (атомични) инструкции. Всяка една от тези инструкции извършва само една операция (за един такт). Сложните операции се осъществяват с последователност от прости инструкции. Броят на инструкциите в RISC микропроцесорите е по-малък от броя на тези в CISC. Това води до по-лесно декодиране на инструкцията, а оттам – по-малко време за нейното изпълнение  $t_i$  [3].



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

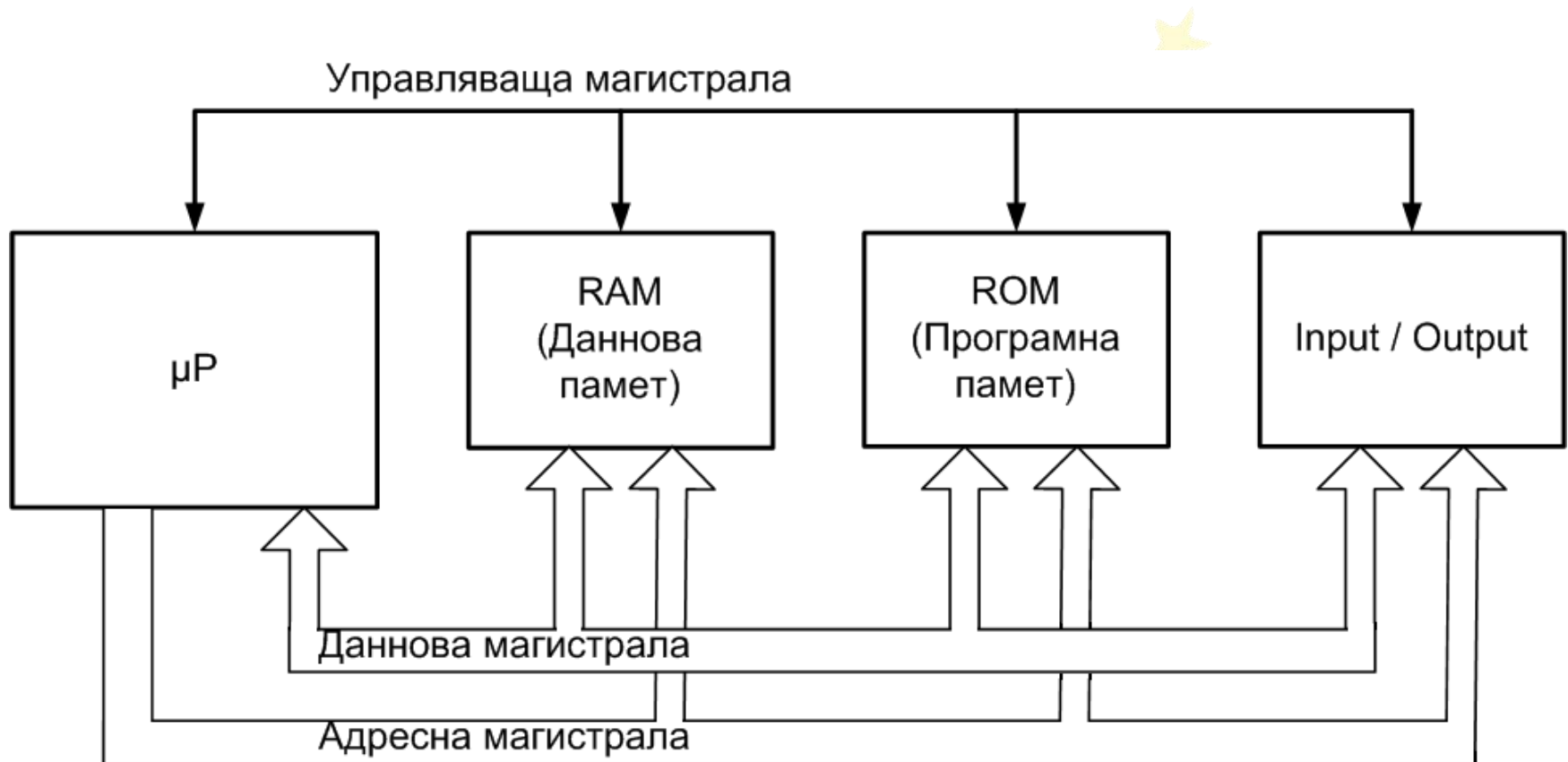
*„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”*

Проектът се осъществява с финансовата подкрепа на  
Оперативна програма „Развитие на човешките ресурси”,  
съфинансирана от Европейския социален фонд на Европейския съюз  
*Инвестира във вашето бъдеще!*



Европейски социален фонд

# Структурна схема на микропроцесорна система



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

*„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”*

Проектът се осъществява с финансовата подкрепа на  
Оперативна програма „Развитие на човешките ресурси”,  
съфинансирана от Европейския социален фонд на Европейския съюз  
*Инвестира във вашето бъдеще!*



Европейски социален фонд



## Структурна схема на микропроцесорна система

Всяка една микропроцесорна система съдържа следните блокове:

- поне един **микропроцесор** ( $\mu P$ ).
- **памет за данни** (RAM) – това е енергозависима памет, която се използва за временно съхраняване на данни по време на изпълнението на програмата. В нея може да се пише и чете. Най-често в микропроцесорните системи се вграждат статични RAM памет (SRAM), които не се нуждаят от постоянно опресняване на записаната в тях информация (за разлика от динамичните DRAM).
- **програмна памет** (ROM) – това е енергонезависима памет, която се използва за съхранение на управляващата програма (firmware). Тази памет може да е реализирана по някоя от технологиите ROM, PROM, EPROM, EEPROM, Flash, FRAM. От нея може само да се чете.
- **входно/изходни устройства** (Input/Output) – това са аналогови или цифрови устройства, с помощта на които се осъществява връзка с околния свят (интерфейси, дисплей, клавиатури и други).



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

*„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”*

Проектът се осъществява с финансовата подкрепа на  
Оперативна програма „Развитие на човешките ресурси”,  
съфинансирана от Европейския социален фонд на Европейския съюз  
*Инвестира във вашето бъдеще!*



Европейски социален фонд

## Структурна схема на микропроцесорна система

Връзката между отделните блокове се осъществява по минимум 3 магистрали:

- **адресна магистрала** – предава адреса, на който ще се записват/четат данни. От разредността на тази магистрала зависи максималното адресно поле на системата. Например ако микропроцесорът е с 8-битова адресна магистрала, то максималният адрес, на който ще може да записва е  $2^8 - 1 = 255$ . Тази магистрала е еднопосочна – микропроцесорът задава информацията по нея.

- **даннова магистрала** – предава данните, които ще се записват/четат в дадено устройство. От разредността на тази магистрала зависи максималното число, което може да бъде прочетено/записано по нея. Например ако магистралата е 16-битова, то това е  $2^{16} - 1 = 65535$ . Обменът на данни е двупосочен, т.е. информацията по нея се формира както от микропроцесора, така и от периферията.



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

*„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”*

Проектът се осъществява с финансовата подкрепа на  
Оперативна програма „Развитие на човешките ресурси”,  
съфинансирана от Европейския социален фонд на Европейския съюз  
*Инвестира във вашето бъдеще!*



# Структурна схема на микропроцесорна система

- **управляваща магистрала** – съдържа различни управляващи сигнали като такт (CLK), вид на операцията – четене или запис (R/W), избор на чип (CS), младша/старша част на данните, синхронизация (handshake), сигнали за прекъсване и др. Тя е двупосочна магистрала аналогично на данновата.



Европейски съюз

**ПРОЕКТ BG051PO001--4.3.04-0042**

**„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”**

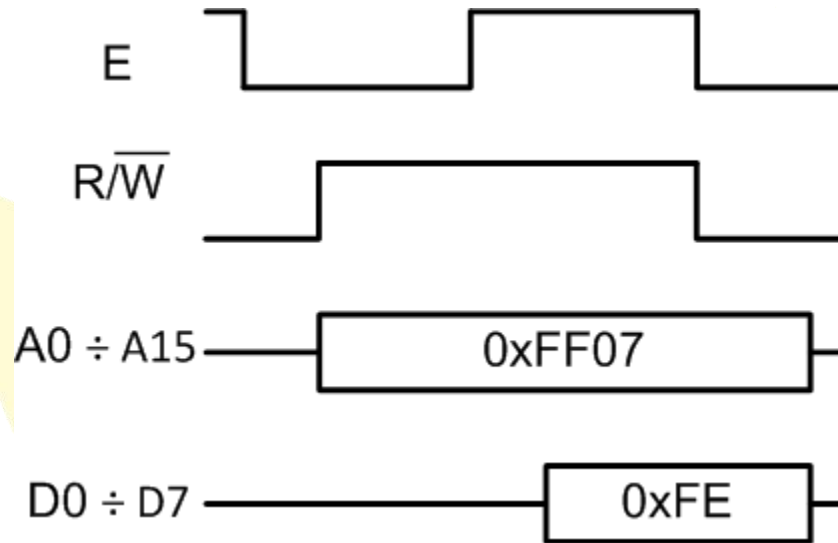
Проектът се осъществява с финансовата подкрепа на  
Оперативна програма „Развитие на човешките ресурси”,  
съфинансирана от Европейския социален фонд на Европейския съюз  
**Инвестира във вашето бъдеще!**



Европейски социален фонд

# Структурна схема на микропроцесорна система

По-долу е показан пример за **четене** на данни от периферно устройство [4]. Адресната и данновата шина са представени на една осцилограма с цел опростяване.



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

*„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”*

Проектът се осъществява с финансовата подкрепа на  
Оперативна програма „Развитие на човешките ресурси”,  
съфинансирана от Европейския социален фонд на Европейския съюз  
*Инвестира във вашето бъдеще!*



Европейски социален фонд

## Структурна схема на микропроцесорна система

Е и R/W сигналите са от управляващата магистрала. A0 ÷ A15 са сигналите от адресната магистрала. D0 ÷ D7 са сигналите от данновата магистрала.

Докато Е сигналът е в ниско ниво микропроцесорът установява R/W в единица, за да укаже, че предстои четене на данни. Едновременно с това се изработва адреса, от който ще се чете – в случая установява се числото 0xFF07 на адресната шина. Данните изводи са конфигурирани като входи.

Сигналът Е се установява в логическа 1. През това време периферното устройство трябва да е извело данните, които се намират на адрес 0xFF07. В случая нека това да е числото 0xFE. Когато сигналът Е отново премине в логическа 0 цикълът на четене завършва и микропроцесорът вече разполага с данните 0xFE.



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

*„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”*

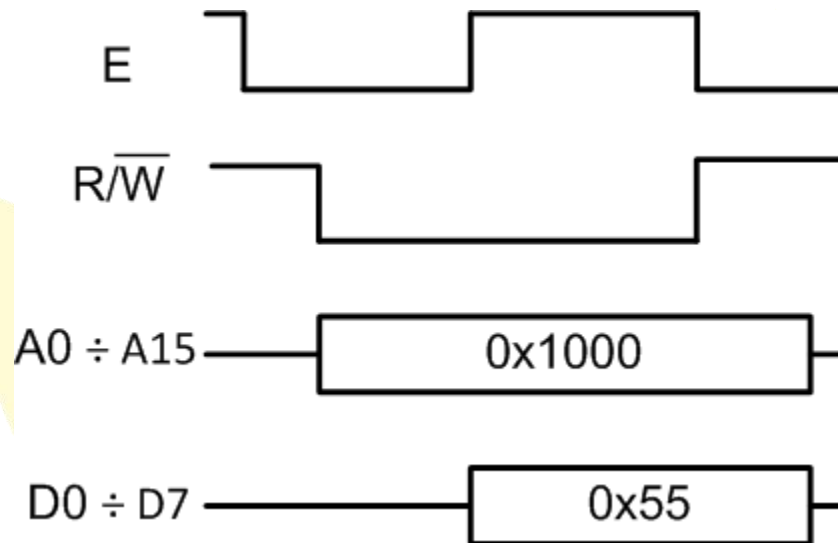
Проектът се осъществява с финансовата подкрепа на  
Оперативна програма „Развитие на човешките ресурси”,  
съфинансирана от Европейския социален фонд на Европейския съюз  
*Инвестира във вашето бъдеще!*



Европейски социален фонд

# Структурна схема на микропроцесорна система

По-долу е показан пример за **запис** на данни в периферно устройство.



Европейски съюз

ПРОЕКТ BG051PO001--4.3.04-0042

*„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”*

Проектът се осъществява с финансовата подкрепа на  
Оперативна програма „Развитие на човешките ресурси”,  
съфинансирана от Европейския социален фонд на Европейския съюз  
*Инвестира във вашето бъдеще!*



Европейски социален фонд

## Структурна схема на микропроцесорна система

Докато Е сигналът е в ниско ниво микропроцесорът установява R/W в нула, за да укаже, че предстои запис на данни. Едновременно с това се изработва адреса, на който ще се записват те – в случая установява се числото 0x1000 на адресната шина.

Сигналът Е се установява в логическа 1. Сега данните изводи са конфигурирани като изходи и на тях се формира числото, което ще се записва в периферията – в случая 0x55. Когато сигналът Е отново премине в логическа 0 цикълът на запис завършва и периферното устройство трябва да е прочело данните от данните изводи (D0 ÷ D7).



Европейски съюз

**ПРОЕКТ BG051PO001--4.3.04-0042**

***„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”***

Проектът се осъществява с финансовата подкрепа на  
Оперативна програма „Развитие на човешките ресурси”,  
съфинансирана от Европейския социален фонд на Европейския съюз  
***Инвестира във вашето бъдеще!***



Европейски социален фонд

## Литература

1. Михов Г., Цифрова схемотехника, ТУ-София, 1999.
2. Wilson P., Design Recipes for FPGAs, MPG Books Ltd, 2007.
3. Hintz K., Tabak D., Microcontrollers: Architecture, Implementation, and Programming, McGraw-Hill Inc, 1992.
4. Михов Г., Настройка и диагностика на микропроцесорни системи, ТУ-София, 2005.

## Външни връзки

- a. <http://www.intel.com/Assets/PDF/General/20yrs.pdf>
- b. <http://smithsonianchips.si.edu/ice/cd/STATUS96/Section6.pdf>
- c. <http://infocenter.arm.com/help/index.jsp?topic=/com.arm.doc.faqs/ka3839.html>



Европейски съюз

**ПРОЕКТ BG051PO001--4.3.04-0042**

**„Организационна и технологична инфраструктура за учене през целия живот и развитие на компетенции”**

Проектът се осъществява с финансовата подкрепа на  
Оперативна програма „Развитие на човешките ресурси”,  
съфинансирана от Европейския социален фонд на Европейския съюз  
**Инвестира във вашето бъдеще!**



Европейски социален фонд