

По втората част от дисциплината горещо ви препоръчвам да се подготвяте по записките си от лекциите!

За тези от вас, които не са присъствали на лекции, може да ползвате връзките, дадени по долу, към материалите, приложени в под-директория „references”.

Тези материали могат да бъдат полезни и за по-задълбочено навлизане и изучаване на съответните теми.

**ГЛАВА 1.  
МИКРОПРОЦЕСОРИ И МИКРОКОНТРОЛЕРИ**

## ГЛАВА 2. СЕРИЙНИ ИНТЕРФЕЙСИ В МИКРОПРОЦЕСОРНИТЕ СИСТЕМИ

### 2.1. АСИНХРОННИ СЕРИЙНИ ИНТЕРФЕЙСИ

В практиката често се налага да се реализира обмен на данни между микрокомпютри и управляващи или измерващи микропроцесорни системи. За целта са разработени и стандартизирани множество интерфейсни системи, което позволява да се свързват разнотипни устройства, произведени от различни производители. За успешното реализиране на тази връзка, се налага интерфейсите устройства да бъдат стандартизирани (уеднаквени) на три нива:

- физическо ниво – включва описание на вида, времепоследователностите и електрическите нива на сигналите за връзка;
- логическо ниво – описва протоколите за обмен, както и форматите на данните;
- механично ниво – описва механичните характеристики на куплунзите за връзка в точките на присъединяване, както и характеристиките на преносната среда.

Най-общо интерфейсите за връзка могат да се разделят на паралелни и серийни. По-широко приложение намират серийните интерфейси поради по-лесното реализиране на канала за връзка.

При серийните интерфейси даните се преобразуват в последователен вид, като отделните разряди се предават в последователни моменти от време. Прилагат се различни методи за кодиране, синхронизиране и валидизиране (проверки за грешки) при обмена на данни. Това е довело до възникване на голямо разнообразие от стандарти за преобразуване и обмен на данни в сериен формат.

Същност – преобразуване паралелен/сериен формат, **асинхронен** (в предаващата и приемащата страна има отделни тактови генератори, които не са синхронизирани)

#### 2.2.1. Асинхронен сериен интерфейс SCI

[serial\\_prot\\_eng](#)      стр. 4

[Встраиваемые системы. Проектирование](#) .....      стр. 240-259

Сигнали – RxD, TxD  
Скорост на предаване  
Кодиране на сигнала - NRZ  
Старт, данни, контрол, стоп  
Поддържане на адресен бит и режим

Интерфейсни схеми:

ACIA - [MC6850](#),

USART - [i8251](#)

SCI - [MAX3100](#), MAX3109

SCI – [MC68HC11](#) (стр.5.1 – 5.11)

SCI – EUSART - [PIC18FxxK80](#) (стр.333 – 350)

UART – [MSP430x5xxx](#) (стр.891 – 919)

### 2.2.2. Асинхронен интерфейс RS232

#### RS232

пълен дуплекс, напрежителни сигнали (небалансиран) RxD/TxD

Електрически спецификации, разширение с модемни сигнали –  
RTS/CTS, DSR/DTR, RI

Връзка м/у две устройства, къси разстояния, до 19200 bit/s

Буфери:

- [ST75185C](#),

- [MAX3232](#),

- [ADM206/211](#)

### 2.2.3. Асинхронен интерфейс RS422/RS485

[RS485\\_bb.pdf](#)

[485appnote](#) .....

RS422/RS485 — предавателя е с режим за високоимпендансен изход, възможност за няколко абоната (в локална мрежа)

Основни параметри – макс. разстояние - до 1200 м,

диференциален интерфейс – двупроводен и

четирипроводен

полудуплекс

високоскоростен

Управление на предавателя:

С програмни средства

С външна апаратна схема

Буфери:

MAX485, [ADM485](#)

[MAX3140](#) – SPI->SCI->485/422

### 2.2.4. Токов кръг 4-20 mA

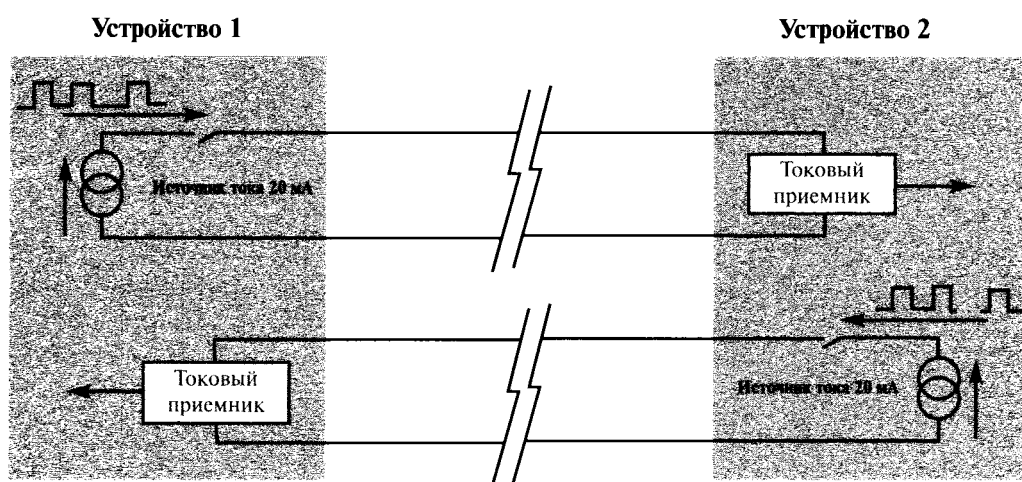


Рис. 3.20. Интерфейс в виде токовой петли 20 mA

### 2.2.5. Асинхронен интерфейс LIN

**LIN** ([Local Interconnect Network](#)) –  
[MCP201](#)  
[L9638 – \(St\)](#)

Основни характеристики:

- Небалансирана комуникационна линия;
- Дължина на линията - до 40 м;
- Максимална скорост на обмен - 20000 bit/s;
- Електрически нива – еднополярен 12 V;
- Рецесивно състояние – 12V (лог. 1);
- Доминантно състояние – 0V (лог. 0)

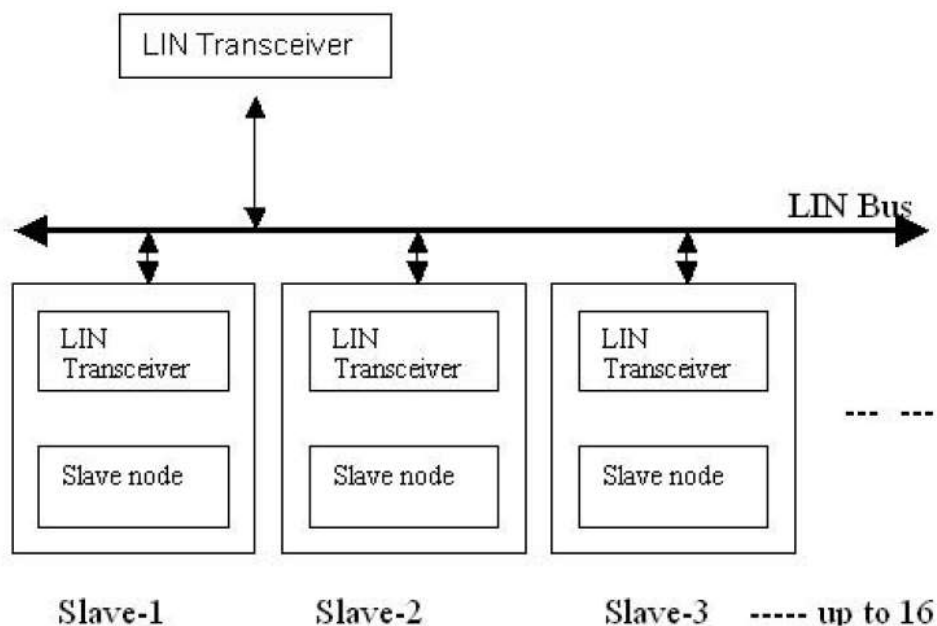
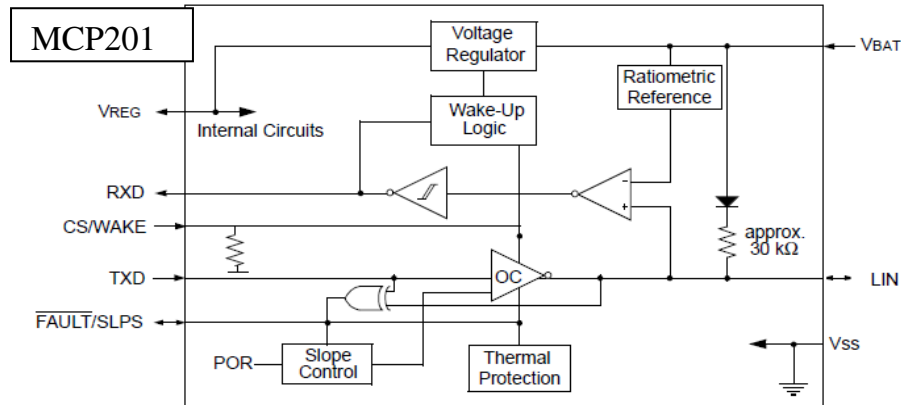


Fig-1 LIN network overview

- Механични характеристики – не са дефинирани;
  - Галванично разделяне – допустимо между SCI и изходния буфер;
  - Логически протокол – дефиниран.
- Изходни буфери – MCP201, L9638 и др.



### 2.2.6. Модеми

За осъществяване на комуникация в среда с ограничена честотна лента най-често се използват най-разнообразни **модеми** – устройства, в които първо се извършва **модулация** на носещ сигнал със сигнала, който предстои да бъде предаван, а във приемната страна се извършва обратната операция – **демодулация**. Модулацията на носещия сигнал се изразява в моментна промяна на един или няколко негови параметри – амплитуда (амплитудна модулация), честота (честотна модулация, фаза (фазова модулация) и др.. Частен случай е, когато тази промяна може да заема само две стойности – тогава се говори за манипулация – амплитудна, честотна или фазова. Разнообразието от поддържаните режими е огромно в зависимост от преносната среда, носещата честота, предназначение, връзка към микропроцесорната система и др.

При някои от модемите като модулационен може да се използва сигнала, изработван от серийния комуникационен интерфейс. Като пример може да се разгледат **препоръките V.23** на ITU (International Telecommunication Union), които са валидни на територията на Европа. Те касаят предаване на данни по телефонни линии (комутируеми или наети), при които честотната лента на сигнала е ограничена между 300 Hz и 3600 KHz.

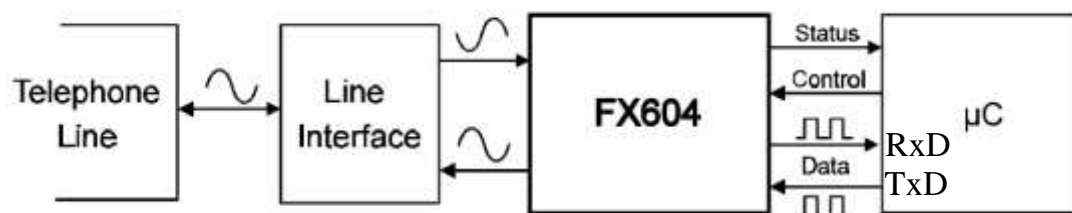
Основните характеристики съгласно препоръките, на които трябва да отговаря модема при предаване на данни, се свеждат до:

- използване на скорост на модулация до 600/1200 bit/s в комуникационния канал;
- използване на честотна модулация със синхронен или асинхронен режим на работа;
- допустимо е (по избор) използване на обратен канал при скорости на модулация до 75 bit/s за контрол на грешките.

Препоръките допускат използване на два режима (скорости) на предаване на данни, като параметрите им са указани в табл.2.4

Таблица 2.4				
	Скорост на предаване	Средна честота	Лог „1“ (mark)	Лог „0“ (space)
	bit/s	$F_0$ , Hz	$F_Z$ , Hz	$F_A$ , Hz
Mode 1	600	1500	1300	1700
Mode 2	1200	1700	1300	2100

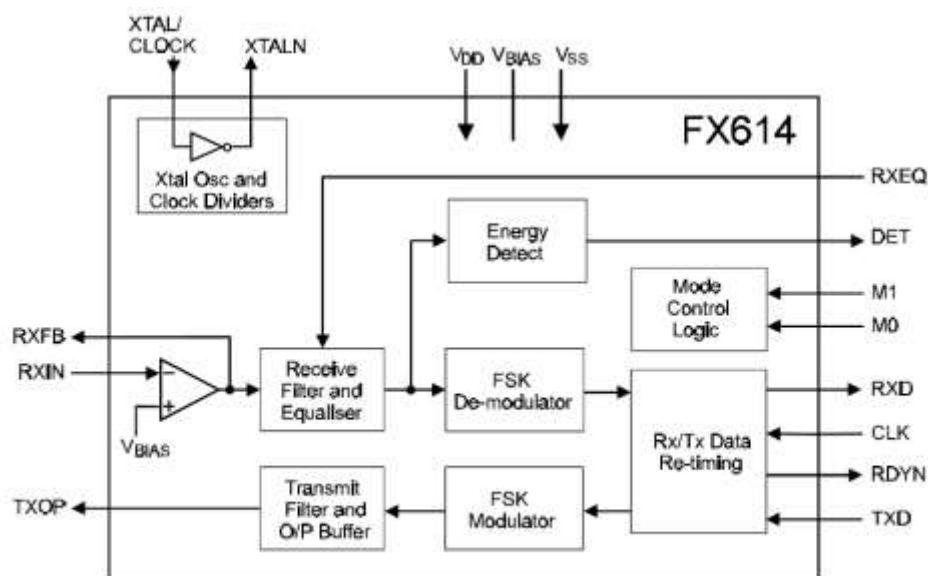
Подходящ за вграждане в микропроцесорни системи е модемът FX604, който е достъпен в интегрално изпълнение, реализиран по CMOS технология. Мястото



Фиг.2.39

му и начинът на свързване към една вградена система е показан на фиг. 2.39.

Вътрешната му структура е идентична с тази на модела FX614 (фиг.2.40). Разликата между тях се състои в това, че при втория честотата  $F_Z=1200$  Hz, а



Фиг. 2.40

$F_A=2200$  Hz, с което той удовлетворява изискванията на стандарта BEL202, валиден на територията на САЩ. Обърнете внимание, че TXOP и RXIN са аналогови хармонични сигнали (синусоидални), а не са цифрови, и са пригодени за предаване по аналогова комуникационна линия.

### 2.2.7. Полеви Асинхронен интерфейс HART

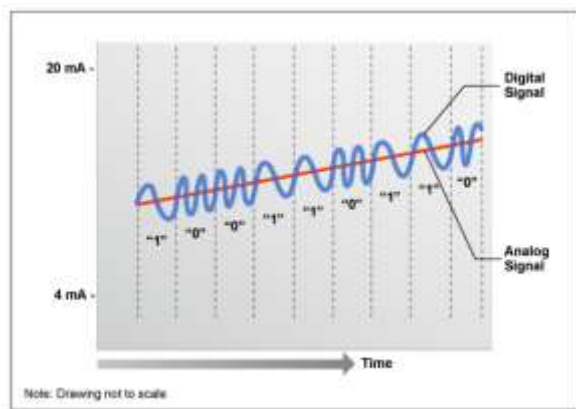
В промишлената автоматизация много широко разпространение намира аналоговият токов интерфейс 4-20 mA както за управление на изпълнителни прибори, така и за снемане на данни от разнотипни сензори – температурни, на наляга-

не, позиционни и пр. В течение на времето и с развитието на елементната база промишлените аналогови измерителни и управляващи системи се превръщат в „интелигентни“ разпределени цифрови системи, които наред с аналоговите канали за връзка се нуждаят и от подходящи комуникационни интерфейси. Такива възможности предоставя полевият протокол HART (Highway Addressable Remote Transducer).

- **Кодиране на сигналите**

Полевият протокол HART е базиран на споменатия по-горе стандарт за комуникация по телефонна линияя BEL202. Логическите нива „1“ и „0“ от NRZ кодирания сигнал от SCI се модулират честотно, като се представят съответно с един или два периода с честота съответно 1200 или 2200 Hz – модулация FSK (*frequency shift keying*). Синусоидалният сигнал с тези две алтернативно сменящи се честоти се наслагва върху аналоговия токов изходящ сигнал от сензорната система, както е показано на фиг. 2.41. Както е известно, средната стойност на FSK сигнала винаги е нула, което гарантира, че стойността на аналоговия сигнал ще остане непроменена.

[Полеви комуникационен интерфейс HART](#) – цифрова комуникация върху аналогова измервателна линияя



[Описание на HART](#)

[И второ описание на HART 2013](#)

Интерфейсна схема – SCI → FX614

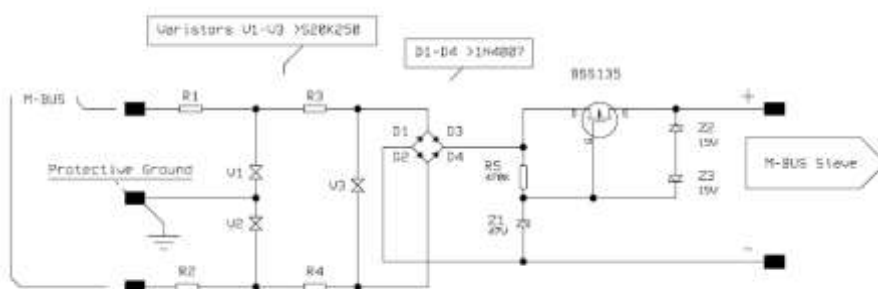
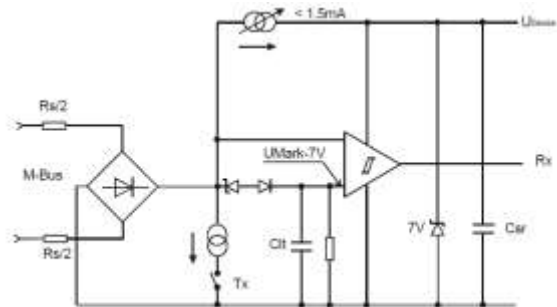
Наслагване на +- 0,5 mA върху 4-20 mA сигнал от аналогови сензори

BEL202 – “0” – 2200 Hz, “1” – 1200 Hz

### 2.2.8. Асинхронен интерфейс M-bus

[M bus](#) – Physical and Link Layer





### TSS721A - METER-BUS TRANSCEIVER

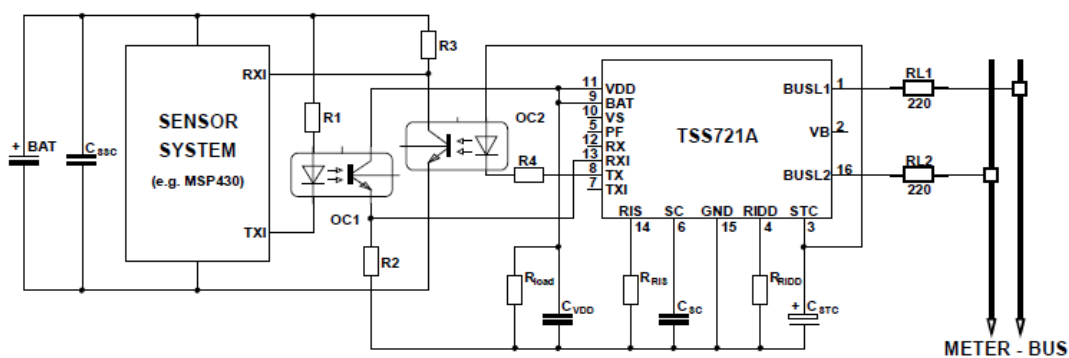
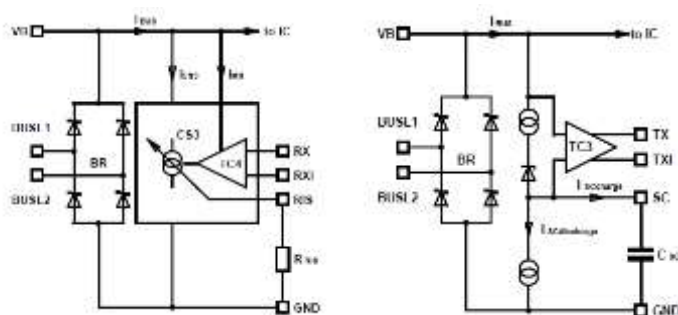


Figure 10

[NCN5150](#)  
[M bus minimaster](#)

### 2.2.9. Предаване на данни през захранващата мрежа (PLC – power line connection)

1. предаване през захранващата мрежа – използване на модеми

### 2.2.10. Предаване на данни по радиоканал

Предаване по радиоканал – използване на модеми

SCI → [RF](#) – протокола е отговорност на потребителя

SCI → RF ([LoRa](#)) – (Direct Sequence Spread Spectrum - DSSS) с „разляти” спектри - шумоустойчивост, големи дистанции ... [и още](#) ...

Връзка към мрежови устройства –

SCI → [Bluetooth](#) –

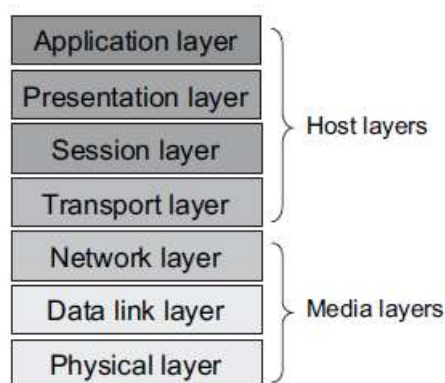
SCI → [ZigBee](#) & [XBee](#)

SCI → [WiFi](#)

(има варианти, при които вместо SCI се използва SPI или I<sup>2</sup>C)

## 2.3. ЛОКАЛНИ КОМПЮТЪРНИ МРЕЖИ НА БАЗАТА НА АСИНХРОННИ ИНТЕРФЕЙСИ

OSI модел – <http://vschool.info/cn/osi-model/Connectivity and networks> (стр.575 - ...)



[MOD\\_bus](#) и [още...](#)

[малка промишлена мрежа](#) от контролери

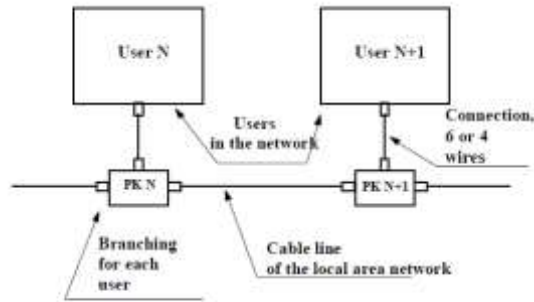


Fig.1. Local area network for industrial application

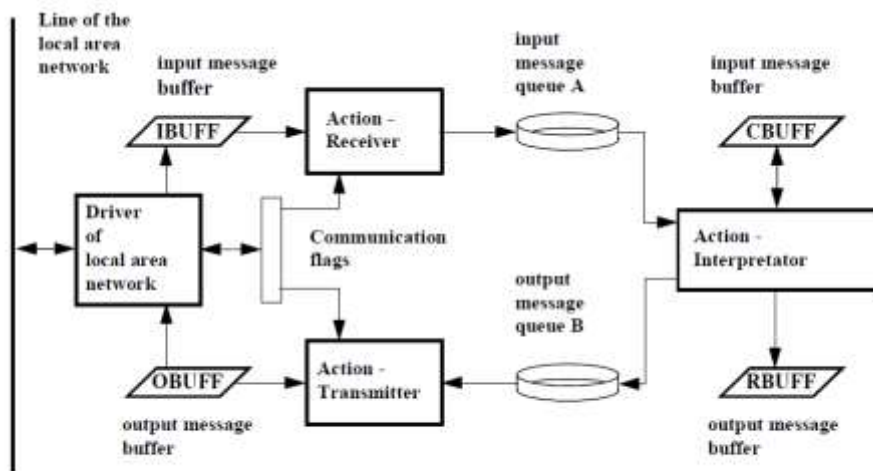


Fig.4. Organizing the receiving, processing and transmitting of messages

## 2.4. СИНХРОНИ СЕРИЙНИ ИНТЕРФЕЙСИ

Освен данни, по интерфейса се предава и синхронизираща тактова поредица. Допустимо е предаване на комплексен сигнал – данни и синхронизиращ сигнал, смесени по определени правила.

### 2.4.1. Сериен периферен интерфейс SPI

[SPI](#) (стр. 300 - ...),

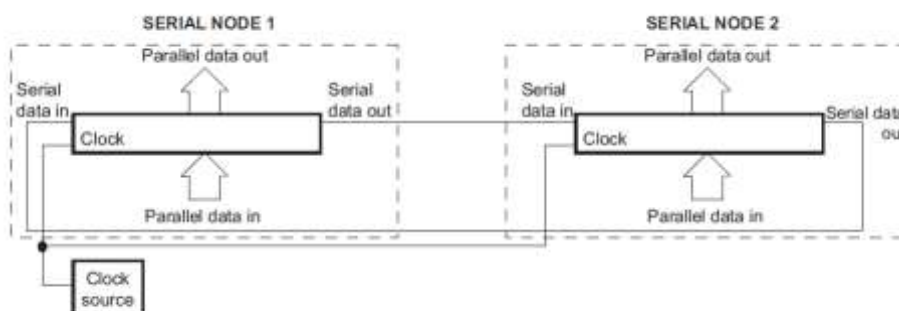


Figure 10.4: A general-purpose serial communication link

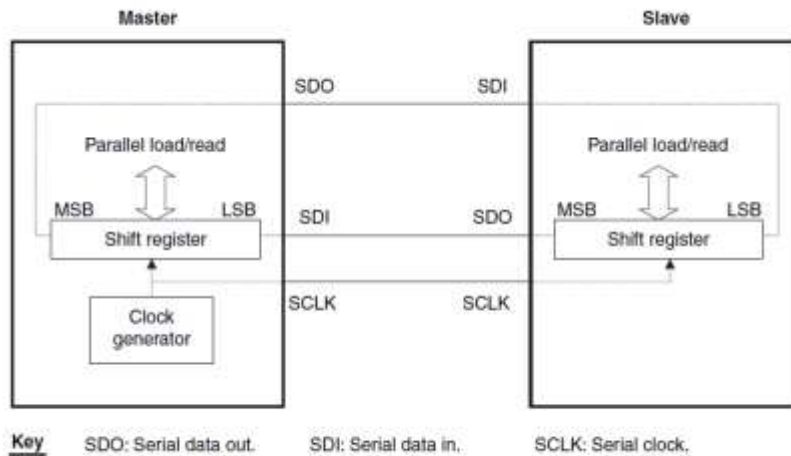
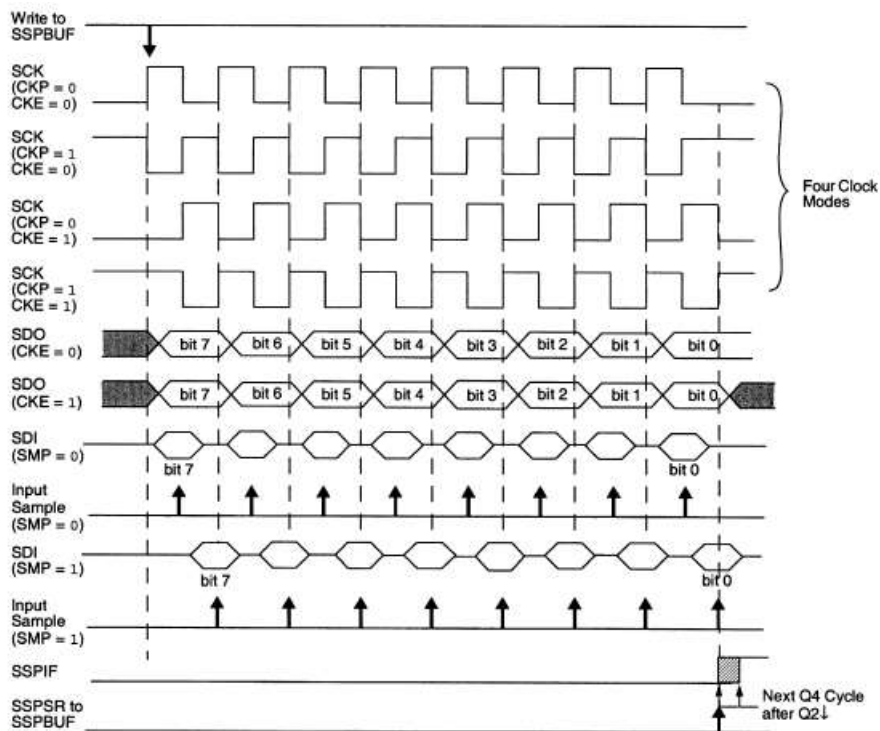


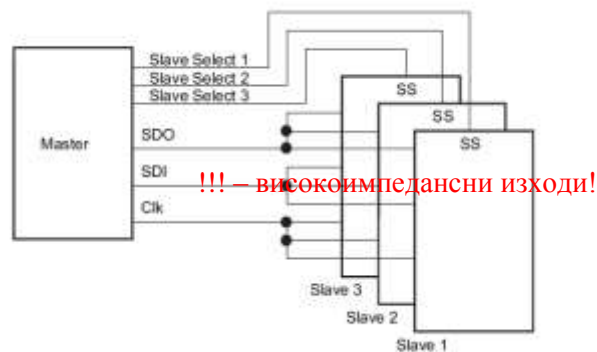
Figure 10.5: The synchronous serial link implemented in a microcontroller

- Сигнали:
  - MOSI, SDO;
  - MISO, SDI;
  - CLK, SCK;
  - SS.
- Режими (моди) на интерфейса:

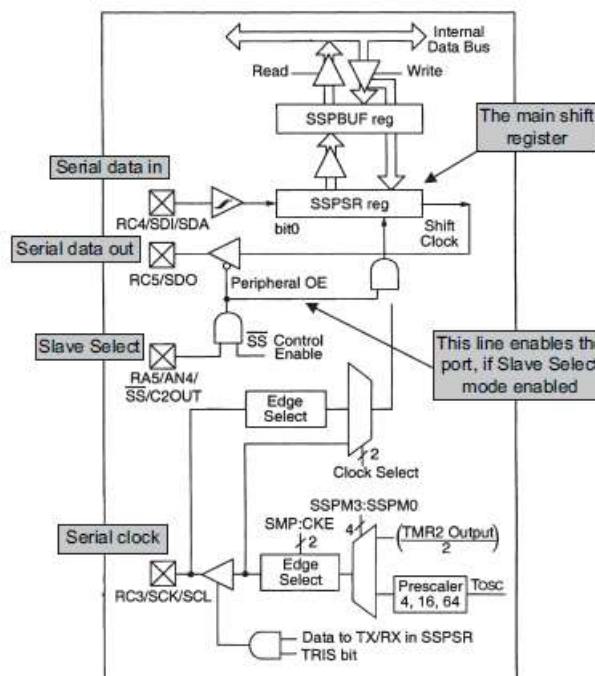


- Схеми на свързване
  - последователно свързване – само при еднотипни едностъпални схеми;

- паралелно свързване – изходен буфер с висок импеданс, мултиплициране на SS;



- Смесено свързване – паралелни контури, като някои от тях допускат последователно свързани елементи.
- използване на интерфейса – основно за **разширение в рамките на системата** (на една платка)
- схеми с различни логически нива – [74LCV1T45DBVR](#)
- Галванично разделяне на интерфейса - особености на свързване ... SPI – галванично разделяне с оптрони с бързодействие 1 или 10 Mbite/s
- Примери - SPI системи при някои микроконтролери:
  - [PIC18Fx...](#) (стр. 287 – 295),



- [MSP430...](#) (стр. 920 – 945),
- [MC68HC11](#) (стр. 291 – 316)

- Видове интерфейсни схеми:
  - преместващи регистри – [SN74HC594](#) и [SN74HC697](#),

- [разширители за паралелен интерфейс](#),
- [EEPROM](#),
- [FERROELECTRIC RAM](#),
- [ADC](#), AD7730/AD7730L
- [DAC](#),
- [цифрови потенциометри](#)
- [RTC](#).
- и други примери ...

### 2.4.2. Синхронен сериен интерфейс I<sup>2</sup>C

Протоколът за междусхемна връзка I<sup>2</sup>C (Inter-Integrated Circuit) е разработен да се премахнат ограниченията, присъщи на SPI и Microwire, при изграждане на връзките между микроконтролерите и разнотипни периферни схеми.

#### [I<sup>2</sup>C-BUS SPECIFICATION Ver.6](#)

I<sup>2</sup>C ([Inter-Integrated Circuit](#)) (стр. 307 - ...),

- Същност -
- сигнали – двупосочни SDA, SCL, отворен колектор или дрейн

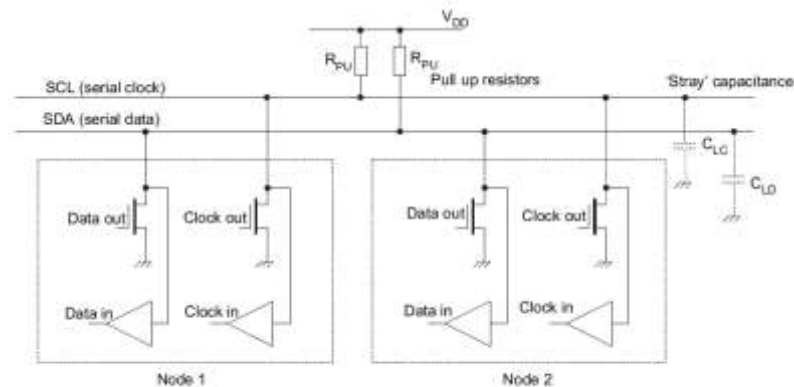


Figure 10.12: The basis of Inter-Integrated Circuit interconnection

- кодиране, фази и формат на данните. 7 или 15 адресен режим. Последователен пакетен достъп
- Доминантно (лог. „0“) и рецесивно (лог. „1“) състояния

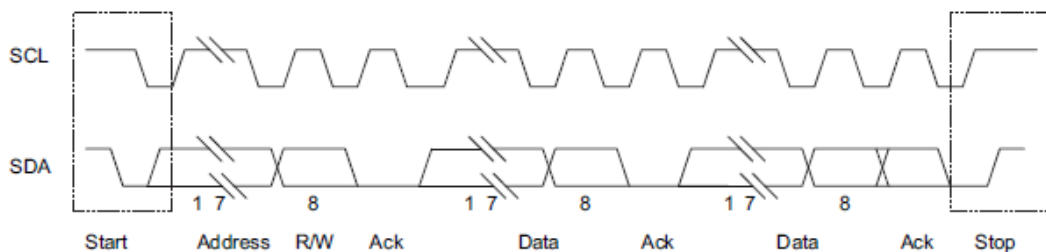
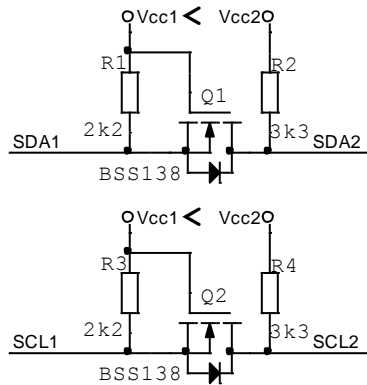


Figure 10.13: Inter-Integrated Circuit signal characteristics

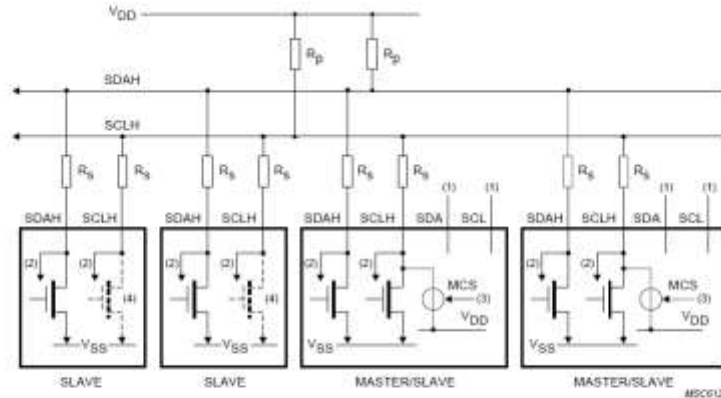
- Фаза на изчакване (IDLE), START, адресна фаза посока на обмен, потвърждаване на обмена, даннова фаза с потвърждаване на обмена на всеки байт, край на обмена (STOP)
- използване – основно за **разширение на системата, дори на друга платка или кутия**
- Преход към различни напрежителни нива – действие на схемата



Фиг. 2.xx

Скорост на обмен, опции:

- Стандартна – 100 KB/s
- Бързодействаща (Fast-mode) – скорост до 400 kbit/s.
- Високоскоростна (High-speed mode, Hs-mode) – до 3,4 Mbit/s, ускорението е с апаратни средства

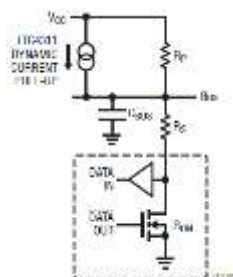


(1) SDA and SCL are not used here but may be used for other functions.  
 (2) To input filter.  
 (3) Only the active master can enable its current-source pull-up circuit.  
 (4) Dotted transistors are optional open-drain outputs which can stretch the serial clock signal SCLH.

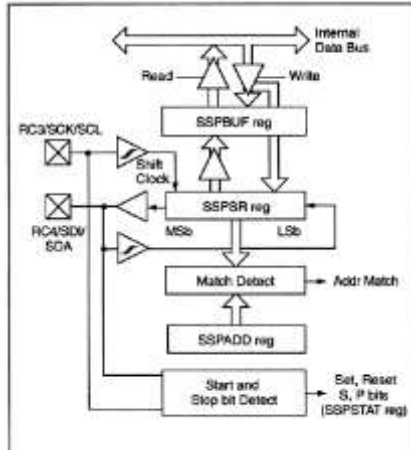
Fig. 20 I<sup>2</sup>C-bus configuration with Hs-mode devices only.

- Ускоряване преходния процес на магистралата - [LTC4311](#) (Dinamic Current PULL-UP)

- Примери – I<sup>2</sup>C системи при някои микроконтролери:



- [PIC18Fх...](#) (стр. 296 – 331),



- [MSP430...](#) (стр. 946 – 977)

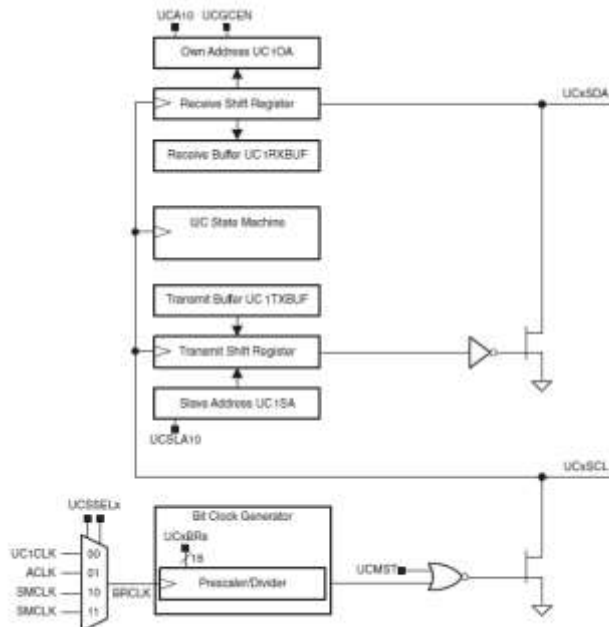


Figure 36-1. UCI Block Diagram – PC Mode

- Периферни схеми за връзка към I2C:
  - [24\(L\)C512](#) – I2C EEPROM,
  - [ferroelectric NVRAM](#) - FM24V10 1M (128Kx8)
  - Разширители – [MCP23008](#), [MCP23017](#), [TCA6416](#), [PCF8575](#)
  - ADC, [MCP3221](#), [MCP3421](#), [ADS7828](#) и др.
  - [DAC](#), [DAC80502](#)
  - [Цифрови потенциометри](#) - [MCP45HVX1](#), [AD5282](#)
  - [RTC](#), DS1307, [DS1338](#), [MCP79410](#) и др.
  - сензори
    - ▲ Температурен сензор [TCN75](#)
    - ▲ Сензор за влажност Rh – [HDC1080](#)
    - ▲ Сензор за налягане P – [BME280](#)
    - ▲ MEMS – 3D аух - [LIS302DL](#)



- Свързване на еднотипни периферни схеми (с еднакви адреси) към една система.

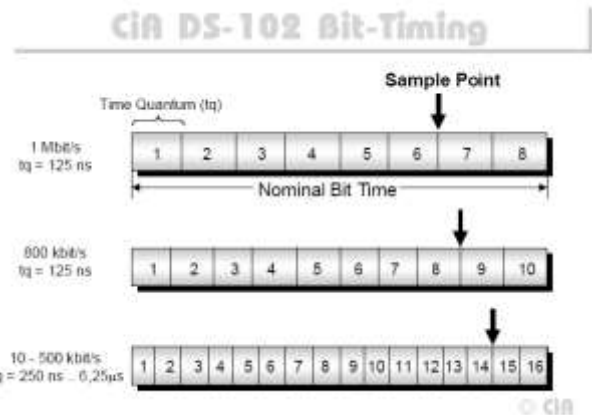
## 2.5. ЛОКАЛЕН МРЕЖОВ ИНТЕРФЕЙС CAN

Общи сведения - последната глава на „[Встраиваемые системы. Проектирование...](#)” – стр. 596

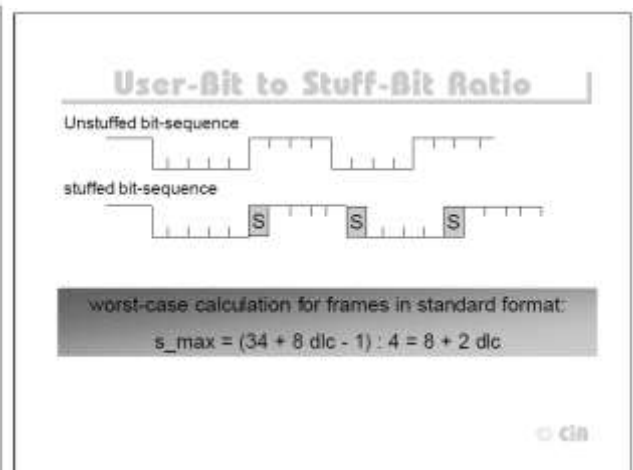
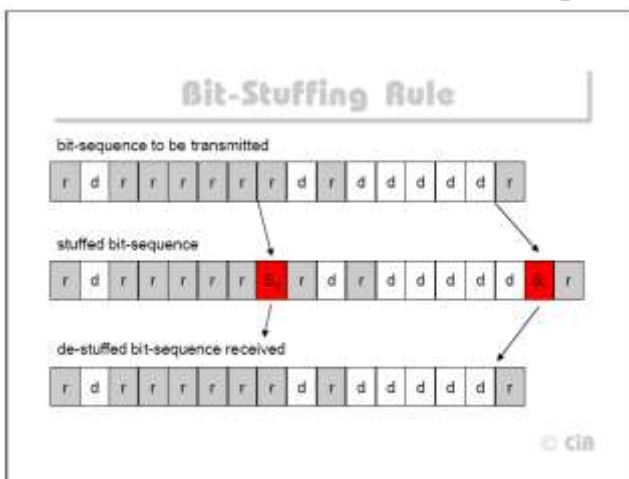
- [Физически слой](#)

### ciA DS-102 Baudrates

Bit rate	Nominal bit time $t_b$	Number of time quanta per bit	Length of time quantum $t_q$	Location of sample point	BTR 0 at 16 MHz (82C200)	BTR 1 at 16 MHz (82C200)
1 Mbit/s Bus length <sup>(1)</sup> 25 m	1 $\mu$ s	8	125 ns	8 $t_q$ (750 ns)	00h	14h
800 kbit/s 50 m	1.25 $\mu$ s	10	125 ns	8 $t_q$ (1 $\mu$ s)	00h	18h
500 kbit/s 100 m	2 $\mu$ s	16	125 ns	14 $t_q$ (1.75 $\mu$ s)	00h	1Ch
250 kbit/s 250 m <sup>(2)</sup>	4 $\mu$ s	16	250 ns	14 $t_q$ (3.5 $\mu$ s)	01h	1Ch
125 kbit/s 500 m <sup>(2)</sup>	8 $\mu$ s	16	500 ns	14 $t_q$ (7 $\mu$ s)	03h	1Ch
50 kbit/s 1000 m <sup>(3)</sup>	20 $\mu$ s	16	1.25 $\mu$ s	14 $t_q$ (17.5 $\mu$ s)	09h	1Ch
20 kbit/s 2500 m <sup>(3)</sup>	50 $\mu$ s	16	3.125 $\mu$ s	14 $t_q$ (43.75 $\mu$ s)	18h	1Ch
10 kbit/s 5000 m <sup>(3)</sup>	100 $\mu$ s	16	6.25 $\mu$ s	14 $t_q$ (87.5 $\mu$ s)	31h	1Ch



- Кодирание на сигнала – NRZ
- Скорост на обмен, квантоване по време, точка на стробиране
- Добавяне на битове – причина, следствие



- Преностна среда - [двупроводна диференциална линия за връзка](#)
- Електрически характеристики – доминантно състояние и рецесивно състояние, диференциални сигнали CAN\_H и CAN\_L
- Механични характеристики – използват се различни куплунги, включително и DB9

Pin	Signal	Description
1	-	Reserved
2	CAN_L	CAN_L bus line (dominant low)
3	CAN_GND	CAN Ground
4	-	Reserved
5	(CAN_SHLD)	Optional CAN Shield
6	(GND)	Optional CAN Ground
7	CAN_H	CAN_H bus line (dominant high)
8	-	Reserved (error line)
9	(CAN_V+)	Optional CAN external positive supply (dedicated for supply of transceiver and optocouplers, if galvanic isolation of the bus nodes applies)

- CAN контролери – самостоятелни и вградени в микроконтролерите:
  - [PIC18F45K80](#) (стр. 382 – 446), PIC18F2680, PIC24HJ128GP502, DSPIC33FJ128MC708
  - [MCP2510](#), MCP2515T-I/ST – по SPI
- Буферни схеми:
  - Характерни особености, параметри

## ISO High-Speed Transceivers

Manufacturer	Bosch	Mietec	Philips Semiconductors	Philips Semiconductors	SGS-Thomson	Temic (Siliconix)	Unitrode
type no.	CF150B	MTC-3054	82C250	82C251	L9615	SI9200EY	UC5350
data rate max. [Mbd]	0.5	1	1	1	0.5	1	1
short circuit [V]	-5...+36	-3...+65	-8...+18	-36...+36	-5...+36	GND...+16	-8...+36
transient [V]	-200...+200	-200...+200	-150...+100	-200...+200	-200...+200	-60...+60	-150...+100
ESD [kV]	2	2	2	2.5	2	2	2
thermal shutdown	(1,2)	n.a.	yes	yes	(1, 2)	yes	yes
slope control	on/off	variable	variable	variable	on/off	none	variable
CMR [V]	-2...+7 (3)	-7...+12	-7...+12	-7...+12	-2...+7 (3)	-2...+7	-25...+18
delay [ns]	230	100	170	170	230	120 (4)	100 (4)
fan out (5)	32	32	64 (110)	110	32	32	n.a. (6)
supply current [mA]	<80	110	<70	<80	<80	70	70
stand-by current [ $\mu$ A]	n.a.	300	<170	<250	n.a.	n.a.	1000
packaging	SOIC-8	SOP-16	SO-8, DIP-8	SO-8, DIP-8	SO-8	SO-8	SOIC-8, DIL-8

(1) short circuit detection and shutdown      (2) overvoltage detection and shutdown      (3) measured CMR: -12...+18V

(4) 50 ns for transmit      (5) higher fan out possible, depends on application

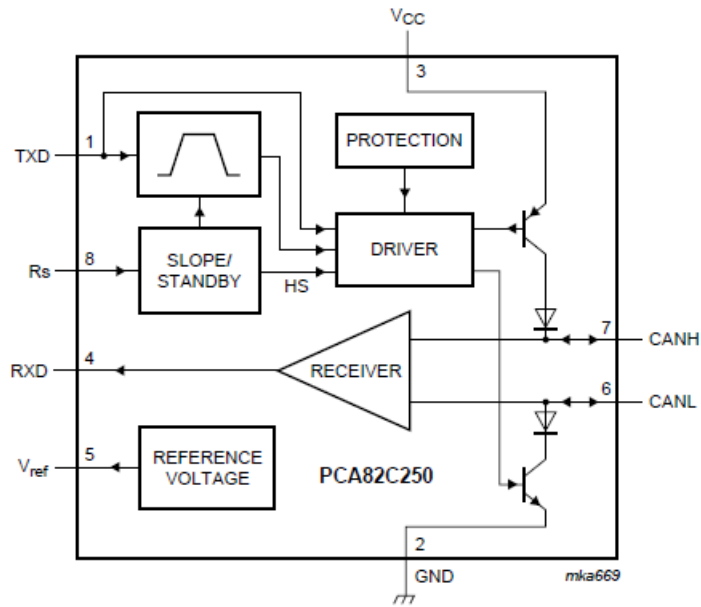
(6) under specific circumstances more than 128      n.a.: data not available

Remarks: 82C250 and UC5350 are pin compatible; L9615 is licenced by Bosch

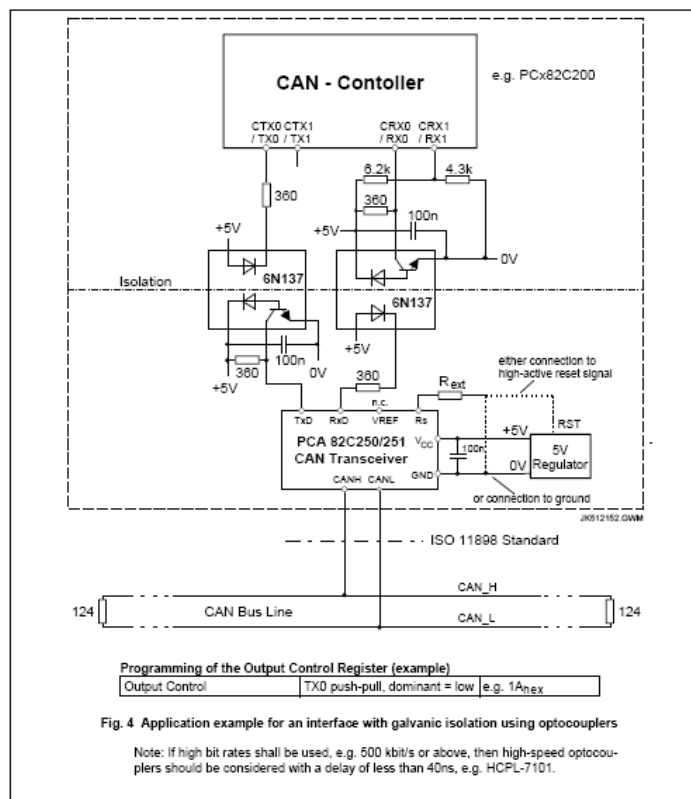


– [MCP2561](#) – структура, особености, възможности, характерни възможности

–Интерфейсен буфер 82C250



- Галванично разделяне на системата от интерфейса



- Организация на системата и [протокол](#)

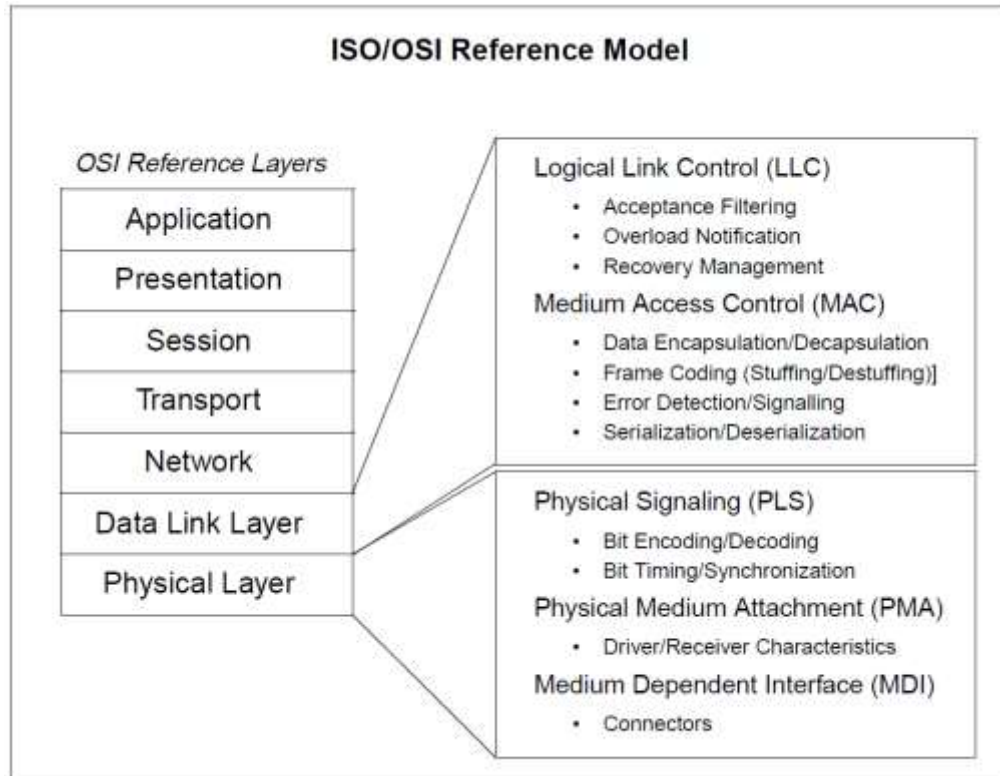


FIGURE 1: ISO/OSI Reference Model

- Типови блокове с данни – предава се не до определена точка, а го приема който се нуждае от тези данни

Standard Data Frame  
 Extended Data Frame  
 Remote Frame  
 Error Frame  
 Overload Frame  
 Interframe Space

- Стандартизирани протоколи от високо ниво:

<a href="#">CANopen</a>	EN 50325-4	промишлена автоматизация
DeviceNet		промишлена автоматизация (real time)
EnergyBus	CiA 454	леки електрически превозни средства
ISOBUS	ISO 11783	селско стопанство
ISO-TP	ISO 15765-2	транспортен протокол за автомобилна диагностика
MilCAN		военни превозни средства
NMEA 2000	IEC 61162-3	морска промишленост
SAE J1939		мрежа за автобуси и камиони
SAE J2284		мрежи за леки автомобили)
UDS	ISO 14229	Единни диагностични услуги (автомобилна диагностика)

## 2.6. УНИВЕРСАЛНА СЕРИЙНА МАГИСТРАЛА USB

### Интерфейс USB -

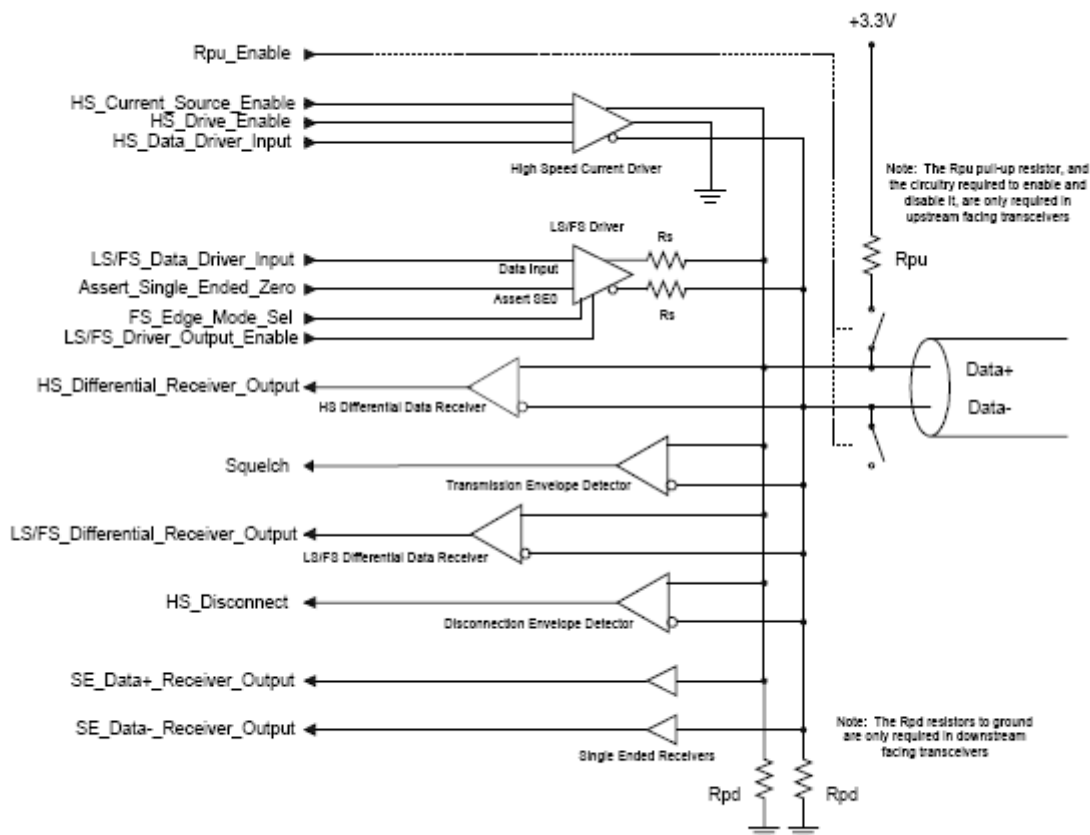


Figure 7-1. Example High-speed Capable Transceiver Circuit

### Спецификация на интерфейса USB

USB стр. 57 - ...

– Кодирание

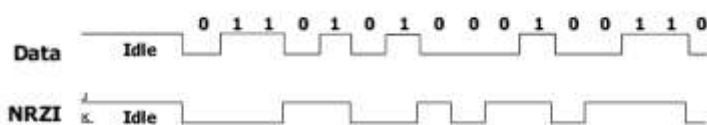
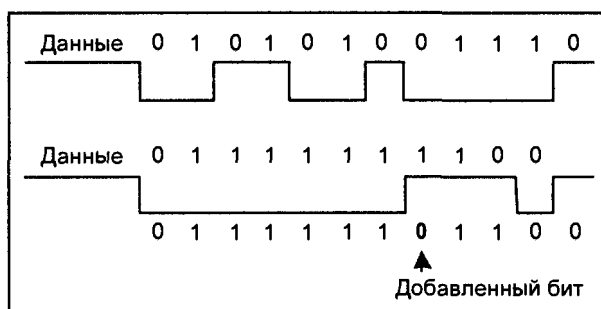


Figure 7-31. NRZI Data Encoding

– вмъкване на битове –



Електрически сигнали – [глава 7](#) – фиг. 7.1 и др. ...

Съгласуване на комуникационната линия

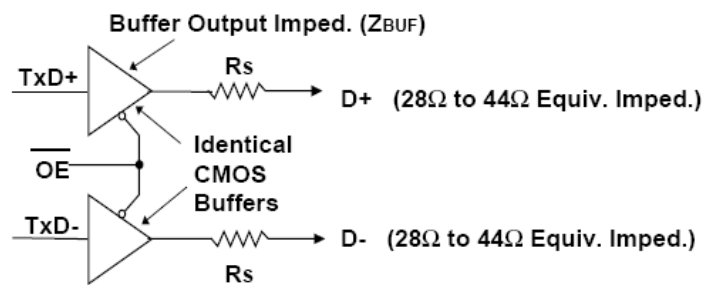


Figure 7-3. Example Full-speed CMOS Driver Circuit (non High-speed capable)

## 2.7. СХЕМИ ЗА СМЯНА ТИПА НА ИНТЕРФЕЙСА

2.7.1. *RS232 - RS485*

2.7.2. *SCI - USB*

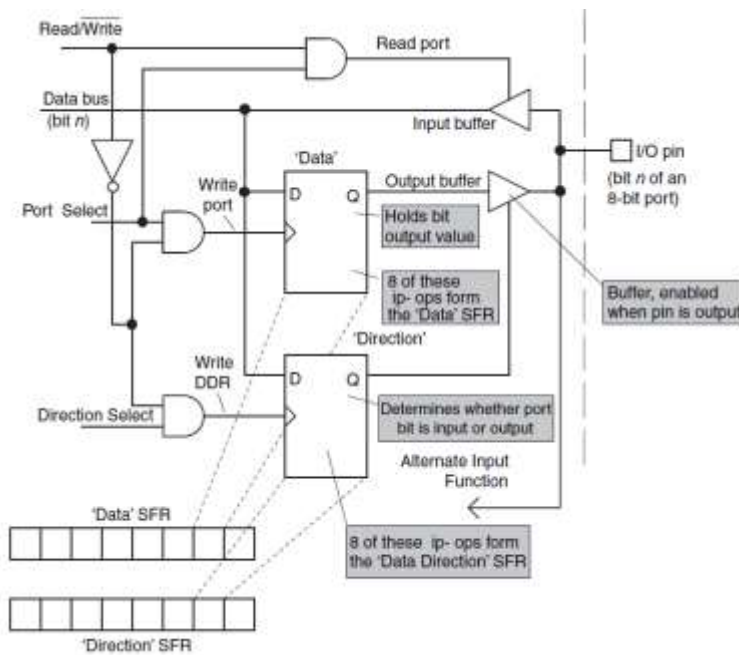
2.7.3. *SPI - SCI*

2.7.4. *SPI - CAN*

## ГЛАВА 3. ПАРАЛНИ ИНТЕРФЕЙСИ В МИКРОПРОЦЕСОРНИТЕ СИСТЕМИ

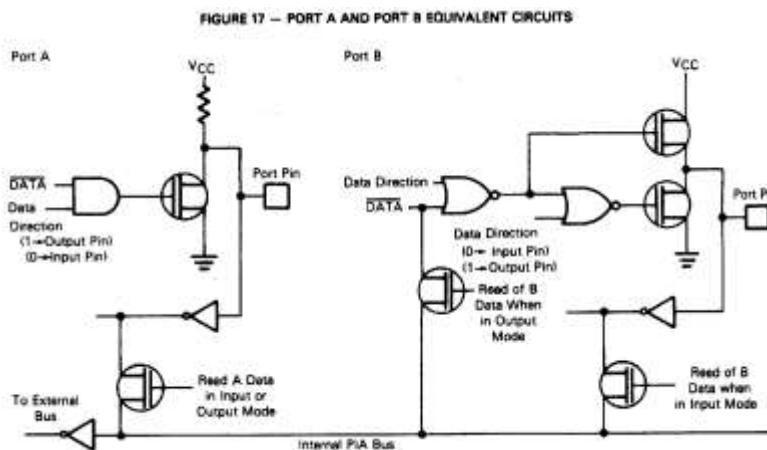
### 3.1 ПАРАЛЕЛЕН ИНТЕРФЕЙС

- [Обобщена структура](#) (стр. 51 – 65)
  - регистър посока
  - изходен регистър
  - входен буфер



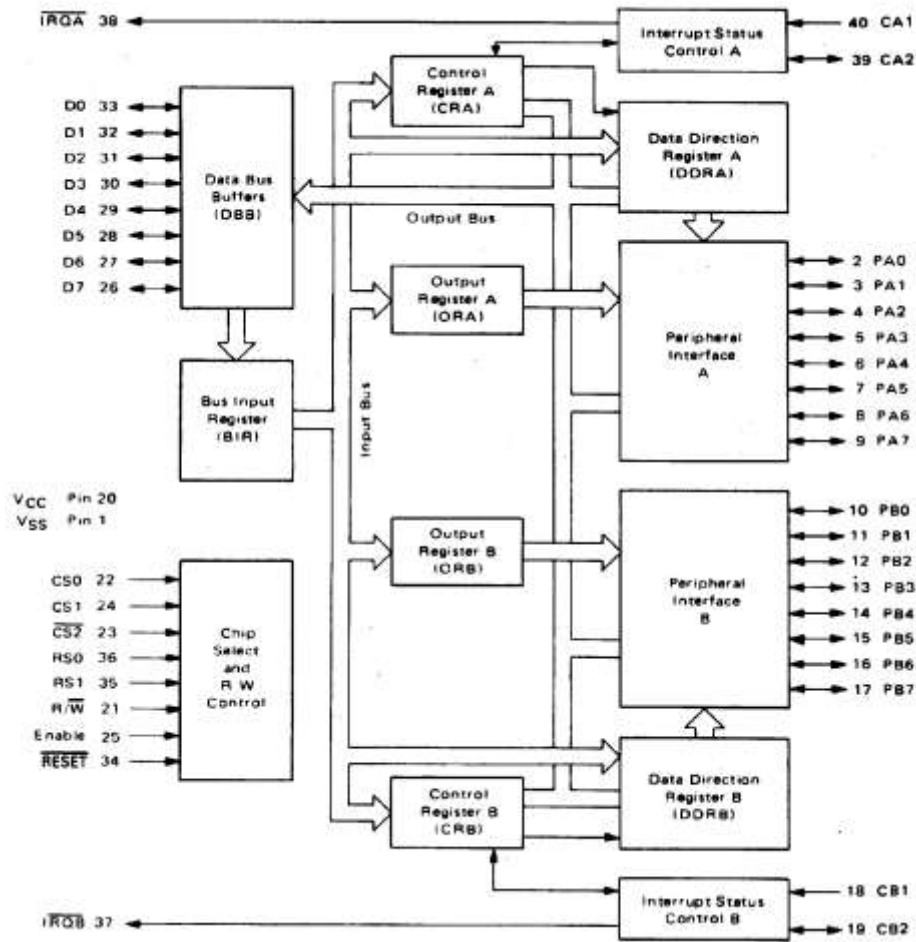
- изход тип „отворен дрейн“
- PUL\_UP и PUL\_DOWN
- Паралелни интерфейсни адаптери:
  - [PIA](#) (MC6820, MC6821)

*Еквивалентна схема на вход/изход*

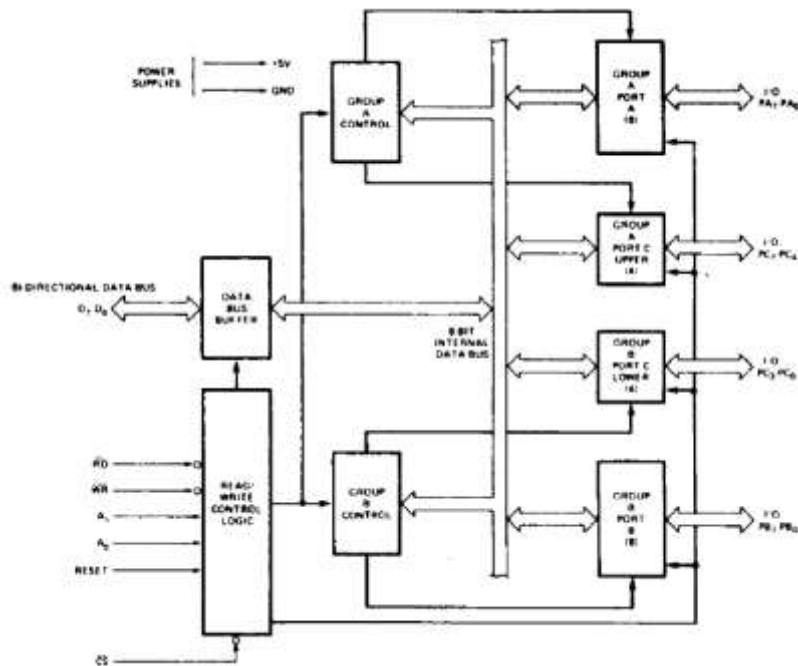


Вътрешна структурна схема

FIGURE 18 – EXPANDED BLOCK DIAGRAM



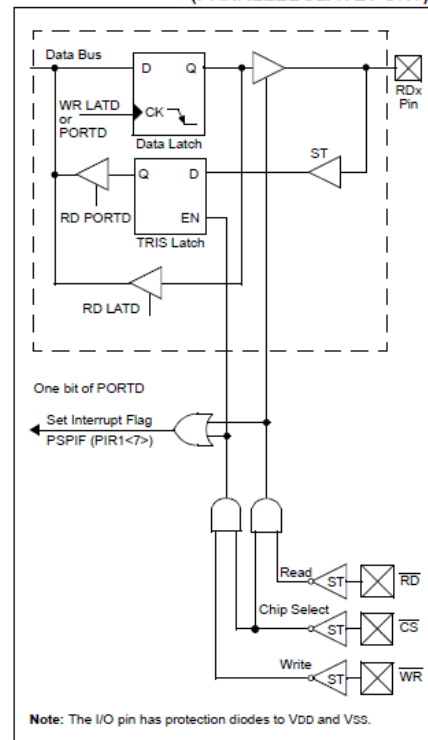
– [PPI \(8255\)](#)





- Паралелни интерфейси, вградени в микроконтролери:
  - [PIC18Fxxxx](#) (стр. 171 – 174):  
PORTA, PORTB, PORTC, PORTD, PORTE, PORTF, PORTG (стр.174 – 191)  
PSP (стр. 192 – 194)
  - [MC68HC11](#) (стр. 229 - 290)
  - [MSP430...](#) (стр. 404 - 422)
- Инициализация на паралелен интерфейс
- Протоколи и протоколни сигнали
- Водещ паралелен порт (MSP) и подчинен паралелен порт (PSP)

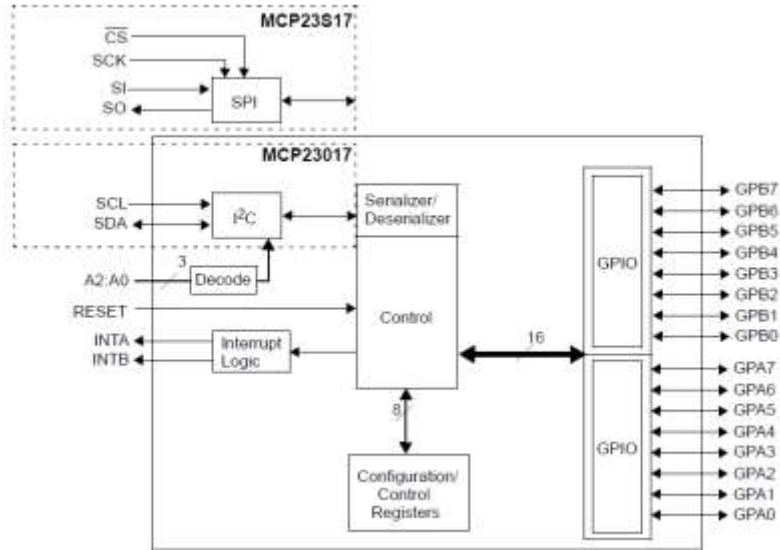
FIGURE 11-3: PORTD AND PORTE BLOCK DIAGRAM (PARALLEL SLAVE PORT)



### 3.2 РАЗШИРИТЕЛИ ЗА ПАРАЛЕЛЕН ИНТЕРФЕЙС

- Смысл от използване на разширители
- Разширители по SPI – в рамките на системата – [MCP23S017](#)

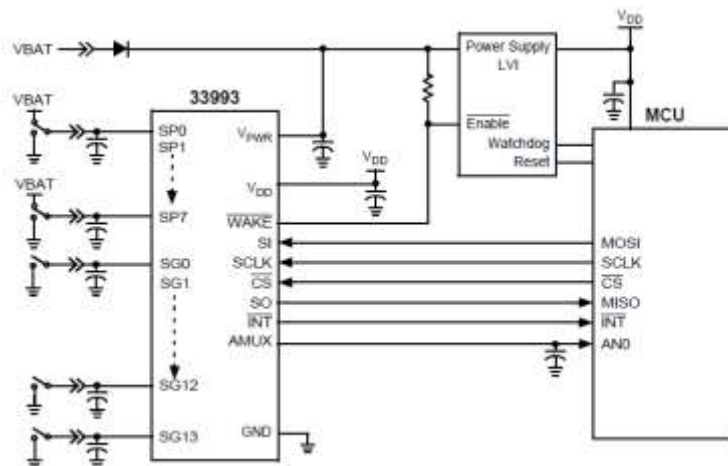
- Разширители по I<sup>2</sup>C – използване при изнесени модули – [MCP23017](#)



### 3.3 ПАРАЛЕЛНИ ВХОДНО-ИЗХОДНИ СХЕМИ

[MC33993](#) (Multiple Switch Detection Interface) – SPI към паралелен интерфейс, ориентиран към контактни системи.

- Свързване към микроконтролер:



- Втрешна структура:

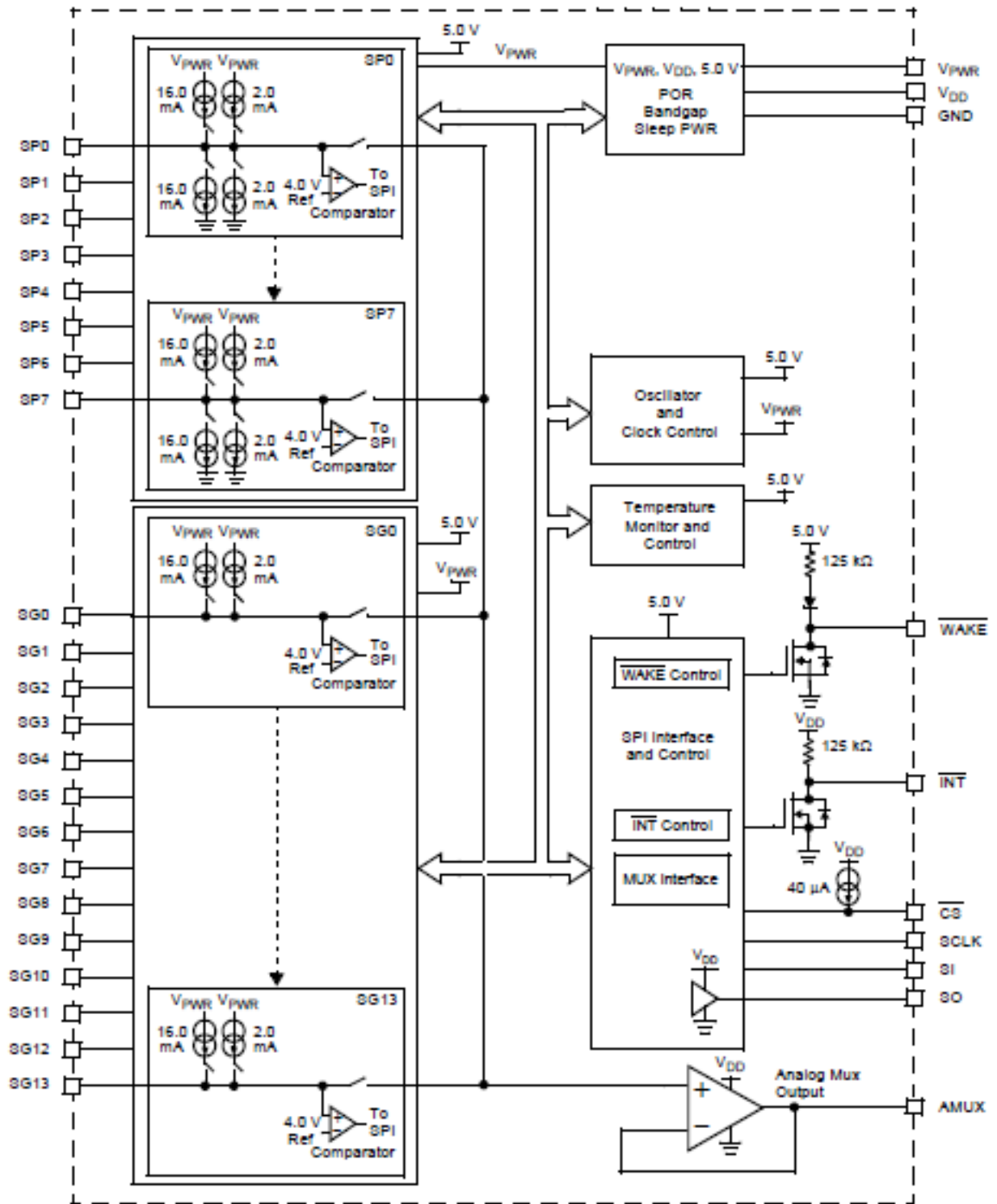
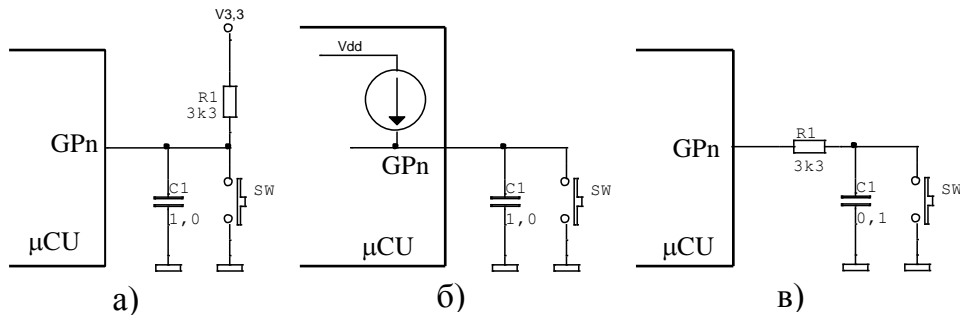


Figure 1. 33933 Simplified Internal Block Diagram

### 3.4 ВЪВЕЖДАНЕ НА ЦИФРОВИ ДАННИ В МИКРОПРОЦЕСОРНИ СИСТЕМИ

- Четене на бутони. Редуциране на консумацията на входовете.



Фиг. 3 хх

- Работа с матрична клавиатура – има смисъл от 3X3 нагоре.

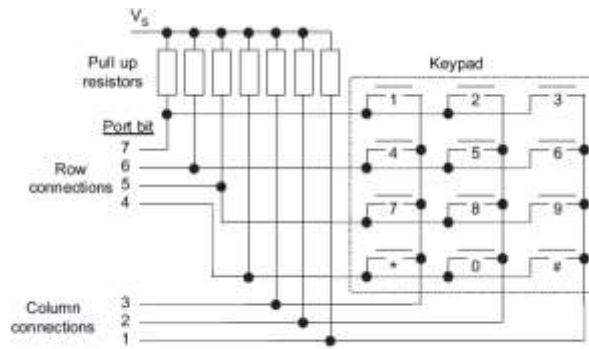
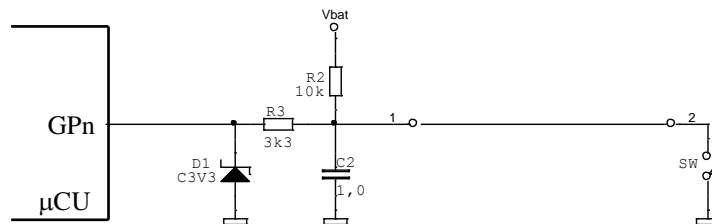


Figure 8.3: Keypad circuit diagram, with pull-up resistors

- Въвеждане на данни от цифров вход – съгласуване на нивата, защита от пренапрежение
- Въвежданена данни от контактна верига – гарантиране на „омокрящ” ток, понижаване на консумацията, защита от трептения и пренапрежения

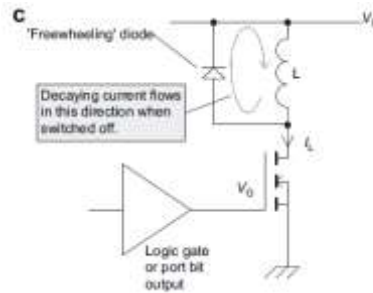


Фиг. 3хх

### 3.5 ИЗВЕЖДАНЕ НА ЦИФРОВИ ДАННИ ОТ МИКРОПРОЦЕСОРНИ СИСТЕМИ

Работа на линия – изход с отворен колектор

Работа върху индуктивен товар – защита от пренапрежения, буфери



### 3.6 ГАЛВАНИЧНО РАЗДЕЛЯНЕ НА ЦИФРОВИТЕ СИГНАЛИ

Смисъл на галваничното разделяне

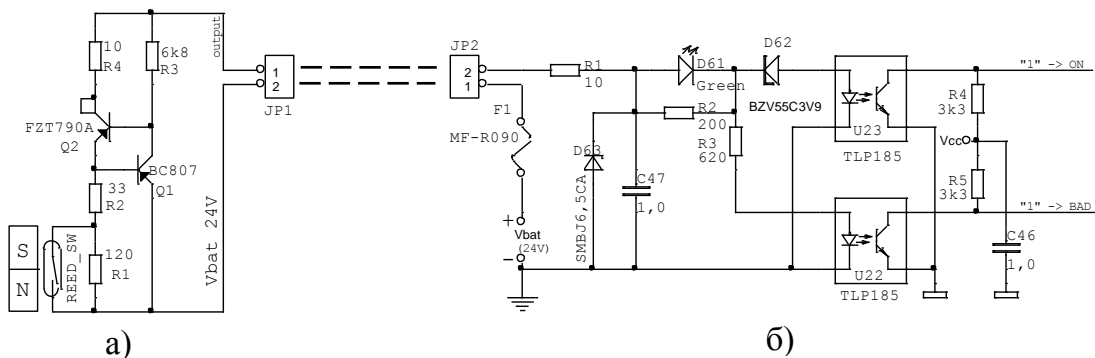
Схеми за галванично разделяне – с оптрони, трансформаторно разделяне и др. схеми

Ограничения по скорост

Управление на променливотокови вериги [МОС303х](#)

### КОНТРОЛ ВАЛИДНОСТТА НА СИГНАЛИТЕ

Цифров 4-20 mA – същност на контрола (по лекциите !!!)



Фиг.3.х

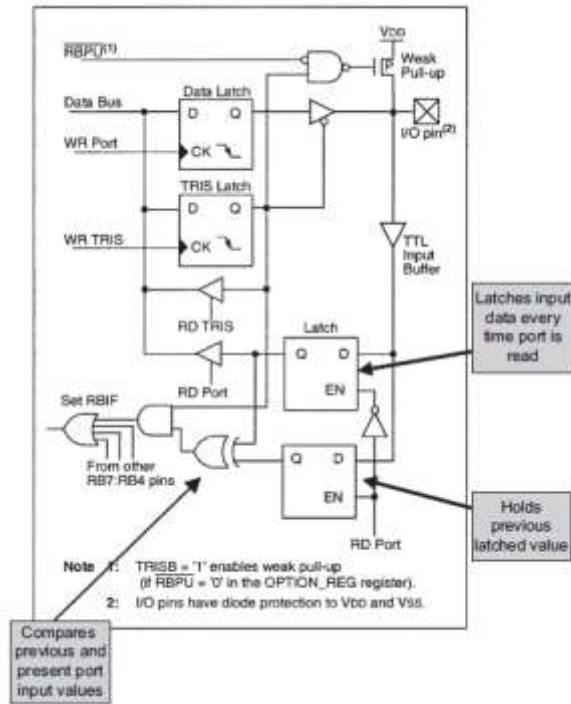
### 3.7 ОРГАНИЗАЦИЯ НА ЧЕТЕНЕ НА ДАННИ ОТ ПАРАЛЕЛЕН ПОРТ

Четене на данни при последователно обхождане – заложено в алгоритъма на програмата

Четене/запис на данни през определен интервал от време – прекъсване по таймер

Четене на данни при промяна на състоянието на вход (входове) – прекъсване при промяна състоянието на входната линия (заложено [апаратно в съответния порт](#) – стр. 62).

**b**



## ГЛАВА 4. ТАЙМЕРНИ ПОДСИСТЕМИ

### 4.1. СЪЩНОСТ И ПРЕДНАЗНАЧЕНИЕ НА ТАЙМЕРНИТЕ СИСТЕМИ

Генериране и измерване на времеинтервали, броене на събития – чрез програмни закъснения, прекъсвания, броячи и таймери.

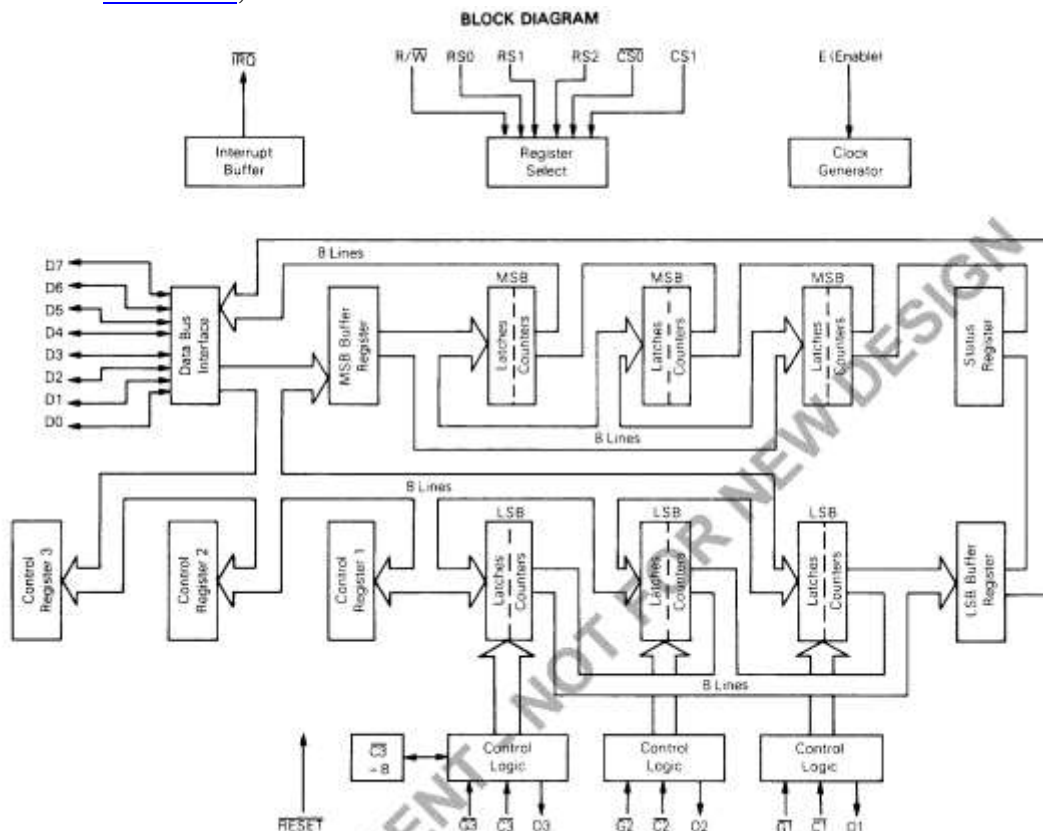
Възможни [структури, особености](#) (стр. 156-168), (стр. 258-267) – с отделни броячи и с непрекъснато работещ брояч

Приложения, ограничения

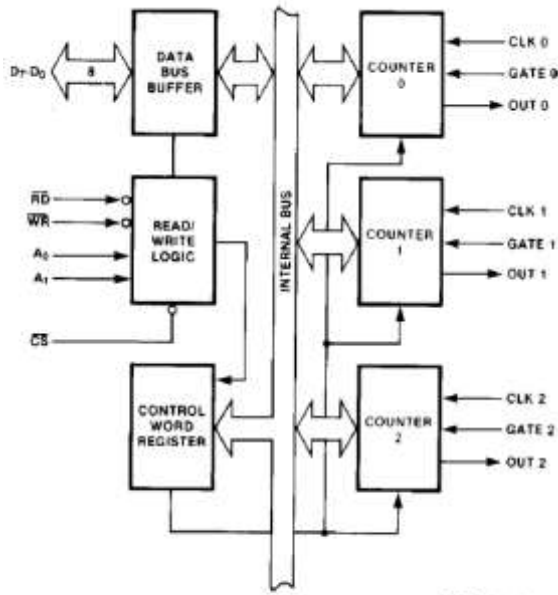
Pre-scaler и post-scaler – същност, предназначение и използване

### 4.2. ТАЙМЕРНИ СИСТЕМИ ЗА МИКРОПРОЦЕСОРИ И ВГРАДЕНИ В МИКРОКОНТРОЛЕРИ

- Таймерни модули към микропроцесорни фамилии – [MC6840](#),



– [i82C54](#),



231244-1

Figure 1. 82C54 Block Diagram

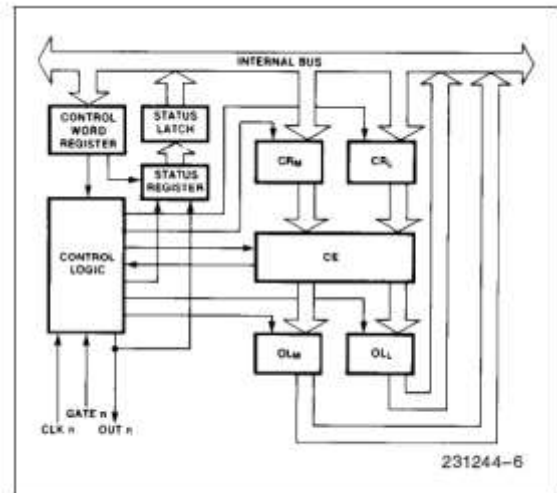


Figure 5. Internal Block Diagram of a Counter

- Таймерни под-системи, вградени в микроконтролери – [MC68HC11](#) (стр. 367-458)

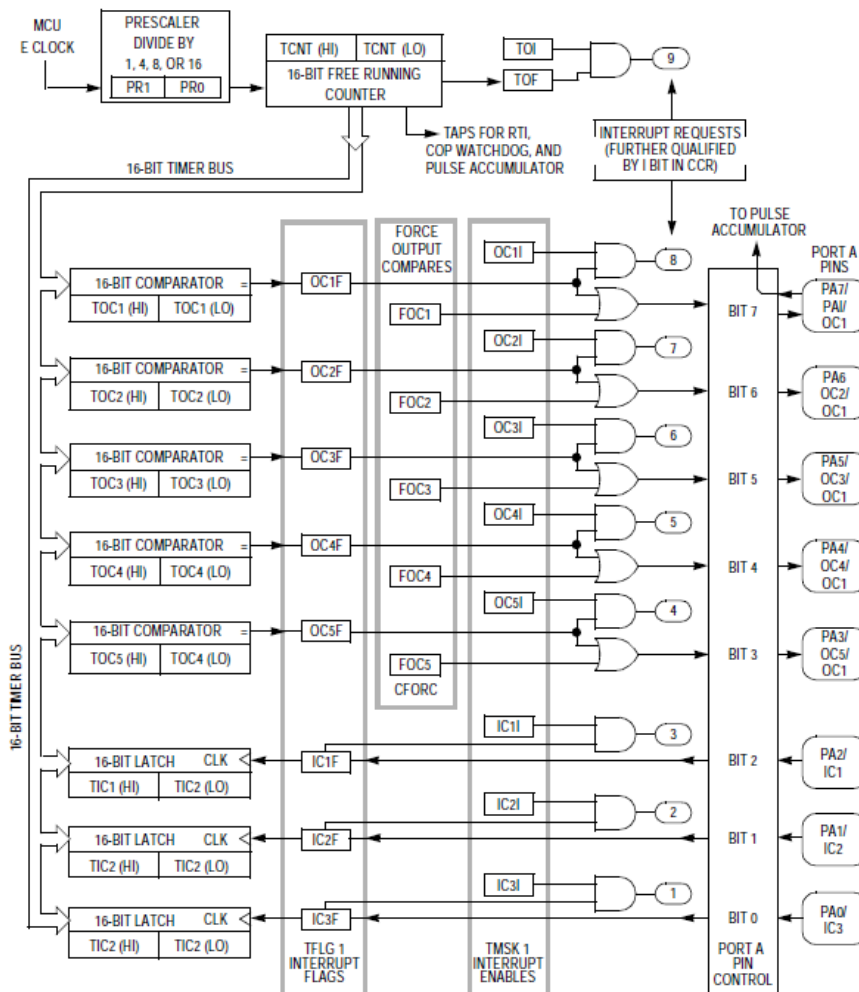


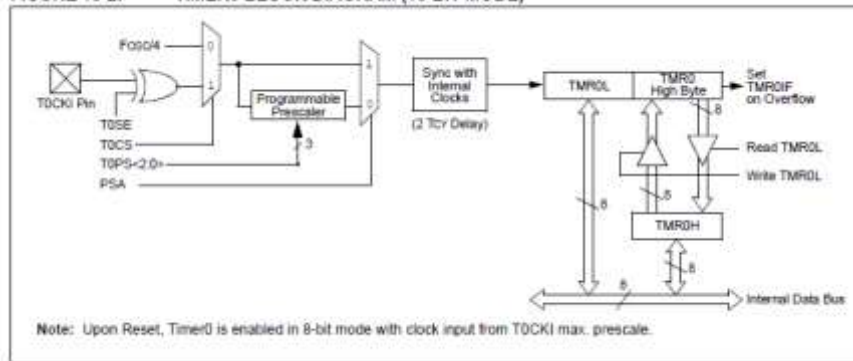
Figure 10-1. Main Timer System Block Diagram



– PIC18Fxxxx –

❖ TIMER0 (стр. 205-208)

FIGURE 13-2: TIMER0 BLOCK DIAGRAM (16-BIT MODE)



❖ TIMER1 (стр. 209-220)

FIGURE 14-1: TIMER1 BLOCK DIAGRAM

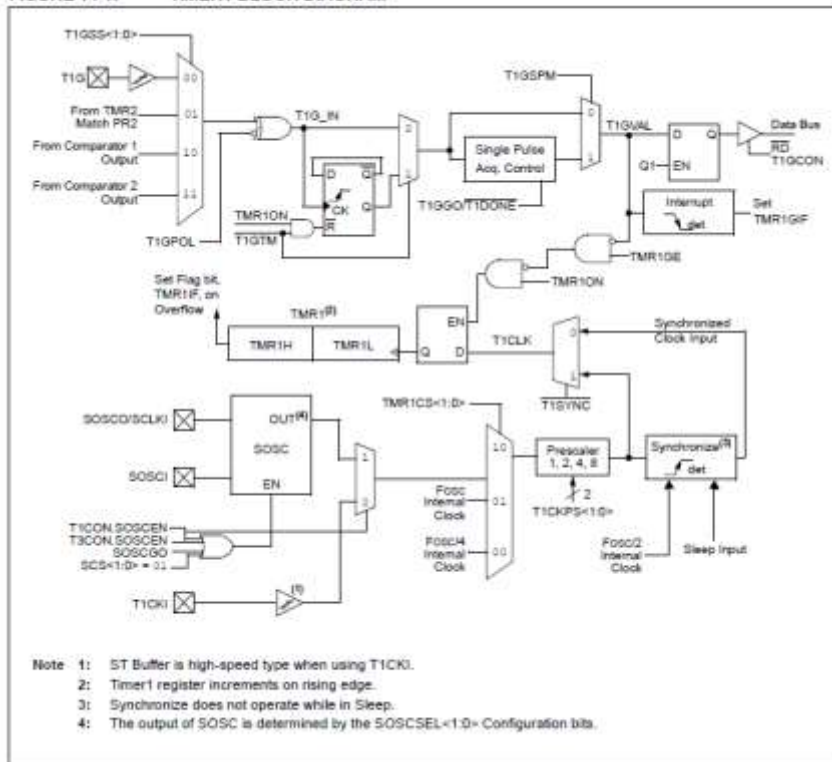
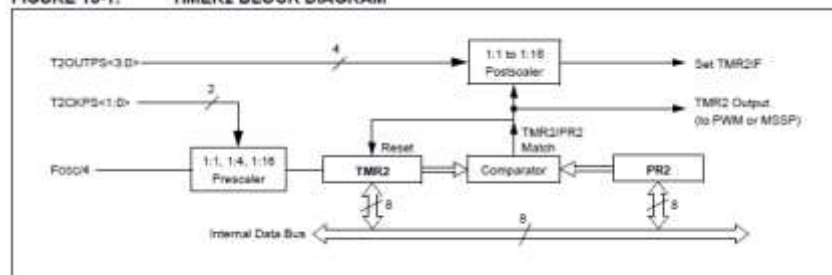


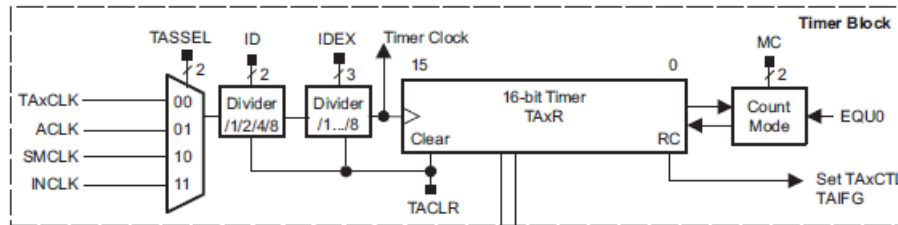
FIGURE 15-1: TIMER2 BLOCK DIAGRAM



❖ TIMER2 (стр. 221-222)

- ❖ TIMER3 (стр. 223-232) – идентичен с TIMER1
- ❖ TIMER4 (стр. 233-234) – TIMER2

– [MSP430...](#) TIMERA – TIMERD (стр. 458-544)

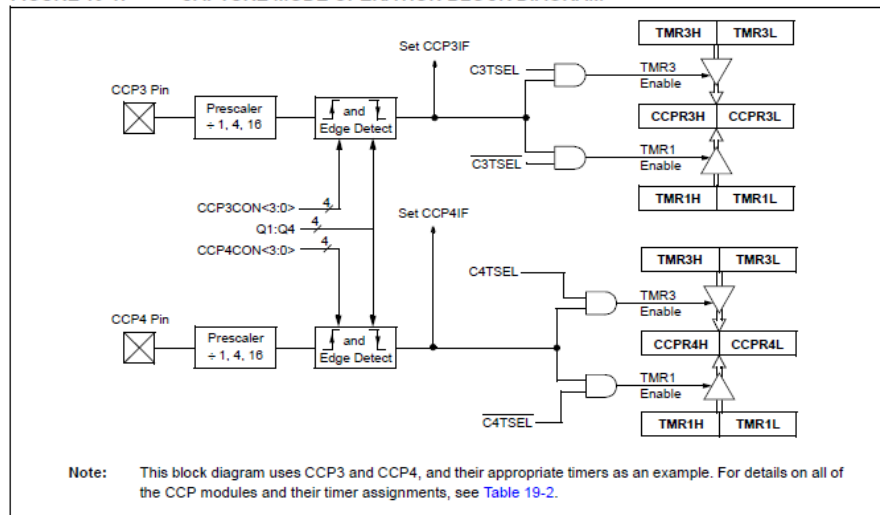


Броење на импулси (събития) – особености, ограничения)

### 4.3. ИЗМЕРВАНЕ НА ВРЕМЕИНТЕРВАЛИ (INPUT CAPTURE)

[PIC18Fxxxx](#) (стр. 253-264)

FIGURE 19-1: CAPTURE MODE OPERATION BLOCK DIAGRAM



Структура на системата [input capture](#)(267-...) – особености, ограничения

Min/max интервал

Измерване продължителност на импулс, пауза, период (работа по преден и по заден фронт)

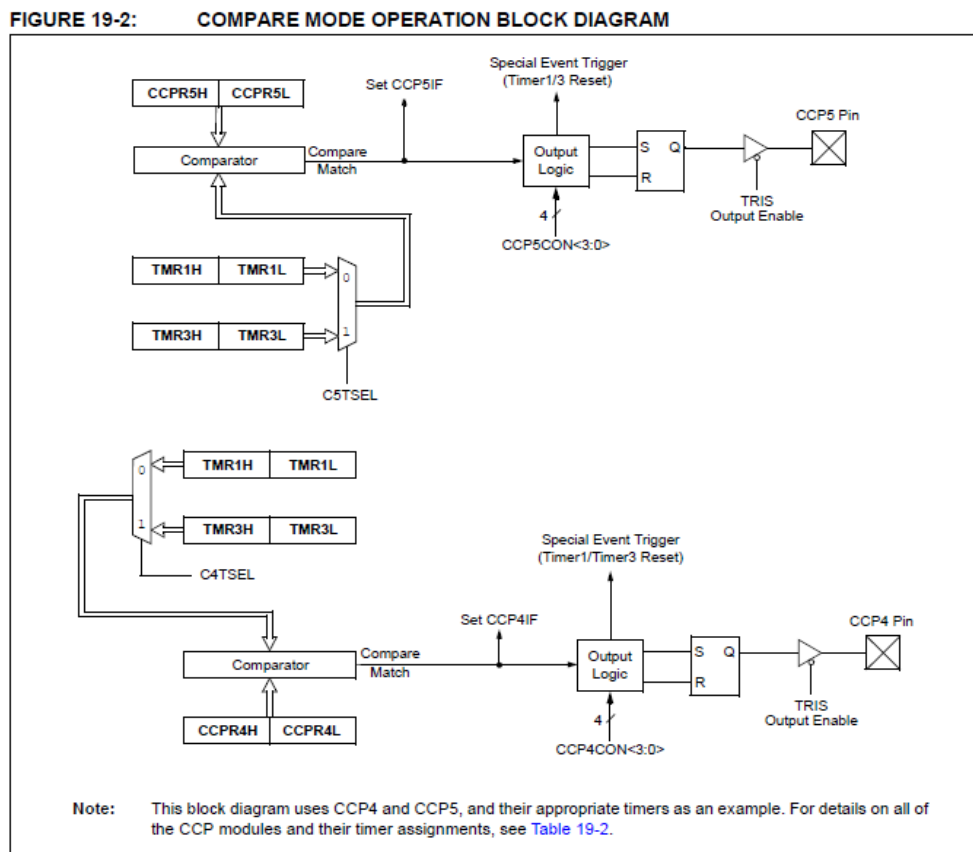
Работа с прекъсвания

Особености при определяне продължителността на времеинтервалите - точност, гранулярност

### 4.4. ГЕНЕРИРАНЕ НА ВРЕМЕИНТЕРВАЛИ (OUTPUT COMPARE И PWM)

[PIC18Fxxxx](#) (стр. 253-264)

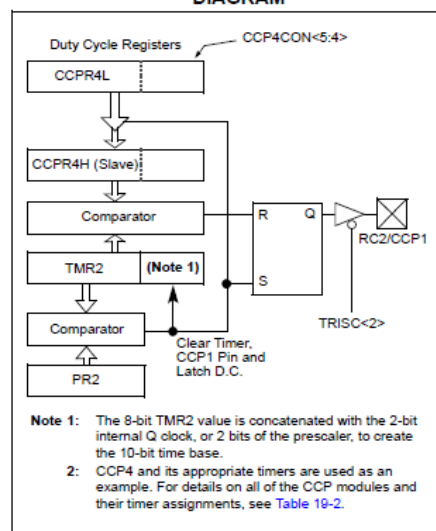
Структура на подсистемата [OUTPUT COMPARE](#)(267 - ...)



Изработване на времеинтервали с различна честота – особености  
 Изработване на времеинтервали с различна продължителност - особености

Структура на системата [PWM](#) (269 - ...)

**FIGURE 19-3: SIMPLIFIED PWM BLOCK DIAGRAM**



Генериране на сигнали с различна честота и продължителност – особености, ограничения

Използване на pre- и post-scaler

## 4.5. ЧАСОВНИК С АСТРОНОМИЧЕСКИ КАЛЕНДАР – RTC

- Същност, предназначение, място в системата
- Осигуряване непрекъснатост на работа – резервирано захранване,
- Характеристики на времевата система:
  - Точност и гранулярност;
  - дълговременен ход;
  - температурна стабилност;
  - сверяване
- Формати на данните – брояч секунди при зададена база; час, минута, секунда + календар
- Програмно поддържан часовник – при отпадане на захранването се губи времето.
- Вградени в микроконтролерите - [MSP430...RTC](#) (стр. 562-666)

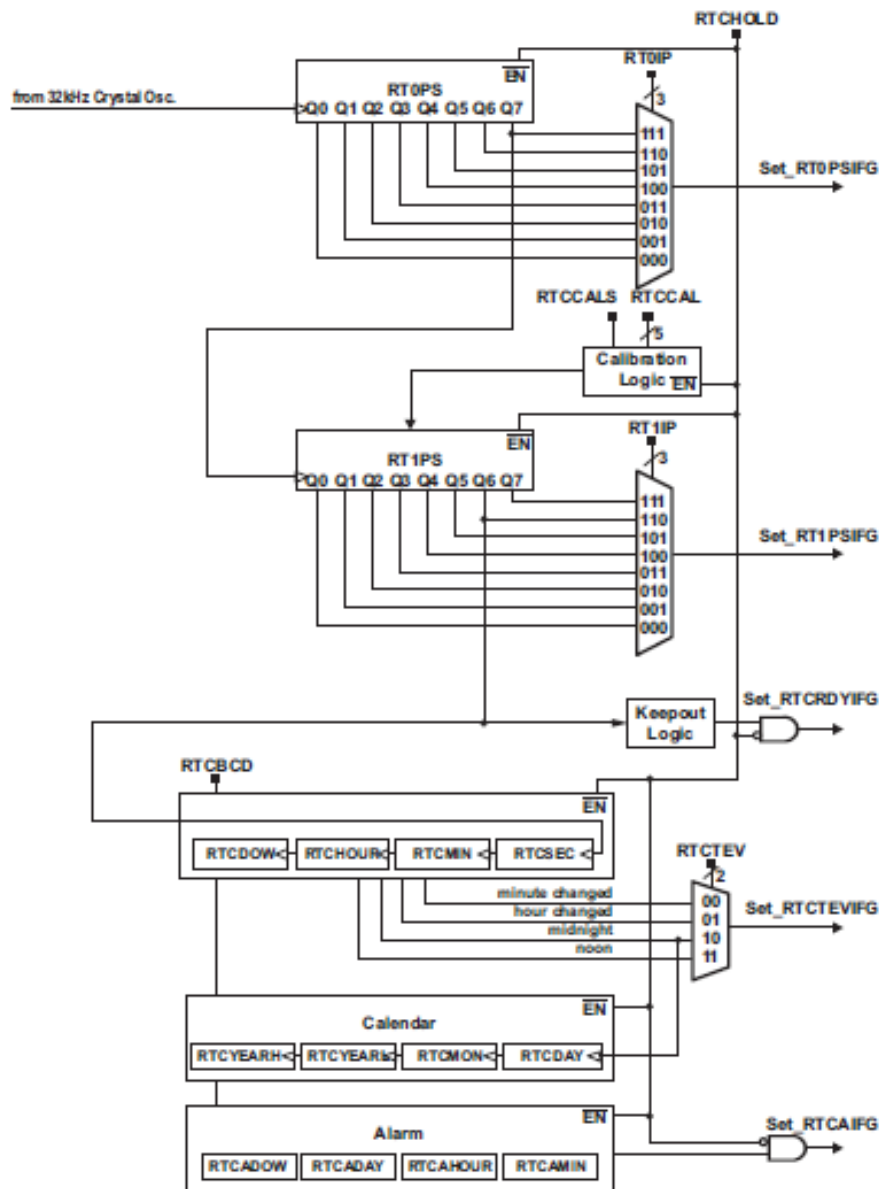
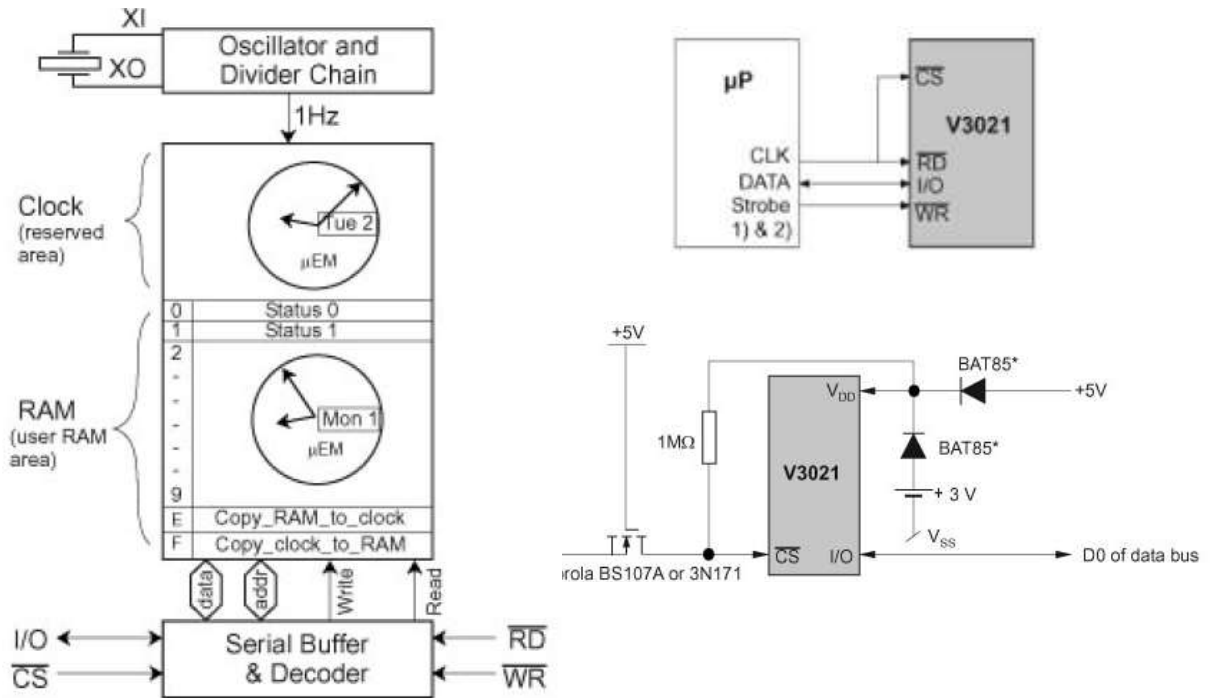


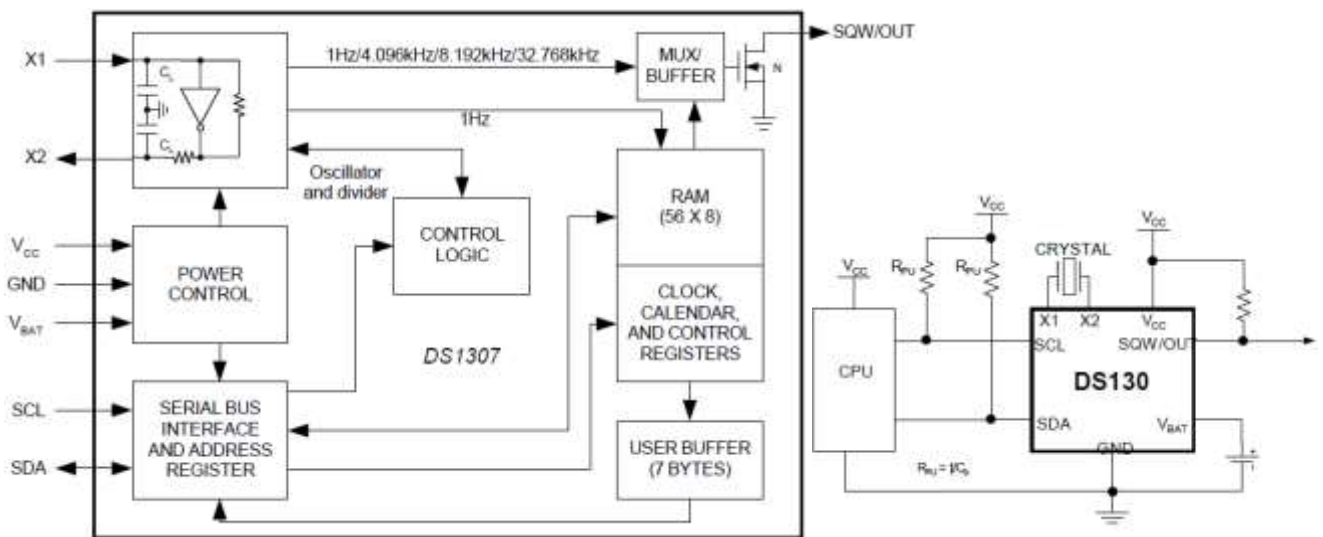
Figure 23-1. RTC\_B Block Diagram

- Примери за RTC:

– [V3021](#) –  $I_c < 800 \text{ nA}$ ,  $F_0 = 32768 \text{ Hz}$



– [DS1307](#) –  $I_{ccs} < 200 \mu\text{A}$ ,  $F_0 = 32768 \text{ Hz}$



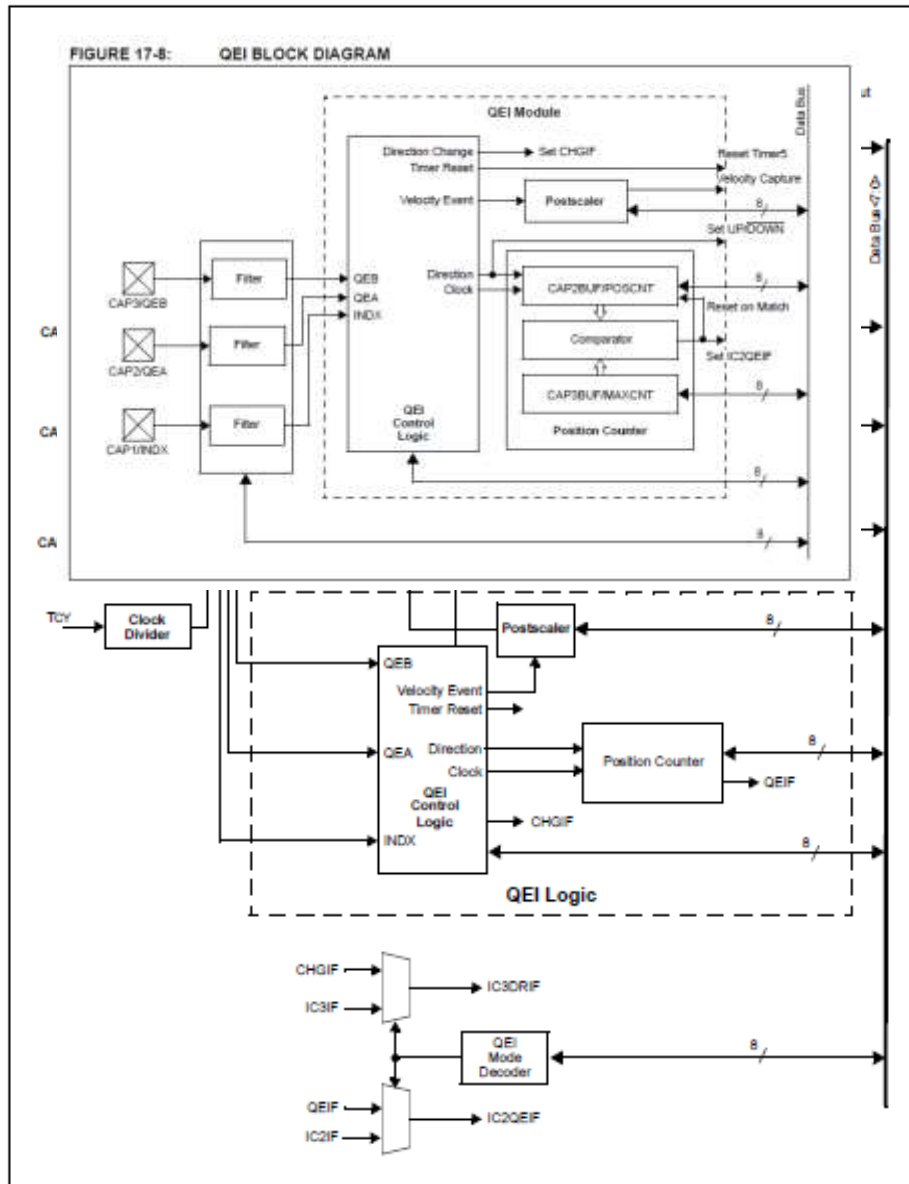
Особености при свързване към системата

#### 4.6. ИЗПОЛЗВАНЕ НА PWM ЗА УПРАВЛЕНИЕ НА ЕЛЕКТРОДВИГАТЕЛИ

- Микроконтролери с интерфейси за управление на електрозадвижвания - [PIC16F4431](#)
  - Модул за обратна връзка при движение ([Motion Feedback Module](#)) стр. 151-172

➤ Обобщена структурна схема

FIGURE 17-1: MOTION FEEDBACK MODULE BLOCK DIAGRAM



➤ Интерфейс за квадратурни енкодери ([Quadrature Encoder Interface](#) – стр. 161 ...)

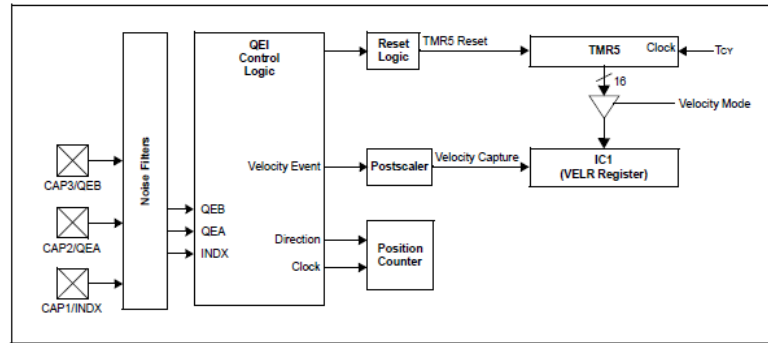
TABLE 17-5: DIRECTION OF ROTATION

Current Signal Detected	Previous Signal Detected				Pos. Cntrl. <sup>(1)</sup>
	Rising		Falling		
	QEA	QEB	QEA	QEB	
QEA Rising				x	INC
		x			DEC
QEA Falling				x	DEC
		x			INC
QEB Rising	x				INC
			x		DEC
QEB Falling			x		INC
	x				DEC

Note 1: When UP/DOWN = 1, the position counter is incremented. When UP/DOWN = 0, the position counter is decremented.

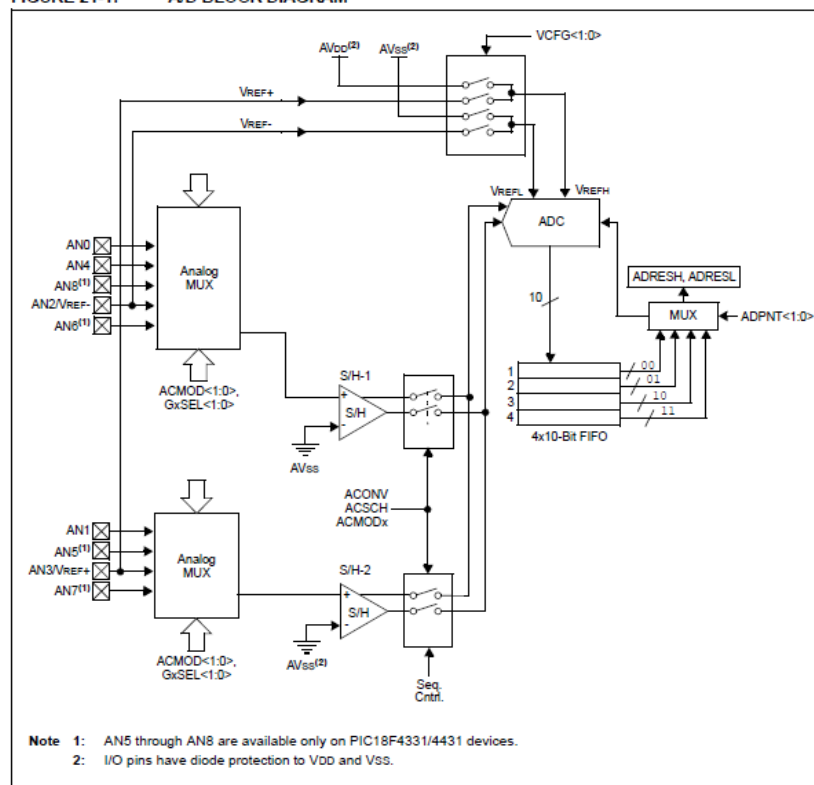
Измерване на ускорението – [VELOCITY MEASUREMENT](#) стр.167 ...

FIGURE 17-12: VELOCITY MEASUREMENT BLOCK DIAGRAM

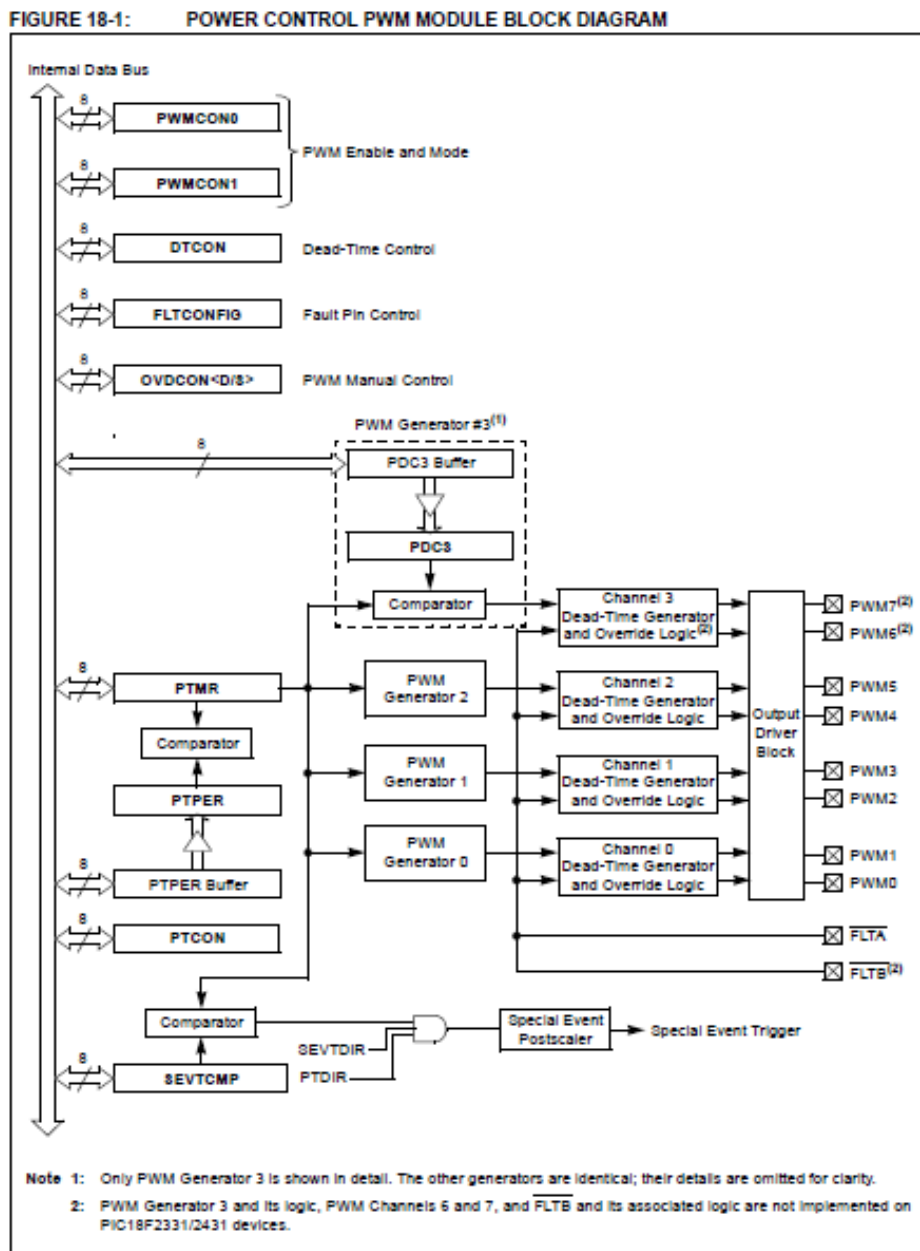


- Повишаване на дискретността чрез семплиране нивата на сигналите между квадратурните формиращи тактове ([ADC - Operation in Power-Managed Modes](#)) – стр 252 ....

FIGURE 21-1: A/D BLOCK DIAGRAM



- Управление на захранването чрез широчино-импулсна модулация - (PowerControl\_PWM) стр. 173-175



Управление на ПТ двигатели

Управление на стъпкови двигатели

Управление на асинхронни двигатели

Проблеми с управление на токовите ключове – осигуряване на времезакъснения



## ГЛАВА 5. ВЪВЕЖДАНЕ НА АНАЛОГОВА ИНФОРМАЦИЯ В МИКРО- КОНТРОЛЕРИ И МИКРОПРОЦЕСОРИ. АНАЛОГОВО- ЦИФРОВИ ПРЕОБРАЗОВАТЕЛИ

### 5.1. ВГРАДЕНИ ADC

[Виж](#) (стр. 339 – 348, 352 - 354)

- Видове ADC, често използвани в микроконтролерите – особености, параметри (бързодействие, разрядност, интегрална и диференциална нелинейност:
  - С поразрядно кодиране;
  - $\Delta\Sigma$  ADC;
  - Интегриращи
  - FLASH-ADC
- Обобщена структура на аналогова подсистема за въвеждане на данни:

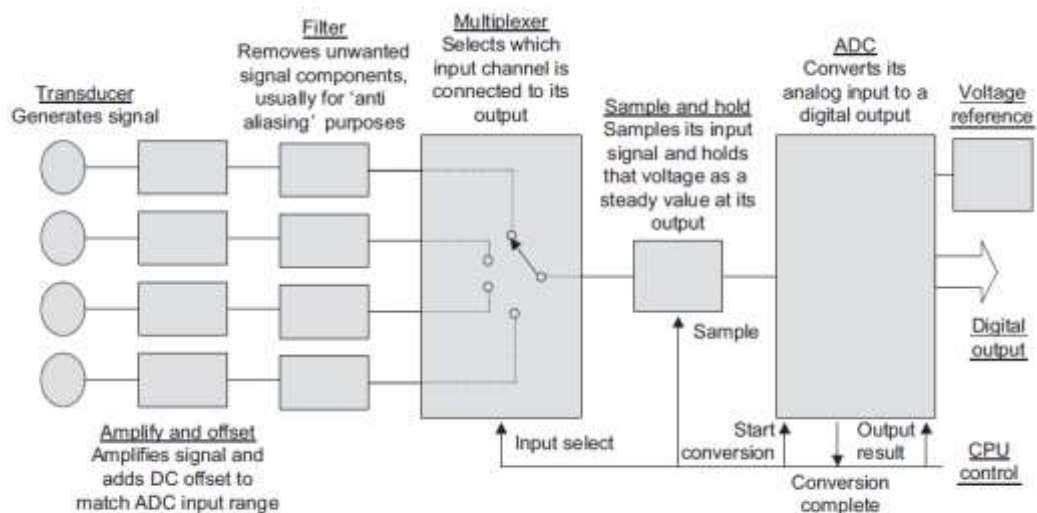


Figure 11.1: Elements of a (four-channel) data acquisition system

- Предназначение на отделните елементи:
  - Сензори;
  - нормиращи усилватели;
  - филтри;
  - аналогов мултиплексор;
  - аналогова памет;
  - аналогово-цифров преобразувател;
  - опорен източник.
- Влияние върху точността на преобразуване на отделните елементи
  - Тип на преобразувателите,
  - Разрядност
  - Време за преобразуване

– Апертурно време – [виж](#) стр. 344 ...

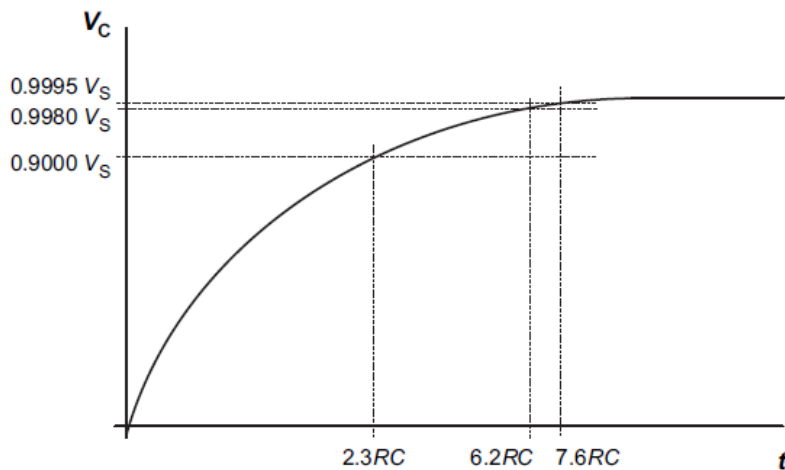


Figure 11.4: Exploring acquisition time (not to scale)

- Скорост на преобразуване
- Точност
- Динамичен обхват и дискретност
- Брой канали

[PIC18Fxxxx](#) ADC (стр. 357 – 372)

[MSP430...](#) ADC (стр. 722-752)

[PIC16F4431](#) ADC (стр. 239 – 256)

## 5.2. ИЗТОЧНИЦИ НА ОПОРНО НАПРЕЖЕНИЕ

Влияние върху обхвата

Влияние върху точността

Влияние върху стабилността

## 5.3. СХЕМИ ПРИ ИЗПОЛЗВАНЕ НА ADC

Защита от пренапрежения на входовете

Скалиране на обхвата, въвеждане на отместване

Повишаване на точността (чрез усредняване)

Намаляване на шума (изключване на ЦПУ по време на преобразуване)

## **5.1. ИЗПОЛЗВАНЕ НА VFC**

**ГЛАВА 6.  
ИЗВЕЖДАНЕ НА АНАЛОГОВА ИНФОРМАЦИЯ.  
ИЗПОЛЗВАНЕ НА ЦАП И PWM**

**5.2. ВГРАДЕНИ DAC**

[MSP430...](#) DAC (стр. 788 – 806)

**5.3. ИЗВЕЖДАНЕ ОТ ИЗХОД PWM**



## ЛИТЕРАТУРА

- [1]. Crisp J., Introduction to Microprocessors and Microcontrollers. Elsevier, Linacre House, Jordan Hill, Oxford. 2004 - Second Edition. ISBN 0 7506 5989 0
- [2]. Hintz K., Tabak D., [Microcontrollers: Architecture, Implementation, and Programming](#), McGraw-Hill Inc, 1992. – 287 p-p. ISBN 0 7506 5989 0
- [3]. Rafiquzraman, M. [Fundamentals of digital logic and microcomputer design](#). JOHN WILEY & SONS, INC., PUBLICATION. 2005. 5th ed., - 840 p-p. ISBN 0-471-72784-9
- [4]. Барретт С. Ф., Пак Д. Дж. [Встраиваемые системы. Проектирование приложений на микроконтроллерах семейства 68HC12 / HCS12 с применением языка С](#). — М.: Издательский дом «ДМК\_пресс», 2007. — 640 с. ISBN 5-9706-0034-2
- [5]. Лавентал, Л. Въведение в микропроцесорите: апаратно и програмно осигуряване, програмиране. ДИ „Техника,, – София, 1982 г. превод от английски
- [6]. Точи, Р., Л. Расковски. Микропроцесори и микрокомпютри: апаратно и програмно осигуряване. ДИ „Техника,, – София, 1982 г. превод от английски
- [7]. 16-BIT NMOS MICROPROCESSOR 8086/8086-2/8086-1
- [8]. Texas Instruments. [MSP430x5xx and MSP430x6xx Family. User's Guide](#). Literature Number: SLAU208N. June 2008–Revised May 2014
- [9]. Михов Г., Цифрова схемотехника, ТУ-София, 1999.
- [10].