

# МИКРОПРОЦЕССОРНА ТЕХНИКА

## ЛЕКЦИЯ #8

## Прекъсвания при ЕМК НС11

**Общо:** операциите Reset и прекъсване зареждат РС с конкретен вектор, сочещ към определен адрес от който да се заредят съответните инструкции за изпълнение.

- Reset:** (1) спира се изпълнението на текущата инструкция; (2) изпраща РС към съответния адрес /Reset вектор/; (3) вътрешните регистри и контролни битове от ССР се инициализират за последващо продължаване на работата;
- Прекъсвания (Interrupts) – временно се спира работата на основната програма до приключване изпълнение обработката на прекъсването (сервизната процедура). След това основната програма продължава да се изпълнява.

## Прекъсвания при ЕМК НС11

Видове прекъсвания:

- **Маскирани** (15 на брой) – генерират се (предизвикват се) от периферните системи. Реализират се при липса на маска (т.е.  $I=0$ ) в регистъра ССR или в съответните контролни портови регистри (IRQ, RTI, 3xIC, 4xOC, 1xIC4/OC5, 1x Таймер /преп./, 2xPA, 1xSPI, 1xSCI);
- **Немаскирани** (общо 6 на брой): 3 Resets (POR, CM, COP) и 3 други – XIRQ, неправилен КОД, софтуерно прекъсване). **Винаги водят до прекъсване работата на ЦП!**

Забележка: Reset прекъсванията тип CM и COP могат да се оставят забранени (маскирани) с битове CME=0 и NOCOP=1 от системния регистър CONFIG

*XIRQ (преди: NMI – Non Maskable Interrupt) → при регистриране на сериозни системни проблеми.*

## Прекъсвания при ЕМК НС11

Видове прекъсвания:

- **SWI (SoftWare Interrupt)** – софтуерно (програмно) прекъсване;
- **HWI (HardWare Interrupt)** – хардуерно (апаратно) прекъсване /през входове  $\overline{IRQ}$ ,  $\overline{XIRQ}$  или от периферните (портови) системи на ЕМК/;
- Разпознаване на прекъсването:
  - от глобалната маска в регистъра ССR;
  - от локалната маска в съответния портови контролен регистър.

# Прекъсвания в ЕМК НС11

Обработка на прекъсванията:

1. Приключва /завършва/ изпълнението на текущата инструкция – времето за изпълнение зависи от броя тактове, необходими за изпълнението ѝ;
2. Текущото състояние на системните регистри (на ЦП) се записва в стека (в 9 последователни адреса):



## Прекъсвания в ЕМК НС11

Обработка на прекъсванията (продължение):

3. Флагът за прекъсване I (и X при прекъсване тип XIRQ) в ССР се установява в "1" – т.е. забраняват се (маскират се) всякакви последващи прекъсвания;
4. В РС се зарежда съответният за конкретното прекъсване вектор (вектор на прекъсването) – в 2 съседни байта (младшият байт \$xxxx<sub>L</sub> е в по-високия адрес);
5. Изпълнява се т.нар. сервизна процедура, чийто начален адрес се намира във вектора на прекъсване. Спазва се приоритетът за обработка на прекъсванията;
6. След приключване изпълнението на обслужващата прекъсването процедура – команда RTI;
7. Съдържанието на вътрешните регистри се извлича от стека в обратен ред (LIFO тип памет);
8. Продължава изпълнението на основната програма (ОП).

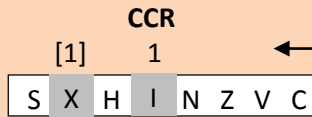
## Обобщена схема на обработка на прекъсване

**Заявка за прекъсване**  
 маск./немаск.  
 RESET  
 HW: IRQ,COP,CM,HK  
 Timer (IC,OC), SPI, SCI  
 SW (SWI)

Текуща команда  
 (2..7 цикъла)  
 /41 – FDIV, IDIV/

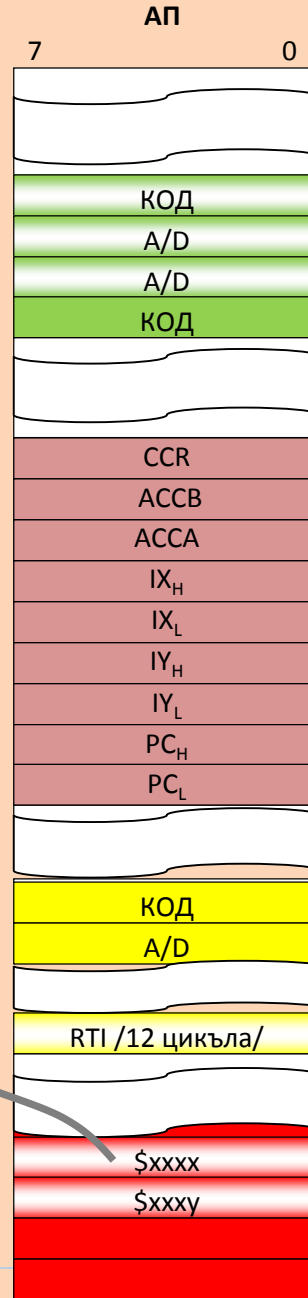
### Регистри на ЦП

15	PC <sub>H</sub>	PC <sub>L</sub>	0
	IY <sub>H</sub>	IY <sub>L</sub>	
	IX <sub>H</sub>	IX <sub>L</sub>	
		ACCA	
		ACCB	
		CCR	



\$xxxx  
 \$xxxxy

\$FFFC  
 \$FFFD  
 \$FFFE  
 \$FFFF



Основна Програма

СТЕК (STACK)

Процедура, обслужваща прекъсването

Вектори на прекъсване

## Прекъсвания в ЕМК HC11

### ❖ Немаскирано прекъсване ( $\overline{XIRQ}$ вход)

Немаскираните прекъсвания водят ВИНАГИ до прекъсване работата на ЦП. Прилагат се при възникнали сериозни проблеми – напр. програмно “забиване”, отпадане на захранването и др.

След Reset → битове X, I от регистъра CCR се установяват в “1” и забраняват всички маскирани прекъсвания и  $\overline{XIRQ}$ . След инициализация, бит X може да се нулира SW (с инструкция TAP) и да се разреши входа  $\overline{XIRQ}$ . След това бит X НЕ МОЖЕ да се установи (маскира) софтуерно отново в “1” – т.е. Прекъсването от тип  $\overline{XIRQ}$  е НЕМАСКИРАНО ПРЕКЪСВАНЕ!

$\overline{XIRQ}$  – с най-висок приоритет /без прекъсванията от тип Reset/  
(по-висок от всички маскирани прекъсвания – т.е. такива с маска I)

Маскирано с I-бит прекъсване, бит I се установява в “1” автоматично хардуерно след изпълнение на прекъсването и прехвърляне съдържанието на регистър CCR в стека. При това X не се засяга!

Прекъсване с бит X - засягат се битове X и I – установяват се хардуерно след прочитане на CCR от стека. Инструкцията RTI възстановява битовете X и I в предишните им стойности.



## Прекъсвания в HC11

### ❖ Неправилен КОД (Illegal Opcode Trap)

→ При среща на несъществуващ КОД  
(PRE+КОД).

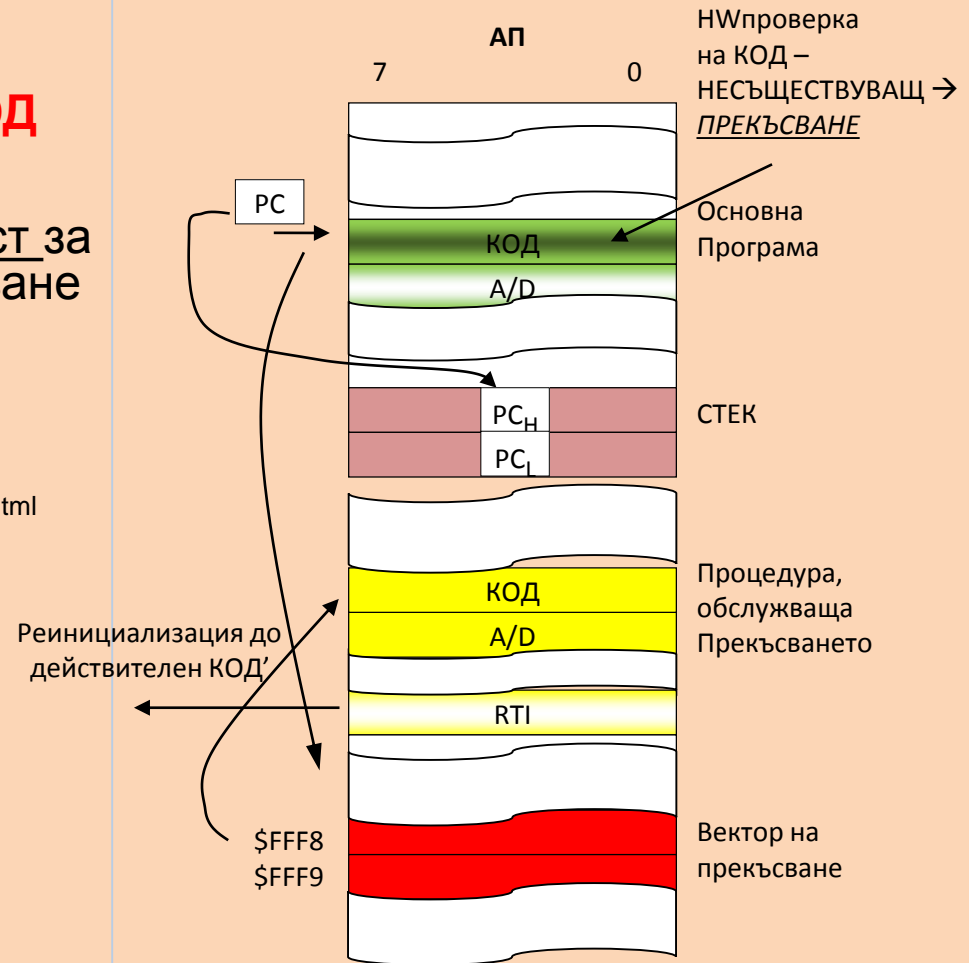
ЕМК притежава хардуерна възможност за генериране на прекъсване при откриване на неправилен КОД.

>> Действа за всички 4 страници от инструкции:

[http://home.earthlink.net/~tdickens/68hc11/68hc11\\_opcode\\_map.html](http://home.earthlink.net/~tdickens/68hc11/68hc11_opcode_map.html)

- След откриване на несъществуващ КОД, текущата стойност на РС се прехвърля в стека;
- Изпълнява се процедурата по прекъсването за неправилен код;

**! Възстановява се  $SP \rightarrow SP=SP+2$**   
Така се избягва възможността за “stack underflow”, т.е. достигане до нулев адрес от паметта.



## Прекъсвания в HC11

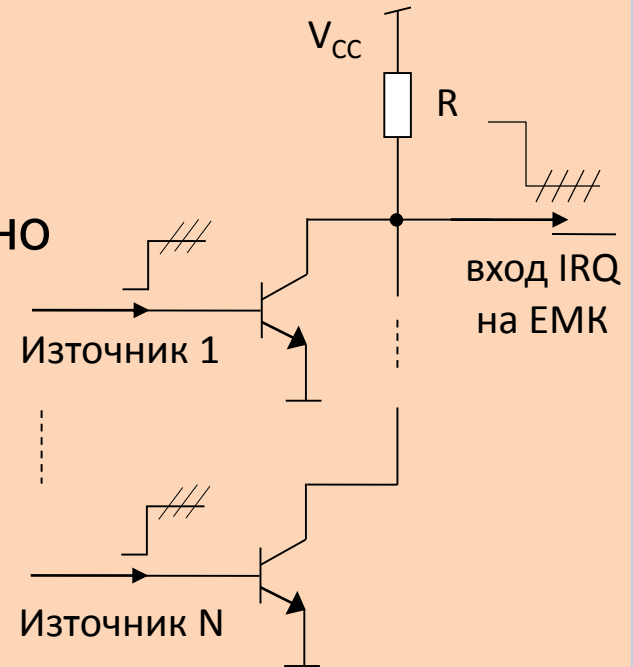
### ❖ Софтуерно (програмно) прекъсване (SWI)

- инструкция **SWI** - не може да бъде прекъсната докато не приключи изпълнението ѝ;
- НЕ МОЖЕ ДА СЕ ЗАБРАНИ глобално от маска в контролния регистър CCR (липсва такава) или от друг регистър, т.е. това е немаскирано прекъсване;
- SWI установява маска I в CCR в “1” – след това други прекъсвания не се допускат до края на обработката на прекъсването или до нулиране на маската I софтуерно.

## Прекъсвания в ЕМК НС11

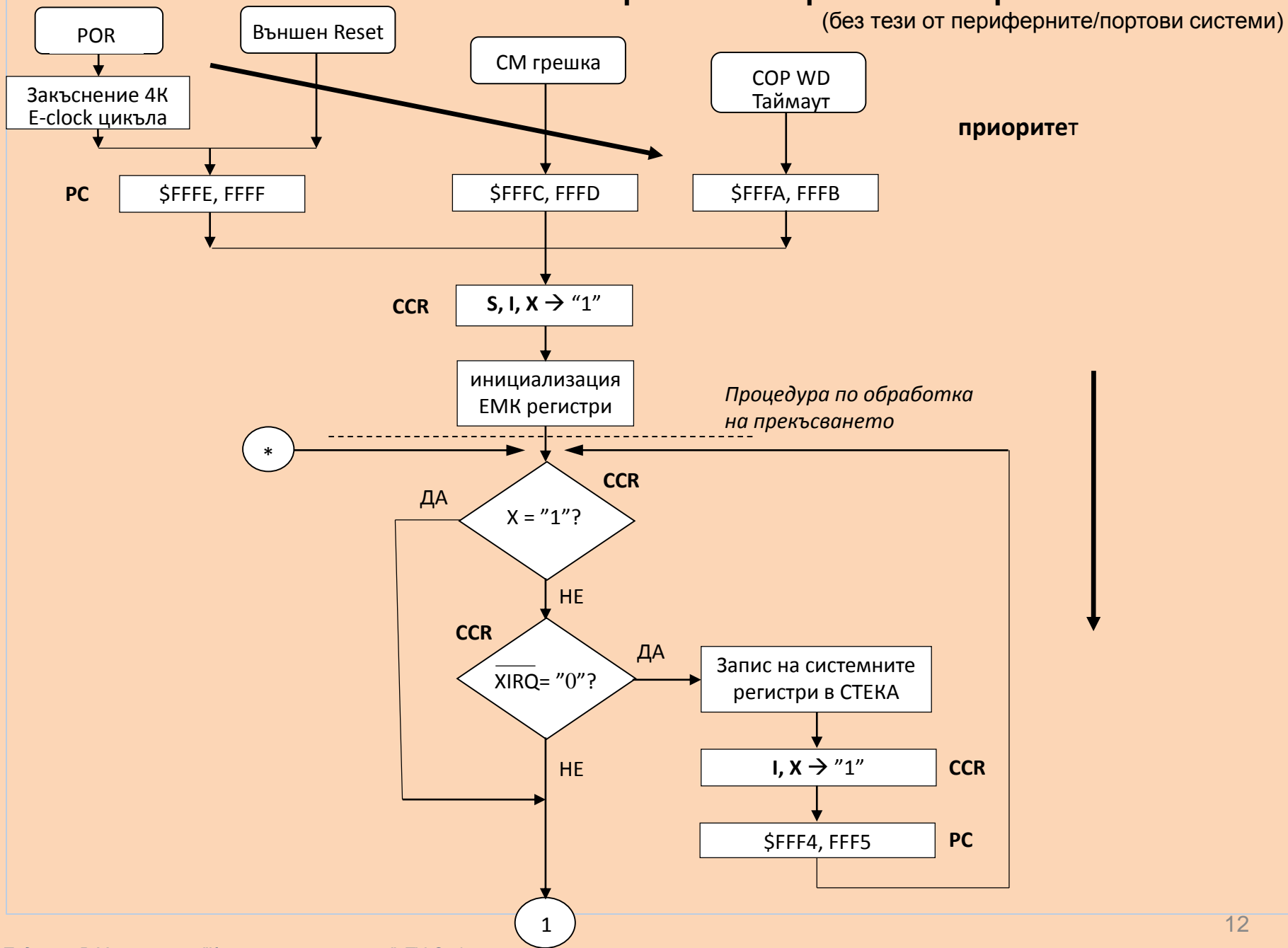
### ❖ Прекъсване през вход $\overline{IRQ}$ :

- Допълнително маскирано прекъсване през външен вход на ЕМК;
- Задействане – по ниско ниво на сигнала от източника на прекъсване (алтернативно чрез промяна на бит  $IRQE=“1”$  в OPTION регистъра – по фронт);
- Възможност за свързване на няколко източника в схема “жично ИЛИ” (заявка за прекъсване от различни външни равнопоставени източници);
- Флагът I от контролния регистър CCR се установява в “1” (постъпила заявка за прекъсване) и може да се нулира SW след обслужване на прекъсването.

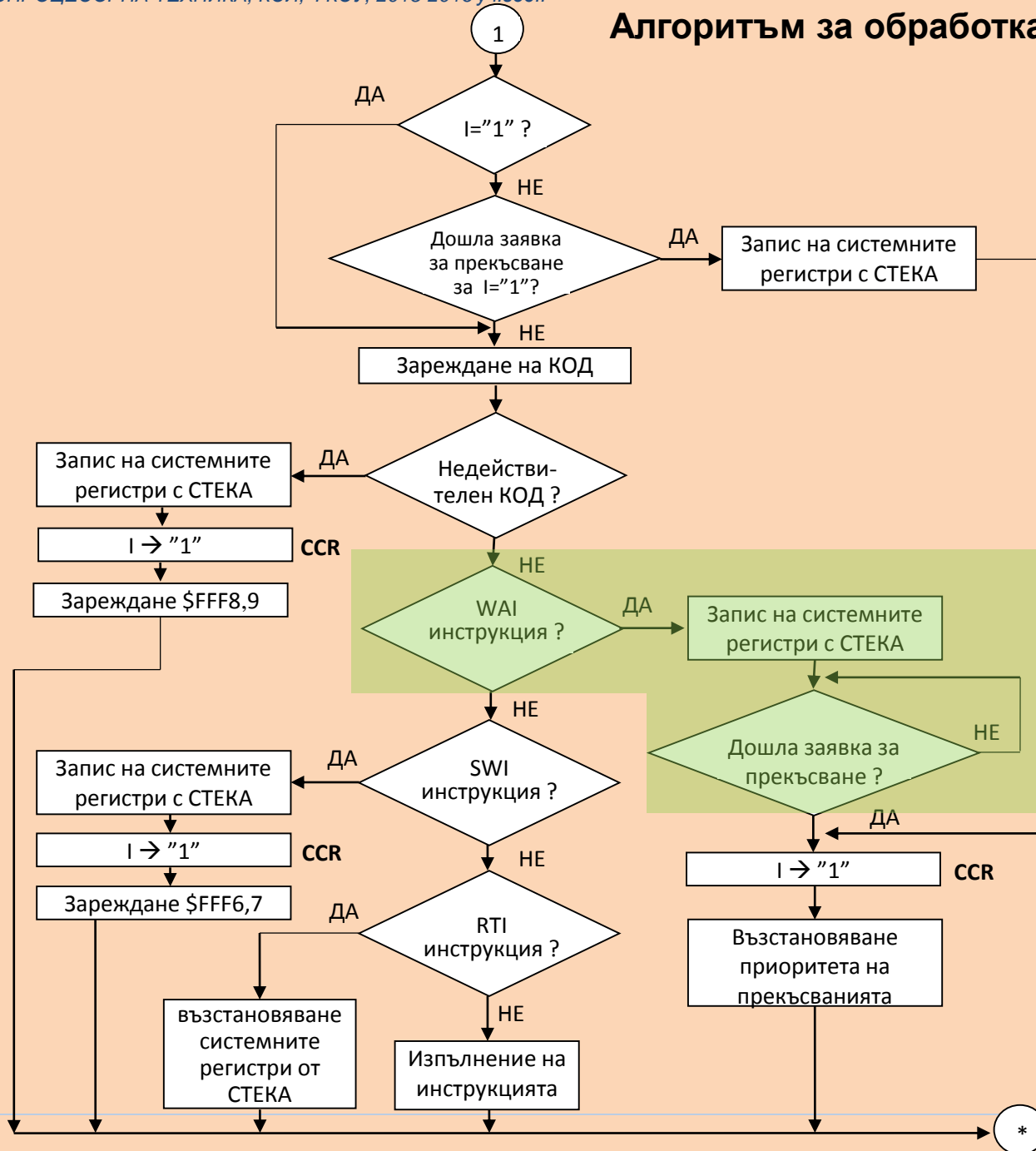


# Алгоритъм за обработка на прекъсвания в HC11

(без тези от периферните/портови системи)



# Алгоритъм за обработка на прекъсвания в HC11 (продължение)



С безоператорните инструкции WAIT и STOP се установява един от двата системни енергоспестяващи режима в HC11. Тук е показан само алгоритъма за обработка при въвеждането и извеждане от режим WAIT.

Изходът от режим STOP става само с прекъсвания (подаване на ниско ниво) на входове IRQ, XIRQ или Reset.

Вектор на прекъсване	Източник на прекъсване	CCR маска	Локална маска
FFD4, 5	резервирани	-	-
FFD6, 7	SCI система (източници): RDR пълен; Приемник запуснат отново; TDR празен; Предаване завършено; Линия в очакване		RIE RIE TIE TCIE ILIE
FFD8, 9	SPI трансфер - завършен		SPIE
FFDA, B	Пулс-акумулатор - при преден фронт		PAII
FFDC, D	Пулс-акумулатор - при препълване		PAOVI
FFDE, F	Таймер – при препълване		TOI
FFE0, 1	Таймер IC4/OC5		IC4/OC5
FFE2, 3	Таймер OC4		OC4
FFE4, 5	Таймер OC3		OC3
FFE6, 7	Таймер OC2		OC2
FFE8, 9	Таймер OC1		OC1
FFEA, B	Таймер IC3		IC3
FFEC, D	Таймер IC2		IC2
FFEE, F	Таймер IC1		IC1
FFF0, 1	RTI (в реално време)		RTII
FFF2, 3	$\overline{\text{IRQ}}$ вход		-
FFF4, 5	$\overline{\text{XIRQ}}$ вход	X	-
FFF6, 7	SWI (софтуерно прекъсване)	-	-
FFF8, 9	Недопустим /неправилен/ КОД	-	-
FFF A,B	COP WD система	-	NOCOP
FFFC, D	Clock Monitor система	-	CME
FFFE, F	POR, Reset	-	-

## Прекъсвания в ЕМК НС11

### Приоритет на прекъсванията:

- Приоритетът се дефинира хардуерно;
- Определя **кой тип прекъсване следва да се обработи първо** при постъпили повече от една заявки за прекъсване;
- На всяко маскирано прекъсване може да бъде зададен (дефиниран) приоритет спрямо другите маскирани прекъсвания.

### **НЕМАСКИРАНИ** (non-maskable) прекъсвания – източници, приоритет:

1. POR, външен RESET - **HW**;
2. Reset от Clock monitor (CM) системата - **HW**;
3. Reset от COP WD системата - **HW**;
4. От вход XIRQ - **HW**;
5. Неправилен (несъществуващ) КОД - **HW**;
6. Софтуерно прекъсване (SWI) - **SW**.



## Прекъсвания в ЕМК НС11

**МАСКИРАНИ** (maskable) прекъсвания – източници, приоритет:

1. Вход  $\overline{\text{IRQ}}$  - **HW**;
2. Прекъсване в реално време - **HW**;
3. Таймер IC1 - **HW**;
4. Таймер IC2 - **HW**;
5. Таймер IC3 - **HW**;
6. Таймер OC1 - **HW**;
7. Таймер OC2 - **HW**;
8. Таймер OC3 - **HW**;
9. Таймер OC4 - **HW**;
10. Таймер IC4/OC5 - **HW**;
11. Таймер – препълване - **HW**;
12. Пулс акумулатор (PA) – при препълване - **HW**;
13. Пулс акумулатор (PA) – при преден фронт - **HW**;
14. SPI (синхронен сериен периферен интерфейс) - завършил трансфер - **HW**;
15. SCI (асинхронен сериен комуникационен интерфейс) - **HW**.





## Прекъсвания в ЕМК НС11

### Промяна на заложения най-висок приоритет на маскираните прекъсвания

- на всяко маскирано прекъсване може да се зададе най-висок приоритет – чрез запис на съответна стойност в битове **PSEL[3:0]** от регистър HPRIО (адрес \$103C).
- при непроменени стойност на PSEL приоритетът остава заложеният по подразбиране в ЕМК (0110 - т.е. от входа  $\overline{IRQ}$ );
- прекъсването със зададен най-висок приоритет може да бъде **МАСКИРАНО ГЛОБАЛНО** посредством установяване на бит 1 в регистъра ССR, както и с установяване на локалните битове към съответните контролни регистри на интерфейсите;
- **HPRIО** може да бъде променян (запис в него) – САМО когато прекъсванията, определени с бит 1 за **ЗАБРАНЕНИ** (маскирани).

## Прекъсвания в ЕМК НС11

### HPRIO (Highest PRIORITY) регистър /описание на битовете PSEL/

Address:	\$103C							
	Bit 7	6	5	4	3	2	1	Bit 0
Read:	RBOOT <sup>(1)</sup>	SMOD <sup>(1)</sup>	MDA <sup>(1)</sup>	IRVNE	PSEL3	PSEL2	PSEL1	PSEL0
Write:								
Reset:								
Single chip:	0	0	0	0	0	1	1	0
Expanded:	0	0	1	0	0	1	1	0
Bootstrap:	1	1	0	0	0	1	1	0
Special test:	0	1	1	1	0	1	1	0

### RBOOT (Read Bootstrap ROM)

! Валидно задаване само ако бит SMOD="1" (режими Boot или Test). При RBOOT="1" – в режим Bootstrap е разрешено четенето от Bootstrap-ROM.

### SMOD (Special Mode Select)

Приема инверсната стойност на входа MODB при нарастващ фронт на Reset.

## Прекъсвания в ЕМК НС11

### HPRIO (Highest PRIOrity) регистър /описание на битовете PSEL/ - продължение

Address:	\$109C							
	Bit 7	6	5	4	3	2	1	Bit 0
Read:	RBOOT <sup>(1)</sup>	SMOD <sup>(1)</sup>	MDA <sup>(1)</sup>	IRVNE	PSEL3	PSEL2	PSEL1	PSEL0
Write:								
Reset:								
Single chip:	0	0	0	0	0	1	1	0
Expanded:	0	0	1	0	0	1	1	0
Bootstrap:	1	1	0	0	0	1	1	0
Special test:	0	1	1	1	0	1	1	0

**MDA** (Mode Select A) – отразява статуса на входа MODA при нарастващ фронт на Reset;

**IRVNE** (Internal Read Visibility/Not E) – позволява достъп до вътрешния цикъл четене през външната шина за данни при обмен в режим МП;  
В режими ЕМК и Bootstrap състоянието му определя дали вътрешния E-clock е достъпен на външния E изход (не важи за 68HC811E2, означение там - IRV);

**PSEL[3:0]** (Priority Select) – битове за определяне на приоритета.

Дефинира един от източниците за маскирано прекъсване да бъде определен като такъв с най-висок приоритет. Задава се само при установен в "1" 1-бит от CCR (забранени маскираните прекъсвания).

## Прекъсвания в ЕМК НС11

### НPRIО регистър – задаване приоритет чрез PSEL[3:0]

Битове PSEL[3:0]	Източник на прекъсване
0000	Таймер – препълване
0001	Пулс акумулатор – при препълване
0010	Пулс акумулатор – при преден фронт
0011	SPI - трансфер завършен
0100	SCI система
0101	Резервиран (по подразбиране) за IRQ
0110	IRQ – външен вход или паралелен I/O
0111	Прекъсване в реално време (RTI)
1000	Таймер IC1
1001	Таймер IC2
1010	Таймер IC3
1011	Таймер IC1
1100	Таймер OC2
1101	Таймер OC3
1110	Таймер OC4
1111	Таймер IC4/OC5

## Прекъсвания в ЕМК НС11 /избор на енергоспестяващ режим/

**Енергоспестяващи режими** – работата на ЦП се прекратява до постъпване на Reset или друго прекъсване!

- ❖ **Wait режим** – **спира обработката на данни** и намалява консумацията на междинно ниво (до около 3-4 пъти);
- ❖ **Stop режим** – **спира всички тактови източници** и намалява консумираната мощност до възможно най-ниско ниво (съдържанието на RAM се запазва).

### **Поставяне на ЕМК в режим Wait**

- чрез безоператорната команда (КОД) – **WAI**
- системните регистри се записват в стека (както при прекъсванията);
- **спира се работата на ЦП до пристигане на Reset или друго прекъсване** (външно IRQ, XIRQ или вътрешно генерирано – от таймер-системата, SCI, SPI);
- кварцовият осцилатор **остава включен**.

## Прекъсвания в ЕМК НС11

### /избор на енергоспестяващ режим/ - режим Wait

Редукция на консумираната мощност – зависи от това колко периферни функции (поддържани от тактовата поредица) могат да бъдат изключени.

!!! През шините за A/D се извършват НЕПРЕКЪСНАТО цикли ЧЕТЕНЕ от адреса на стека, където е записана временно (при прекъсването) стойността на регистъра ССR.

**Изход от режим Wait - при постъпване на прекъсване, което не е било маскирано.**

**Изключване на таймер-системата** – при бит I="1" и забранена COP-система чрез бит NOCOP="1" (от регистър CONFIG).

**Консумацията на АЦП** – системата не се влияе от режима Wait. Ограничаване консумацията на АЦП – чрез поставяне бит ADPU="0".

**SPI** – разрешава се/забранява се – чрез бит SPE от съответния контролен регистър;.

**SCI предавател** - разрешава се/забранява се – чрез бит TE;

**SCI приемник** - разрешава се/забранява се – чрез бит RE.

Консумацията в режим Wait – **ЗАВИСИ ОТ КОНКРЕТНОТО ПРИЛОЖЕНИЕ!**

## Прекъсвания в ЕМК НС11

### /избор на енергоспестяващ режим/ - режим Stop

#### Поставяне на ЕМК в режим Stop

- чрез команда – **STOP** при стойност на бит  $S=“0”$  от CCR;
- Ако  $S \neq 0 \rightarrow$  КОД Stop се третира като безоператорен (NOP);
- Режим Stop – осигурява възможно най-ниска консумация (всички тактови източници, вкл.кварцовия генератор са спрени).

**Излизане от режим Stop** – подаване на **ниско ниво на един от входовете:**

$\overline{\text{IRQ}}$ ,  $\overline{\text{XIRQ}}$  или  $\overline{\text{RESET}}$ . Опция – по фронт на сигнала към  $\overline{\text{IRQ}}$ .

- ✓ Вътрешни периферни функции – СПРЕНИ (изключени тактови източници);
- ✓ Данните в RAM - съхранени (докато  $V_{DD}$  е включено);
- ✓ ЦП запазва състоянието си, нивата на I/O шини – непроменени.

**При връщане към нормална работа (Restart на системата) - ЦП възстановява обработката от позицията преди поставяне в режим Stop.**

## Прекъсвания в ЕМК НС11 /избор на енергоспестяващ режим/ - режим Stop

### Връщане към нормална работа – wakeur /"събуждане"/:

- чрез Reset – извършва се нормалната последователност (всички I/O шини и функции – към техните начални състояния);
- през вход  $\overline{IRQ}$  – трябва бит I="0" от CCR (т.е.  $\overline{IRQ}$  е немаскирано);
- през вход XIRQ - стойността на бит X е без значение, като:
  - при X="0" (немаскиран) – ЦП изпълнява последователност, съответстваща на заявка за прекъсване от вход XIRQ;
  - при X="1" (маскиран/забранен) – ЦП продължава изпълнението на следващата инструкция след Stop.

Необходимо е ВЪЗСТАНОВЯВАНЕ на кварцовия тактов генератор (спрян в този режим) при рестарт!

- При ползване на вътрешния генератор – влагане на изкуствено закъснение – контролен бит DLY="1" (по подразбиране при Reset);
- При ползване стабилизирани външен генератор – DLY="0" софтуерно при инициализация. В този случай изход от режим Stop НЕ ТРЯБВА да се прави чрез Reset (по подразбиране DLY="1").