

МИКРОПРОЦЕССОРНА ТЕХНИКА

ЛЕКЦИЯ #2

КОМПЮТЪРНИ ПАМЕТИ

Определение: Устройство за съхранение на двоична информация, реализирано като регулярна структура (най-често полупроводникова) с възможности за еднократно или многократно четене и запис.

Общи сведения, историческо развитие:

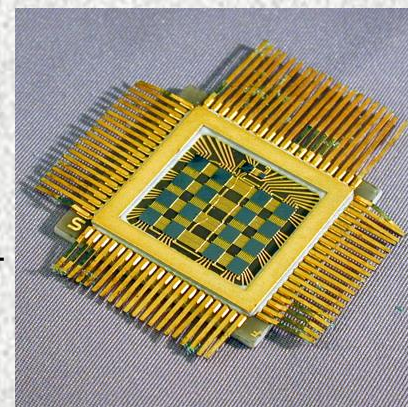
- до 50-те години на 20 век – **вакуумни тръби** (Williams-Kilburn тръби), drum памети и др. В комерсиалните изделия основно приложение 60-70 години → **феритни памети** (magnetic core memories, ferrite-core). Използва керамични пръстени (cores) - An Wang, Way-Dong Woo (1949 г.). Wang патентова сам принципа. Запис на база хистерезис в магнитни материали, от 1951 г. Схема CDC 6600 (32x32bits). Като изделие – в **Africa IBM, (0.8 mm ферити);**

- **полупроводникови Si памети**; статични RAM памети (John Schmidt, Fairchild, 1964 г. проектира 64-bit MOS p-канална статична RAM (SRAM);

- Fairchild предлага през 1968 т.нар. **SAM (Semiconductor Active Memory)** хибриден **мулти-чип модул** от 16 чипа с общ капацитет от 1024-bits.

- сходни **мулти-чип решения** - Computer Microtechnology, Intel, Motorola, напр. SMA 2001 (Texas Instruments);

- **монолитни решения** – изместват мулти-чип модулите;

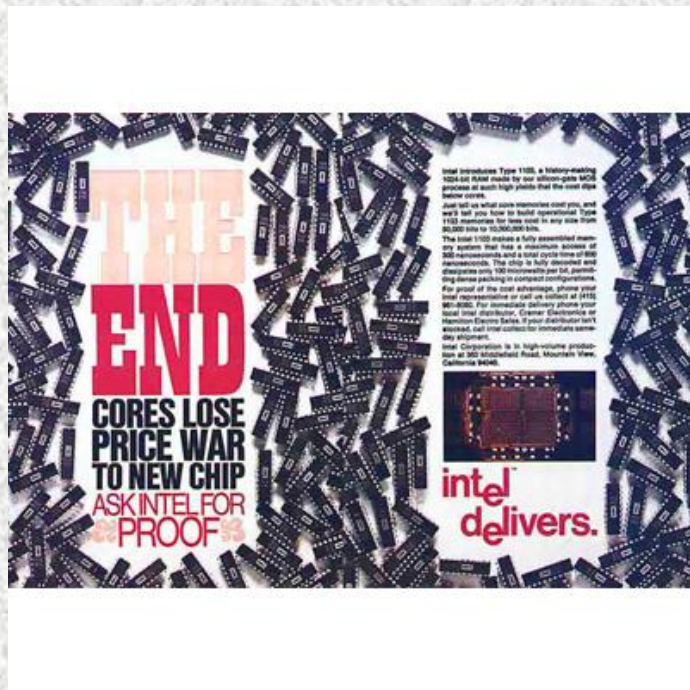


КОМПЮТЪРНИ ПАМЕТИ

- 1968 Lee Boysel (Fairchild) предлага структура на 256-bit **динамична RAM (DRAM) в PMOS технология** с цел намаляване размерите на чипа. Развитие – 1024-bit и 2048-bit DRAM - 1969 г.;
 - аналогични решения на DRAM - Advanced Memory Systems (AMS6001) използвайки **4 и 6 транзисторни клетки** (4-T, 6-T 3К);
 - Bill Regitz (Honeywell) предлага **3-транзисторна клетка**, произведена от Intel чрез p-канална MOS технология;
 - подобро решение (Ted Hoff, Bob Abbott, Bob Reed, Intel) - 1103. Предлага значително по-висока скорост и намаление на цена/1бит. От 1970 г. 1103 бързо заменя феритните памети в компютрите;
- Walter Krolkowski (Cogar) предлага **n-канална DRAM** през 1970 г., като IBM първа прилага тази технология на практика през 1972 г. в своите System 370/158.
 - с цел намаляване на консумираната мощност Robert Proebsting (Mostek) използва **йонно-имплантирани товарни резистори** в схемата МК4096 (16-pin корпус, 1973 г.);

КОМПЮТЪРНИ ПАМЕТИ

➤ през 1976 г. Mostek за първи път прилага **1-T DRAM 3K** (технология, патентована от IBM *Robert Dennard*, дизайн метод – Karl-Ulrich Stein, Siemens) за реализация на MK4116 (16K). Бързо предлагане на 64K DRAM от японски и американски производители още до края на 70-те години.



▪ на база *други физически принципи*:

- **FeROM** (използва фероелектричен слой вместо диелектрик) – алтернатива на Flash – до 10^{16} цикъла изтриване/запис, високо бързодействие, но ниска плътност и висока цена;

- **SONOS** (Silicon-Oxide-Nitride-Oxide-Silicon) – вид NVROM, много близка до Flash паметите,. Използва Si_3N_4 вместо poly-Si. Осигурява по-ниско напрежение на програмиране и брой цикли програмиране/изтриване, по-висока надеждност;

КОМПЮТЪРНИ ПАМЕТИ

- **MRAM** (Magnetoresistive RAM) – доближава се по параметри до Flash и DRAM и е прелюдия към т.нар. “Универсални памети”;
- CBRAM (**conductive-bridging RAM**) – 2004 г. Infineon Technologies. Цел – повишаване плътността и по-ниска консумация, надеждност спрямо Flash паметите. Варианти NEC (Nanobridge), Sony (Electrolytic). Всички са базирани на принципа **Programmable Metallization Cell** (PMCm) на NVMOS, разработен в Arizona State University (Axon Technology);

---- други ПП решения с повишена плътност ---

- **Z-RAM** (**zero capacitor RAM**) – разработва се от Innovative Silicon Inc. Показатели близки до 6-T SRAM 3К, но използва само 1 транзистор: значително по-висока плътност при подобро бързодействие (Cache памети). Плътност по-висока от DRAM. Експериментални серии;

- **TTRAM** (**twin-transistor RAM**) - близка до 1-T DRAM, но *използва не отделен капацитет*, а т.нар. Floating body effect при схемите от типа SOI. Капацитетът е между транзистора от 3К и подложката (изолатор). Предлага по-висока плътност от стандартната DRAM. За момента има висока цена – изготвя се само на “leading edge” SOI производствени линии.

КОМПЮТЪРНИ ПАМЕТИ – ОБОБЩЕНИЕ

- ❑ до 50-те год.: **вакуумни** (Williams-Kilburn) **тръби** – ниска надеждност;
- ❑ **Drum памети**, drum machines (50-те, 60-те години): изделие /метален цилиндър с ферромагнитно покритие или памет от капацитивен тип/ с вход харт.лента/перфокарта. Надеждни за времето, бавни, висока конс.,ниска плътност;
- ❑ **Феритни памети**, core memories (60-70-те години) – масово в комерсиални изделия. Висока цена (сложен монтаж), ниска плътност;
- ❑ **Полупроводникови памети на база Si:**
 - **мултичипни решения** (Fairchild, 1968 г.): PMOS SRAM решения. По-висока плътност, ниска цена, повишено бързодействие, надеждност;
 - **монолитни решения** на база PMOS технология (края на 60-те и нататък). На база DRAM 4/6 PMOS транз.клетки, 3-T DRAM;
 - началото на 70-те год. DRAM на база NMOS транзистори. 3-T DRAM. Висока скорост.
 - **1-DRAM памети** (Р.Денард, 1970, IBM) – доминиращо решение на ЗК в ПП памети;
 - scaling на размерите на транзисторите до момента. Устойчиви технологии до 28nm
Ограничения за формиране на канал до около 20nm.
- ❑ **полупроводникови памети с други ПП материали:** GaAs технологии, SONOS клетки (друга подложка), на база хетросъединения. Цел – използване повишената подвижност на токоносителите;
- ❑ **на база други материали** (магн.слоеве, FEROM, MRAM, CBRAM,) и принципи (single-electron transistor, Infineon), други клетки (TTRAM, ZRAM) – по-висока плътност. Цел – повишено бързодействие за Flash памети. NVRAM с близки до DRAM параметри. Проблем – технологичност, цена.

КОМПЮТЪРНИ ПАМЕТИ

Основни задачи при развитието (технологично и като физически принципи):

- увеличаване на бързодействието;
- намаляване цената на 1-bit информация;
- намалена заемана площ;
- подобрена технологичност (рандеман);
- преодоляване на *недостатъка “енергозависимост”* – **NVM се доближават до параметрите на енергозависимите (SRAM, DRAM)**;
- да се преодолее тенденцията на все по-голям дял на процесорната памет в крайното устройство (до около 90% от чипа през 2012 г. при използване на същия тип ЗК).

“съревнование” – микропроцесор (относително по-бавно устройство) и памет (бърза).

Няколко процесора да ползват обща памет – при многоядрени процесори – системи с обща (shared) памет. Уплътнява се ресурса на паметта като бързодействие.

Основни параметри на КП

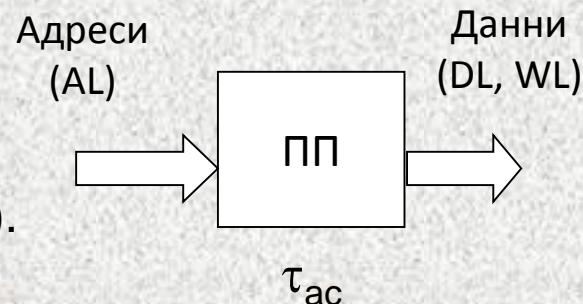
- **Обем на паметта** (брой ЗЕ);
- **Дължина на думата L** ($L=4,8,9,16,18,32,64$ бита);
- **Организация** – обем x брой разряди (битове) – напр. 64К x 8
- **Бързодействие:**
 - **време за достъп** (access time τ_{ac}) – времето от подаването на адреса на ЗК до появата на валидни данни в изхода на схемата; от 20-10 μ s (преди) до 70-5ns (в момента). Тенденция x ps.

Speed, more speed and still more speed – основно изискване!

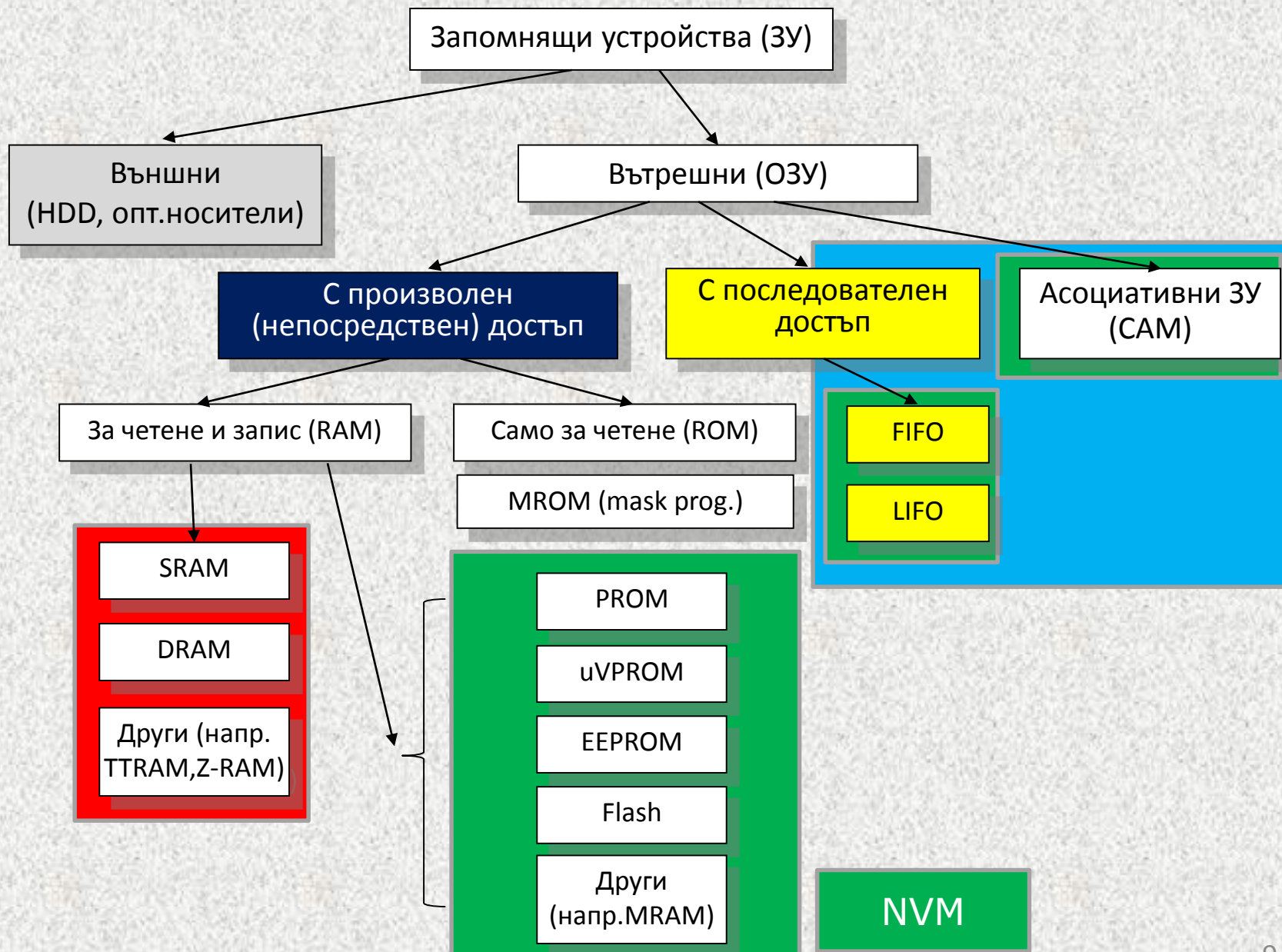
- τ_{cycle} **цикъл запис/четене** – общото време за запис/четене (подаване на адрес, сигнал за четене/запис, избор на схема и данни).

$$\tau_{cycle} = 2 \cdot \tau_{ac}$$

- **Консумирана мощност** – дава се при достъп до една ЗК и средна стойност за цялата памет (от порядък на x10 mW - SRAM). Зависи от конкретния вид и режим на работа.



Класификация



Класификация (друг начин)

За четене и запис (RWM)		Неразрушимо четене и запис	Само за четене
С произволен (непосредствен) достъп / Random Access) SRAM DRAM	С не-произволен достъп (Non-Random Access) LIFO FIFO Регистри CAM (асоциативни)	PROM EPROM E ² PROM Flash	MROM

Според използваната технология за производство:

- биполярни;
- MOS (PMOS, NMOS), CMOS (доминиращи: висока плътност);
- други: BiCMOS, на база SOI технология;
- на база неполупроводникови материали: FEROM, CBRAM.

Сравнителен анализ – RAM памети

DRAM (dynamic random access memories, динамични RAM):

- максимално висока плътност на разполагане на елементите;
- най-ниска цена на 1 bit информация;
- относително невисоко бързодействие;
- най-голям ръст на производство през последните 30 години;
- най-висок общ обем от всички произвеждани ПП;

SRAM (static random access memories, статични RAM):

- около 10 пъти по-ниска плътност на елементите спрямо DRAM;
- ниска статична консумация;
- високо бързодействие (малко време на достъп до ЗК);
- облекчен достъп (опростена схемотехника на схемите за достъп).

NVM (Non-Volatile Memories)

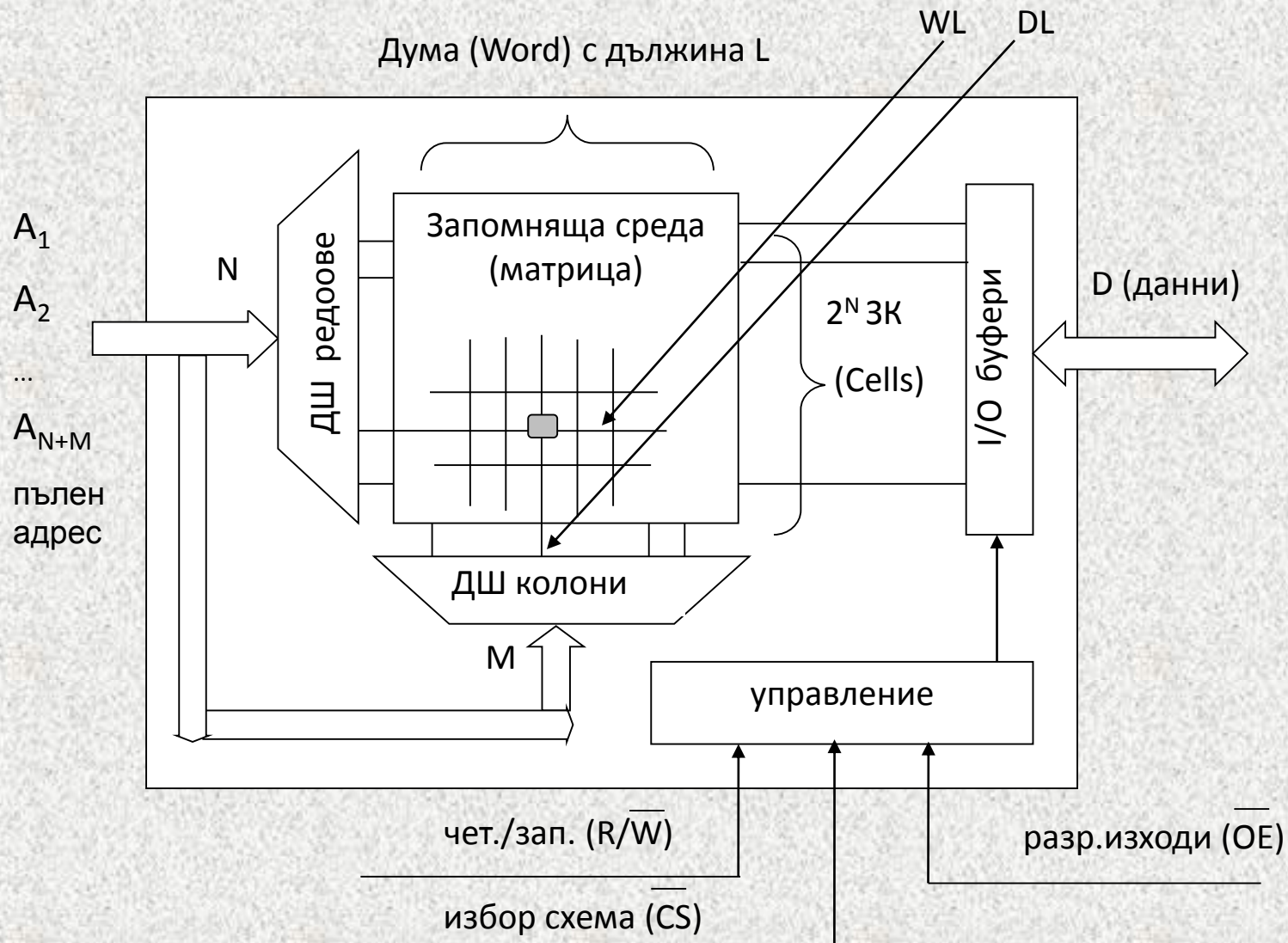
памети с неразрушима информация (при прекъсване на захранването запазват записаната в тях информация).

EPROM...1970 (вследствие изобретяването на технология с “плаващ”poly-Si гейт), още UVPROM;

EEPROM (electrically erasable PROM, E²PROM) – позволяват директно on-circuit програмиране на паметта;

Flash памети – електрически програмируеми памети (на база EEPROM), където цели области от паметта могат да бъдат изтривани едновременно. Бърз ръст на производството и обеми до няколко стотин GB (понастоящем - 128GB ↑).

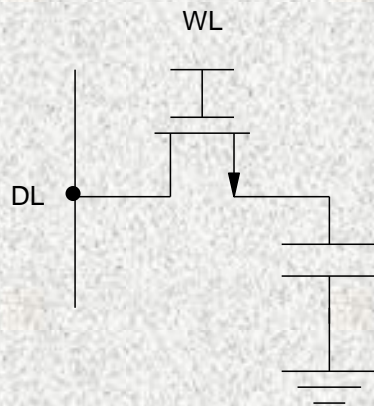
Структура на памет с произволен достъп



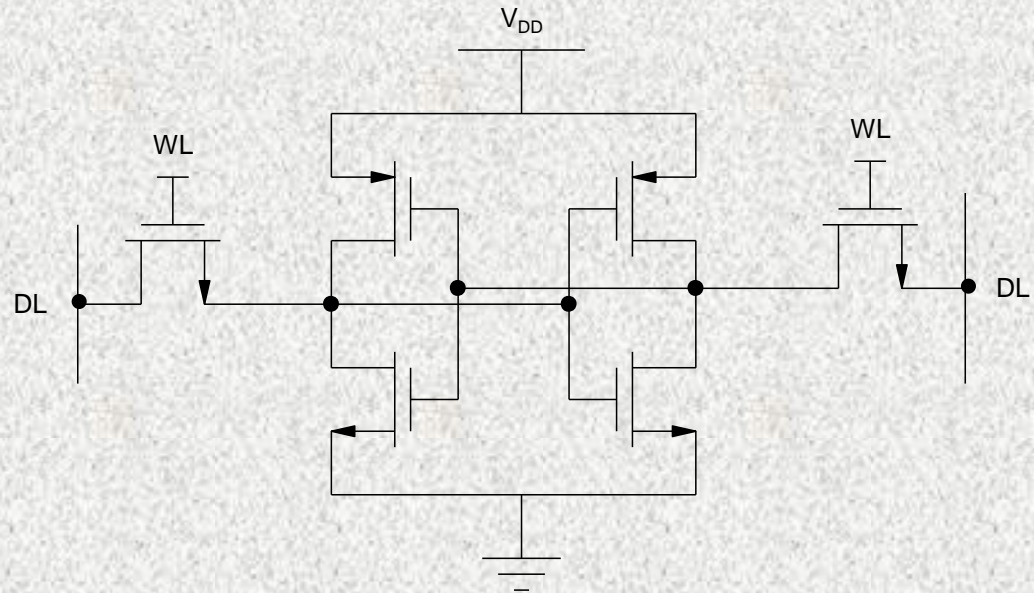
- **Запомняща среда** – на база тригери (SRAM) или други специфични транзисторни структури (DRAM);
- Адресни шини: $A_0 \dots A_{F-1}$ – адресират общо 2^F ЗК с дължина на думата L .
 $F=M+N$ (общ брой адресни шини: M за адресиране по редове и N за адресиране по колони).
Ако имаме $1024 (2^{10})$ ЗК, то за адресирането им са необходими $F=10$ АШ;
- при нарастване обема на паметта (броят АШ е ограничен) :
 - *последователно подаване на 2 или повече такта*, мултиплексирано – напр. при $F=20$ първи такт $A_0 \dots A_9$ (1-ви такт), $A_{10} \dots A_{19}$ (2-ри такт);
 - RAM със сериен адрес (с допълнителен регистър само през 1 АШ).
- *Всяка памет – при четене от нея → кодов преобразувател;*
- \overline{CS} (chip select) – избор на схема (избрана при ниско ниво $\overline{CS}=0$);
- $\overline{R/W}$ (read/write) – четене запис (при $\overline{R/W}=0$ – запис), още – \overline{WE} (write enable);
- \overline{OE} (output enable) – разрешен/забранен изход;

Схемотехника на най-често използваните запомнящи елементи (ЗЕ)

DRAM (1-T ЗЕ)



SRAM CMOS (6-T ЗЕ)

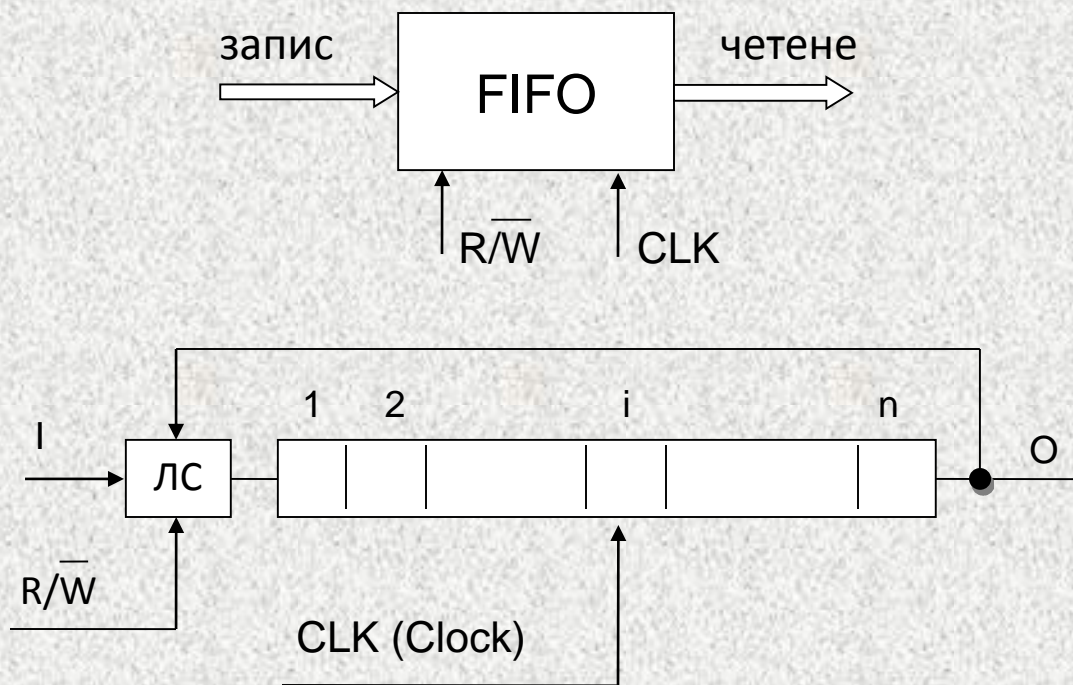


Памети с последователен достъп

Паметите биват още: адресни и безадресни.

Безадресни – чрез конкретен механизъм (*FIFO*, *LIFO*) или по признак за достъп без конкретен адрес (*асоциативни*).

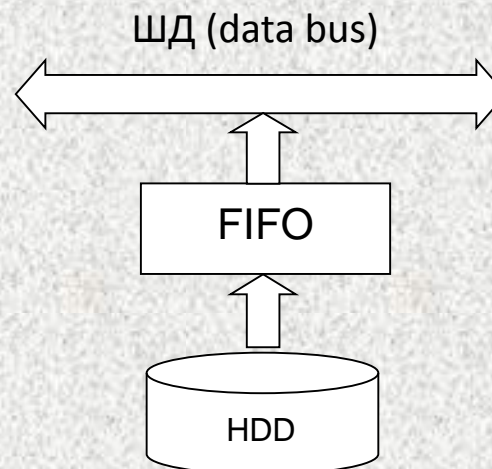
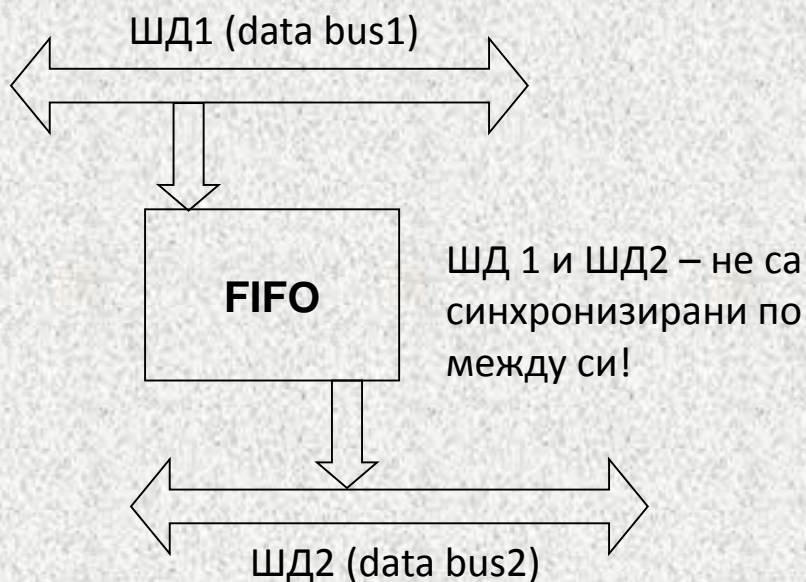
- **FIFO (First-In First-Out)** – първи “влязъл” първи излязъл. При тях първо се чете първият бит записана информация. Асоциация → “Кюнец”.



Памети с последователен достъп

Приложение на FIFO паметите:

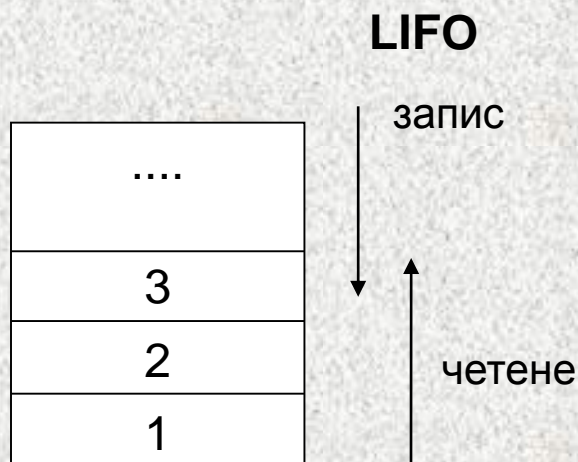
- При монитори – за четене на информация в процеса на визуализация;
- За трансфер на “подредена” информация **между взаимно несинхронизирани по между си шини /устройства/.**



Памети с последователен достъп

- **LIFO (Last-In First-Out)** – последен влязъл първи излязъл. При тези памети първи се чете последния записан бит информация.

Асоциация → “Кофа”.



Приложение: при Stack паметите (бърз достъп до данни). При обработка на прекъсвания в ЕМК

Асоциативни памети (Content-Addressable Memories, CAM)

CAM (още “асоциативен масив”) – използва се в някои продукти, в които се извършва търсене с висока скорост.

Структура – специфичен ЗЕ с допълнителни схеми И,ИЛИ и др. За определяне на конкретния признак. Съществуват т.нар. *Асоциативни процесори* (комерсиални компютри – напр. Goodyear STARAN).

Optical Internetworking Forum (OIF) → Serial Look Aside (SLA) interface agreement (опит за налагане стандарти за CAM обмен на данни, края на 2007 г.)

EA = Адрес + признак

Когато думата, съвпадаща с признака се открие, CAM връща адрес(и). Може да се връща и стойността или част от самата дума. *Хардуерен еквивалент на софтуерния термин “асоциативен масив”.*

Cache паметта – асоциативна памет. Използва се от CPU (ЦП).

- Висока скорост (по-висока от тази на обикновена RAM);
- Относително висока цена - за всеки бит има допълнителна асоциативна схема за сравнение.

	D	P
A1	D1	P1
A1	D2	P2
A2	D3	P1
A2	D4	P2



Пример: При обработка на сегмент от данни, разположен в паметта с голям обем.

$$EA = A_L + P_i$$

Особено ефективни при работа в голямо адресно пространство.
 Бързи, но със сложни поддържащи (за търсене по признак) схеми.