

## **5. ПРОГРАМИРУЕМИ АНАЛОГОВИ МАТРИЦИ (FPAА). ПРИЛОЖЕНИЕ**

Програмируемите аналогови матрици (Field Programmable Analog Array – FPAА) са програмируеми аналогови интегрални схеми базирани на SC технология, които могат да бъдат конфигурирани не само в процеса на проектиране на дадено устройство, но и по време на работа. Също както програмируемите цифрови матрици FPGA програмируемите аналогови матрици FPAА осигуряват възможности за икономично и сравнително бързо проектиране на сложни електронни схеми. Основните елементи във вътрешната област на FPAА са конфигурируемите аналогови блокове (Configurable Analog Block – САВ), които се състоят от операционни усилватели, набор от програмируеми елементи и трасировъчни блокове с трасировъчни канали, позволяващи връзки между различни FPAА вътрешни структури. Интензивното използване на FPAА за реализация на разнообразни аналогови и аналогово-цифрови функции започна след появата на първите масово произвеждани интегрални схеми от този вид снабдени с развойни системи. В сравнение със специализираните интегрални схеми (Application Specific Integrated Circuits – ASIC) програмируемите аналогови матрици FPAА имат, например по-тясна работна честотна лента и в някои случаи по-голяма консумация, но се характеризират с две основни предимства – по-голяма степен на универсалност и функционалност. Първото предимство е свързано с това колко вида конфигурируеми аналогови модули (Configurable Analog Module – САМ) могат да се реализират, а второто – колко големи са възможностите на САМ. Всъщност FPAА могат да се разглеждат като междинен вариант при реализацията на традиционните електронни устройства с дискретни елементи или специализирани интегрални схеми. Развитието на FPAА и FPGA е взаимно свързано тъй като съвременните електронни системи интегрират аналогови и цифрови функции. Така например през последните години FPAА схеми включват някои конфигурируеми аналогово-цифрови и цифрово-аналогови блокове, което позволява за прости логически функции да не се използват външни FPGA схеми. Интегрални схеми от този вид са динамично програмируемите сигнални процесори (Dynamically Programmable Analog Signal Processor – dpASP) на фирмата Anadigm. Стремещът да се обединят предимствата на двата вида програмируеми матрици довежда до създаването и на цели програмируеми системи върху чип (Programmable System-on-Chip – PSoC).

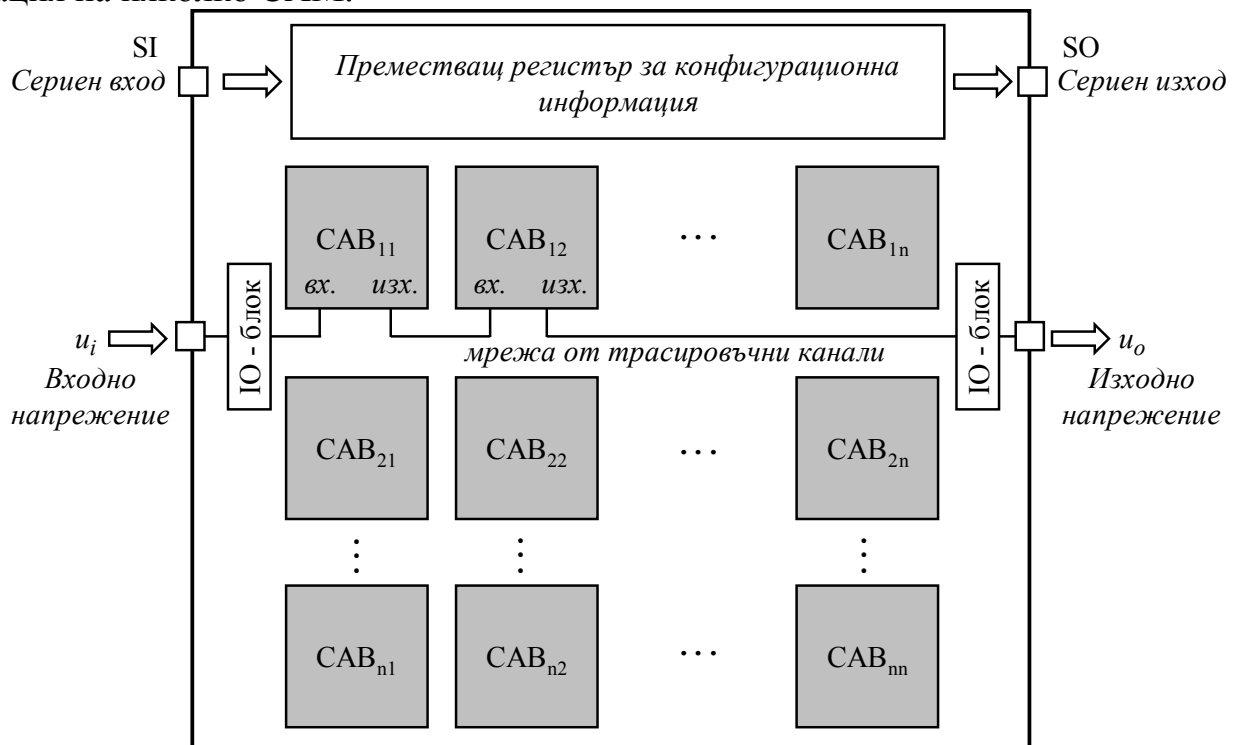
### **5.1. Архитектура на програмируеми аналогови матрици**

Архитектурно FPAА наподобяват някои от каналните PSoC с блокова архитектура. В тяхната вътрешна област са разположени конфигурируемите аналогови блокове (Configurable Analog Block – САВ), между които преминават тра-

*Автор: И. Пандиев*

сировъчни канали (interconnection lines), а в периферията са разположени аналогови входно-изходни блокове (analog input/output block – AIOB) с активни елементи. Пример за опростена архитектура на FPAА е показана на фиг. 5.1, прилагана от фирмата Anadigm в серията AN. В архитектурата могат да бъдат включени САВ с различна степен на сложност. Вътрешните конфигурируеми аналогови блокове се характеризират с два основни параметъра – зърненост и функционалност. Първият параметър е свързан в това колко малки са отделните модули, от които се сглобява схемата, а вторият – колко големи са възможностите на блока. САВ се изграждат по следните начини:

- чрез групи от превключваеми кондензатори и локални електронни ключове се управлява пътя на входния сигнал към операционен усилвател с програмируема ООВ. Това са САВ с ниска степен на сложност;
- комплексни САВ, съдържащи в себе си голям брой елементи за реализация на няколко САМ.



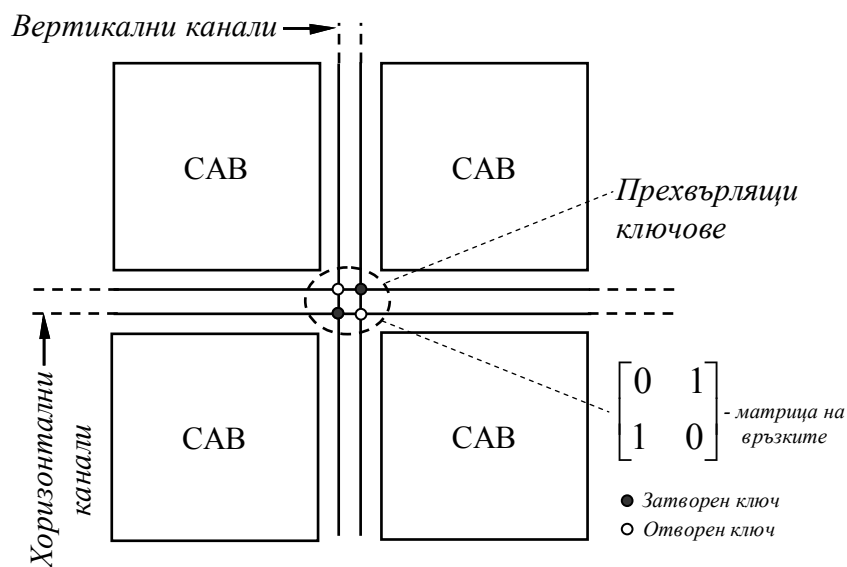
Фиг. 5.1. Опростена архитектура на FPAА.

Дребнозърнестата структура на САВ дава възможност за по-ефективно използване на вътрешната схема на FPAА. Същевременно функционалността на САВ е ниска, което изисква изграждането на сравнително сложна система от връзки с голям брой програмируеми точки, реализирани с програмируеми ключове (programmable switches – PS). При това с един САВ може да се реализира само една аналогов модул, например усилвател, интегратор или S/H. Въз основа на САВ с дребнозърнеста структура се получават FPAА от първо поколение.

Едрозърнестата структура на САВ е с висока функционалност, но ефективността на използването ѝ е ниска. Едрозърнестите САВ са в основата на реализацията на FPAА от второ поколение.

Пример за FPAА от първо поколение е AN10E40 на Anadigm, а представители на FPAА от второ поколение са AN120E04 и AN131E04 с техните усъвършенствани схемни варианти AN220E04 и AN231E04.

Мрежата от хоризонтални и вертикални трасировъчни канали осигурява връзките между конфигурируемите аналогови блокове и връзките на аналоговите блокове с входно-изходни блокове. Хоризонталните и вертикалните канали могат да бъдат свързани чрез програмируеми прехвърлящи ключове (programmable cross-over switches), както е показано на фиг. 5.2. Позициите на ключовете се управляват от реконфигурируеми връзки, реализирани чрез вътрешни статични RAM клетки (SRAM cells). В блока от SRAM клетки е записана в двоичен вид матрица на връзките. Всеки елемент от матрицата съхранява Булева стойност, която определя дали даден ключ, свързващ хоризонтална с вертикална линия е затворен или отворен. FPAА може да приема конфигурационна информация в двоичен цифров вид от микроконтролер чрез серийния си вход (SI) и да отдава информация чрез серийния си изход (SO).

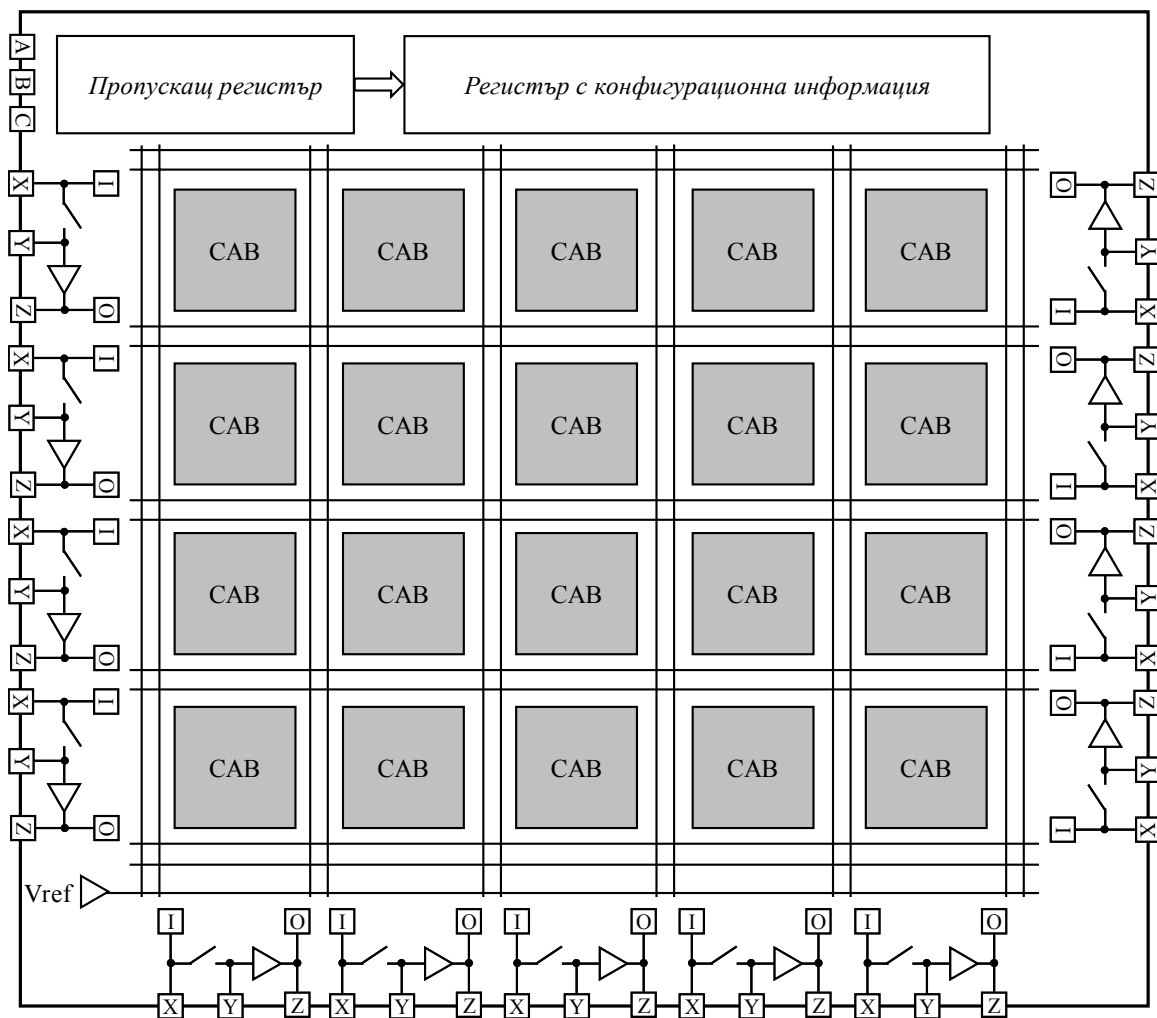


**Фиг. 5.2.** Трасировъчни канали и прехвърлящи ключове в FPAА с дребнозърнести САВ.

Аналоговите входно-изходни блокове (АІОВ) осигуряват интерфейса между схемата като цяло и между вътрешните конфигурируеми аналогови блокове. Чрез АІОВ може да се обменя аналогова информация. АІОВ конфигурирани като входи се характеризират с голямо входно съпротивление като входните токове са с много малки стойности, а АІОВ конфигурирани като изходи имат малко изходно съпротивление и могат да се разглеждат като източници на напрежение. Освен това някои АІОВ на FPAА имат вътрешен диференциален усилвател и/или усилвател с автоматична корекция на нулата. Всички вътрешни FPAА блокове също работят с напрежения (voltage-mode operation). При това генерираните САМ, като усилватели, суматори и диференциатори са схеми с напрежителен вход и напрежителен изход.

### 5.1.1. Програмируеми аналогови матрици с дребнозърнеста структура на САВ

Типичен представител на FPAА с дребнозърнеста структура на САВ е AN10E40 на фирмата Anadigm. На фиг. 5.3 е показана архитектурата на AN10E40. Основните елементи във вътрешната област на AN10E40 са конфигурируемите аналогови блокове. AN10E40 включва 20 САВ разположени в матрица от четири реда по пет блока (4×5). Около матрицата от САВ са разположение 13 програмируеми аналогови входно/изходни блокове. В долната част на вътрешната област е разположен програмируем генератор на опорно напрежение. За осъществяване на глобални връзки между САВ и входно/изходните блокове в програмируемото поле има 10 хоризонтални трасировъчни канала и 12 вертикални трасировъчни канала.

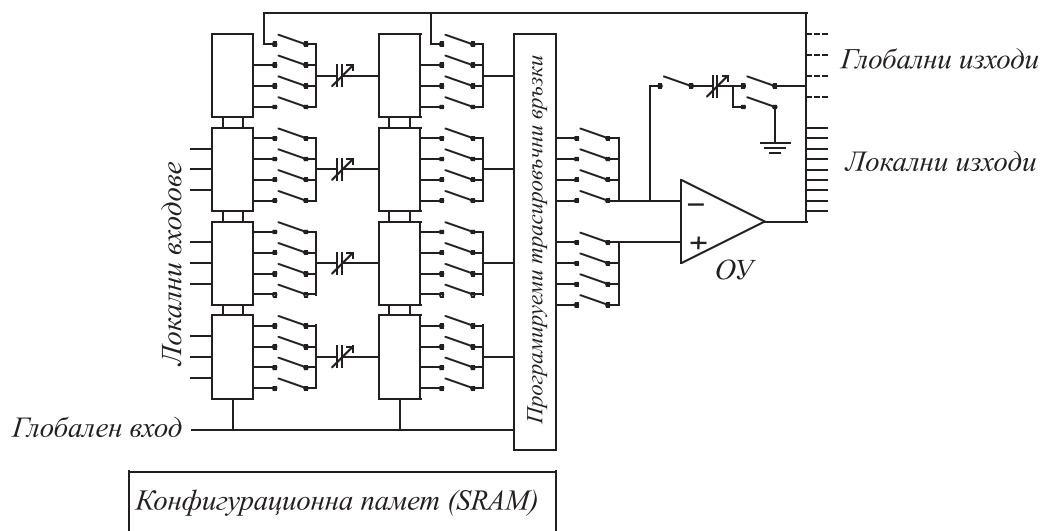


Фиг. 5.3. Архитектура на FPAА AN10E40 с двадесет дребнозърнести САВ.

Входният пропускащ регистър с регистъра за конфигурационната информация работят съвместно, когато постъпват данни от управляващото устройство, например микроконтролер. Конфигурационната информация се записва във вътрешната статична RAM (SRAM). Посредством информацията, записана в

паметта се задава функцията и параметрите на отделните САВ. Най-лесно програмирането и тестването на схеми с AN10E40 се изпълнява с предлаганата от производителя развойна система, която има комуникационен канал към персонален компютър. Такива развойни системи включват специализирана печатна платка с цокъл за интегралната схема и програмна система Anadigm Designer. Програмната система е с функционални възможности за изчертаване на електронни схеми с елементи и САМ примитиви от стандартна библиотека, симулация на получената схема и програмиране на реална FPAА ИС.

На фиг. 5.4 е показана структурата на САВ в AN10E40. Той съдържа един ОУ, 5 променливи кондензатора, избирани с помощта на 9 комутиращи матрици, както и локални и глобални входове и изходи. Конфигурационната информация в САВ се съхранява в статична SRAM.



**Фиг. 5.4.** Структура на САВ в FPAА AN10E40.

При изграждане на електронна схема с помощта на един САВ в AN10E40 може да се получи само един програмируем аналогов модул САМ, който изпълнява определена функция. Конфигурируемите аналогови блокове се формират при затваряне на определени ключове във входната верига на ОУ и в ООВ. По този начин се получават набор от електронни схеми, съставени от един ОУ и няколко превключваеми кондензатори. По-конкретно САВ в AN10E40 реализират усилватели, суматори, S/H (Т/Н) схеми, активни филтри, еднополупериодни и двуполупериодни изправители, компаратори, тригери на Шмит, ограничители, интегратори, диференциатори и източници на опорно напрежение.

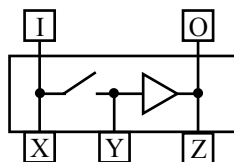
Връзките между конфигурируемите аналогови блокове и връзките с входно-изходни блокове се осъществяват чрез локалните и глобалните входове и изходи. Изходният сигнал на САВ може да се свърже към входовете на 8 съседни блокове. Всеки САВ има един глобален вход и четири глобални изхода. Изходният сигнал на САВ може да се подаде или към двата съседни вертикални канала или към двата хоризонтални канала. Глобалният вход може

да се управлява от двата съседни вертикални канала или от двата съседни хоризонтални канала. Връзки към програмируемия източник на опорно напрежение могат да се осъществят само чрез хоризонталните и вертикалните глобални трасировъчни канали.

Тактовият сигнал CLOCK (извод 70 на AN10E40) за осигуряване на работата на конфигурируемите аналогови блокове се получава от външен импулсен генератор. Максималната честота на тактовия сигнал е  $20\text{MHz}$ . Във вътрешната област на FPAА посредством делител и формирувател тактовият сигнал се разделя на 4 двойки незастъпващи се импулсни поредици, които се подават към всеки САВ. Максимално допустимата честота на тактовия сигнал за получените САМ е  $1\text{MHz}$ . Тактовият сигнал CLOCK не е свързан с тактовия сигнал CFG\_CLK (извод 4 на AN10E40), използван при серийното предаване на конфигурационната информация. Двата тактови сигнала могат да бъдат с различна честота.

Всички аналогови сигнали в матрицата от САВ се отнасят спрямо половината от захранващото напрежение (Voltage Mid-Rail – VMR), обикновено със стойност  $+2,5V$  при захранващо напрежение  $+5V$ . Напрежението VMR се генерира от вътрешен източник на опорно напрежение.

В периферията на вътрешната област на FPAА са разположени 13 аналогови входно-изходни блокове (фиг. 5.5). Изводи I и O са обозначени като аналогов вход и изход. Външните изводи X и Y са съответно небуфериран и буфериран вход, а извод Z е буфериран аналогов изход.

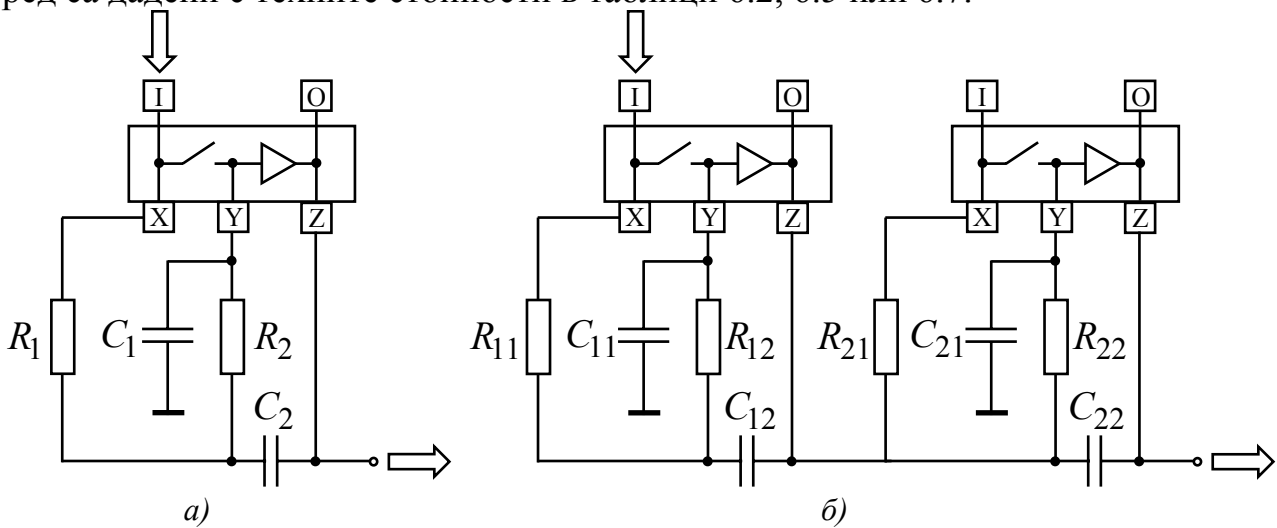


Фиг. 5.5. Аналогов входно/изходен блок на FPAА AN10E40.

Тъй като матрицата от САВ е базирана на схеми с превключваеми кондензатори изходният сигнал от FPAА може да има нежелани отскоци и стъпала. За изглаждане на изходния сигнал обикновено в изхода на FPAА се включва нискочестотен активен RC филтър на Селен-Кий от първи или от втори ред (вж. т. 6.5.2).

Лесен начин за реализация на изглаждащи нискочестотни филтри е чрез използване на вградения буфер и свободните изводи X, Y и Z на всеки от входно/изходните блокове. На фиг. 5.6а и фиг. 5.6б са показани съответни нискочестотен филтър от първи и втори ред, реализирани със схемата на Селен-Кий. Понеже буферите са с коефициент на предаване по напрежение единица коефициентът  $\alpha$  се избира равен на единица (вж. формула (6.28а)). Тогава предавателната функция за филтърните звена се опростява и добива вида, даден с формула (6.28б). При изграждане на схемата резисторите и кондензаторите са външни елементи и определят основните параметри. Обикновено при изграждане на схемите се използват керамични кондензатори. За оразмеряване на

филтрите могат да се използват формулите, свързани с предавателната функция (6.28б). Коефициентите  $a_i$  и  $b_i$  на звената на различните типове филтри до 10 ред са дадени с техните стойности в таблици 6.2, 6.5 или 6.7.



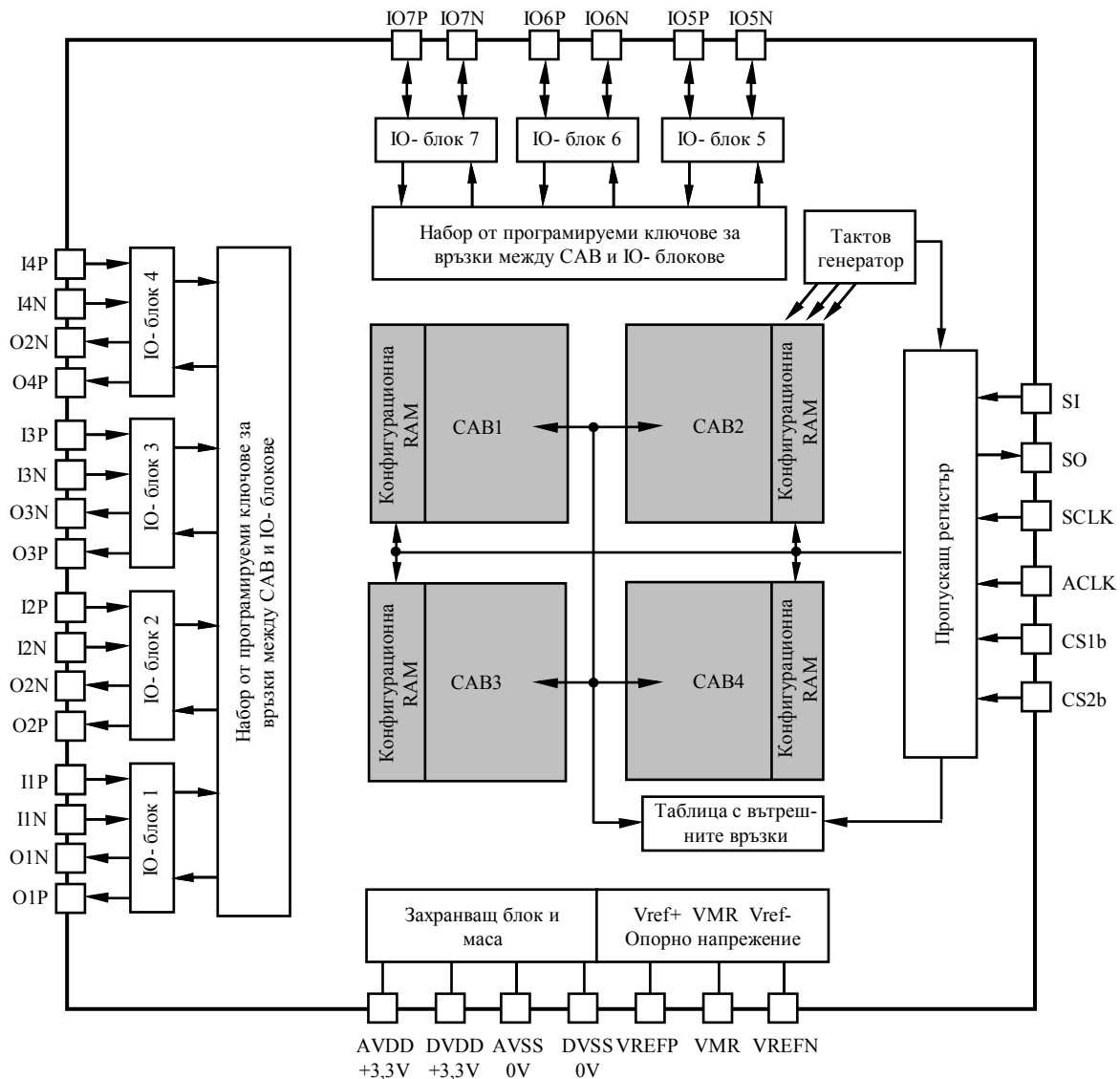
**Фиг. 5.6.** Базиран на вътрешния буфер от входно/изходните блокове на AN10E40 активен нискочестотен филтър: а) – схема от първи ред; б) – схема от втори ред.

### 5.1.2. Програмируеми аналогови матрици с едрозърнеста структура на САВ

Сред различните устройства и технологии на пазара [5.3-5.5, 5.7], фирмата Anadigm предлага интересен вариант с динамично програмируеми аналогови сигнални процесори (dynamically programmed Analog Signal Processors – dsASP), базирани на FPAА с едрозърнеста структура на САВ. Типичен представител на dsASP с едрозърнестата САВ е AN231E04. Във вътрешната структура на AN231E04 са разположени 4 САВ, между които преминават трасировъчните канали, а в периферията са разположени програмируеми входно-изходни блокове и пропускащ регистър на конфигурационната информация. На фиг. 5.7 е показана архитектурата на AN231E04. Различните схемни конфигурации се получават чрез манипулиране на електронни ключове между набор от елементи в рамките на четирите конфигурируеми аналогови блокове.

Програмирането и тестването на схеми с няколко вида dpASP и FPAА, включително и AN231E04 се изпълнява с предлаганата от производителя развойна система AN231K04-DVLP3 (Anadigm 3.3volt development kit), която има комуникационен канал към персонален компютър. Програмната система включва специализирана печатна платка с цокъл за интегралната схема, кабел за сериен интерфейс (RS232 или USB) и програмна система AnadigmDesigner2. Програмната система е с функционални възможности за изчертаване на електронни схеми с елементи и САМ примитиви от стандартна библиотека, симулация на получената схема и програмиране на реална FPAА или dpASP ИС. Програмната система AnadigmDesigner2 е с функционални възможности на типична EDA система. AnadigmDesigner2 има възможности за изчертаване, съхраняване на графичното описание, симулация, визуализация на резултатите и

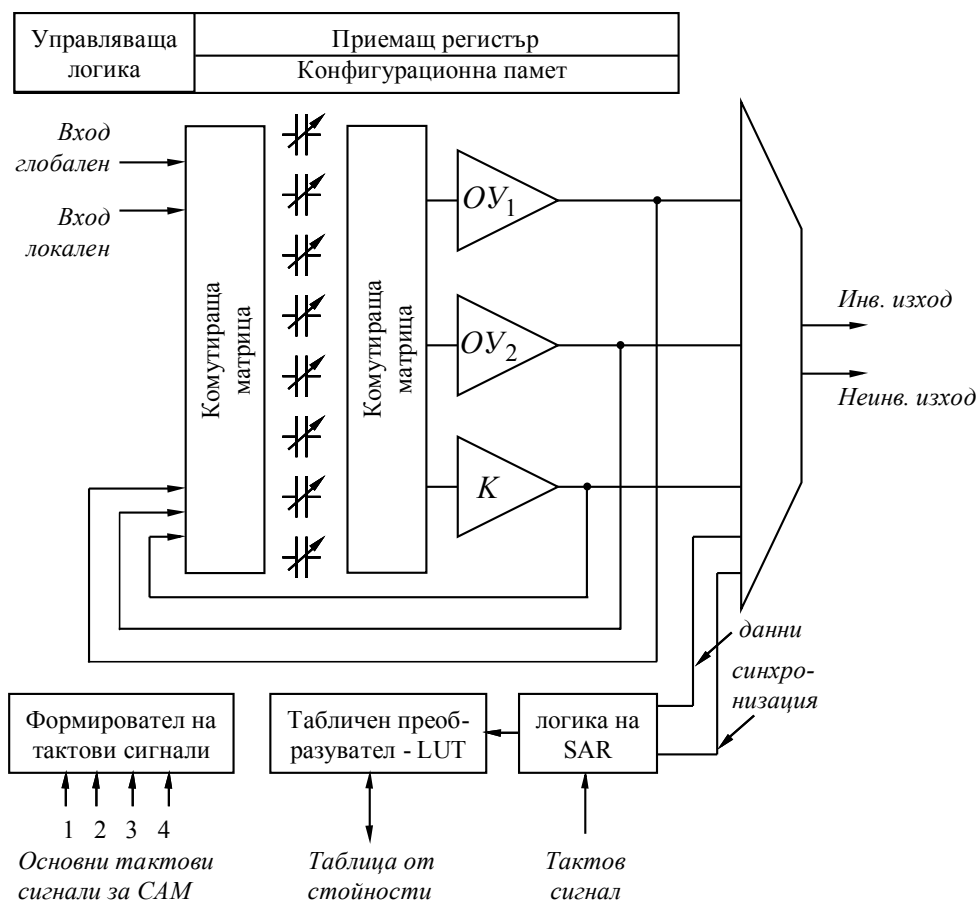
генериране на конфигурационна информация за FPAА схема. Освен към библиотеката могат да се добавят аналогови модули, допълнително разработвани от производителя.



Фиг. 5.7. Архитектура на FPAА AN231E04 с четири едрозърнести САВ.

Всеки САВ в AN231E04 съдържа два операционни усилвателя със симетричен вход и изход, 8 матрици от променливи кондензатора, избирани с помощта на две комутиращи матрици, компаратор на напрежение и един регистър за последователно приближение (SAR). На фиг. 5.8 е показана вътрешната структура на един от конфигурируемите аналогови блокове. Освен основните елементи използвани за реализация на аналогови модули, САВ съдържа управляваща логика със SRAM памет и формирова̀тел на тактови сигнали. САВ има директна връзка с табличния преобразувател (Look-Up Table – LUT) и регистъра за последователни приближения (SAR), използвани за реализация нелинейни източници на напрежение, управляван с напрежение и 8-разреден АЦП.



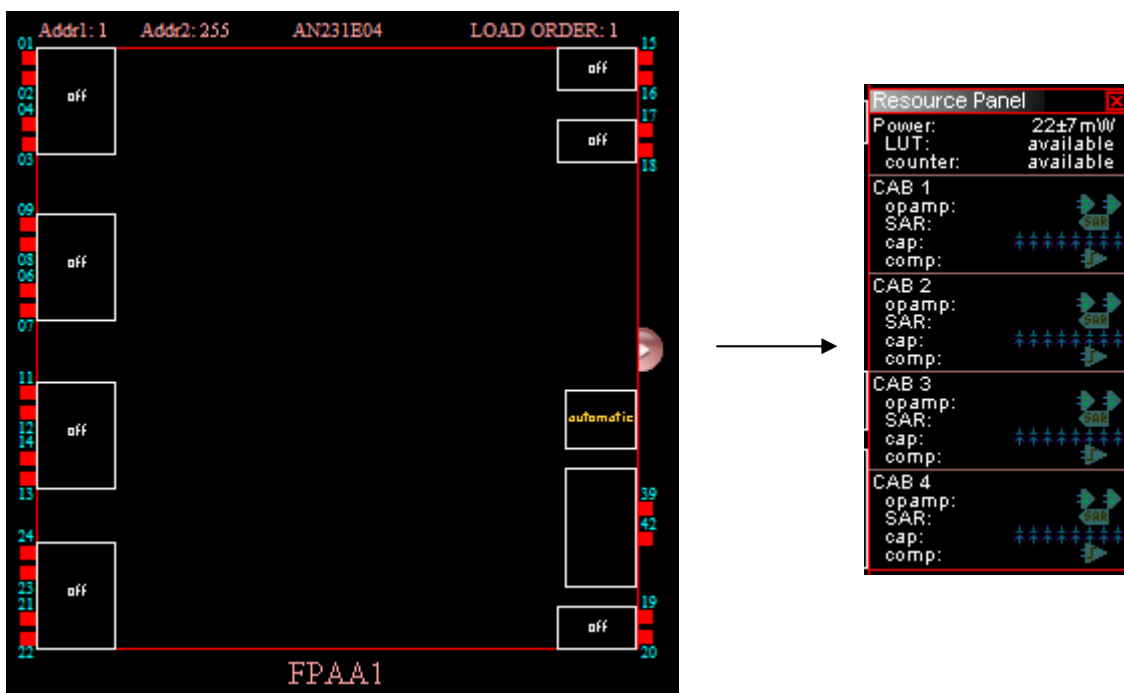


Фиг. 5.8. Структура на САВ в FPAА AN231E04.

В програмната среда Anadigm Designer2 използвана за изграждане и тестване на електронни схеми с AN231E04 при активиране на репера за първи извод се отваря прозорец, в който схематично са показани елементите на всеки САВ (фиг. 5.9). Елементите, които не се използват в САМ са задимени, докато останалите са с характерен цвят. На фиг. 5.10 е показана примерна аналогово-цифрова схема, базирана на FPAА с прозореца на ресурсите. Всички елементи са представени с нива на сивия цвят, като използваните елементи от САВ1 и САВ2 са оградени с прекъсвана линия. Използваните операционни усилватели би следвало да се виждат в светло зелен цвят, SAR и компараторът в жълт цвят, а кондензаторите в светло син цвят. Допълнително в горната част на прозореца на ресурсите е дадена стойността на консумираната електрическа мощност в  $mW$ , използваемостта на табличния преобразувател (свободен или използваем) и използваемостта на двоично-десеичния брояч. Така например при реализация на генератори, произвеждащи периодични сигнали с произволна форма, се използват както табличният преобразувател така и двоично-десеичният брояч.

AN231E04 има 7 диференциални входно/изходни блока, всеки от които може да бъде използван като вход или изход. 4 от 7-те входно/изходни блока имат интегриран диференциален усилвател. Входните и изходните изводи на усилвателя са свободни и както в схемата на AN10E40 с помощта на външни

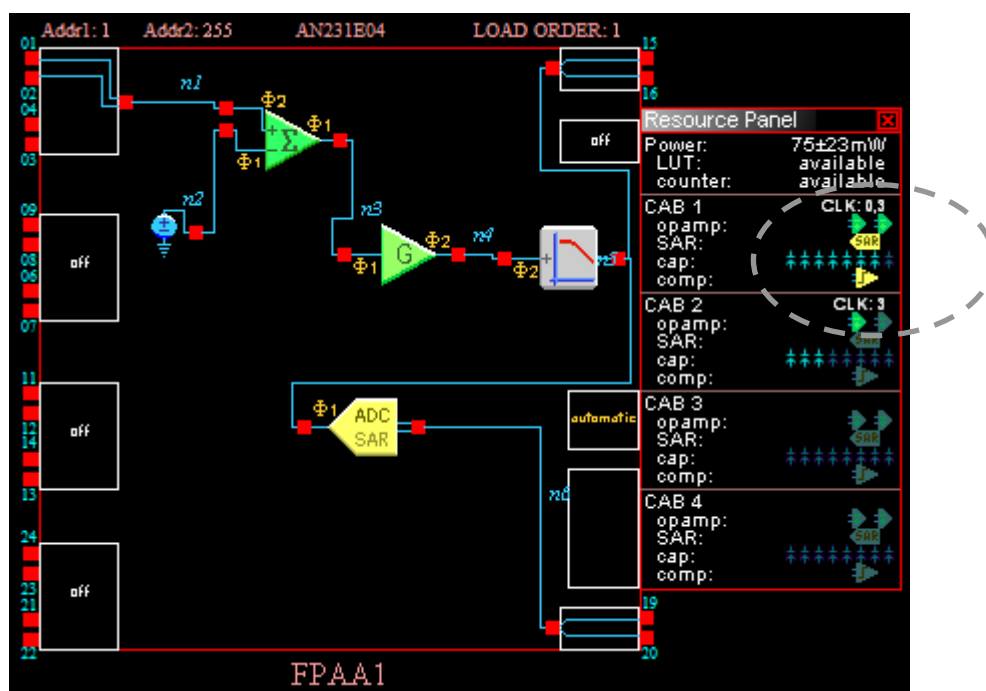
резистори и кондензатори може да се реализира усилвател или НЧФ. Така полученият усилен и филтриран сигнал не може директно да се подаде към вътрешността на ФРАА. За да се подаде към схемата, реализирана в ФРАА, трябва сигналът да бъде доведен до друг входно/изходен блок, който да се конфигурира като вход. 3 от 7-те входно/изходни блока имат усилвател с автоматична корекция на нулата. При използване на входен усилвател с автоматична корекция на нулата може значително да се намали входното напрежение на несиметрия. Това е особено полезно за приложения, където постъпващият сигнал е много слаб и изисква входен усилвател с голям коефициент на усиление. Такива са случаите, когато трябва да се усилят и преобразуват например биологични сигнали. Всички трасировъчни канали във вътрешната област на ФРАА са диференциални двойки. Това осигурява ефективно потискане на входния синфазен сигнал.



**Фиг. 5.9.** Програмируемо поле на AN231E04 с прозорец, в който схематично са показани елементите на четирите конфигурируеми аналогови блокове.

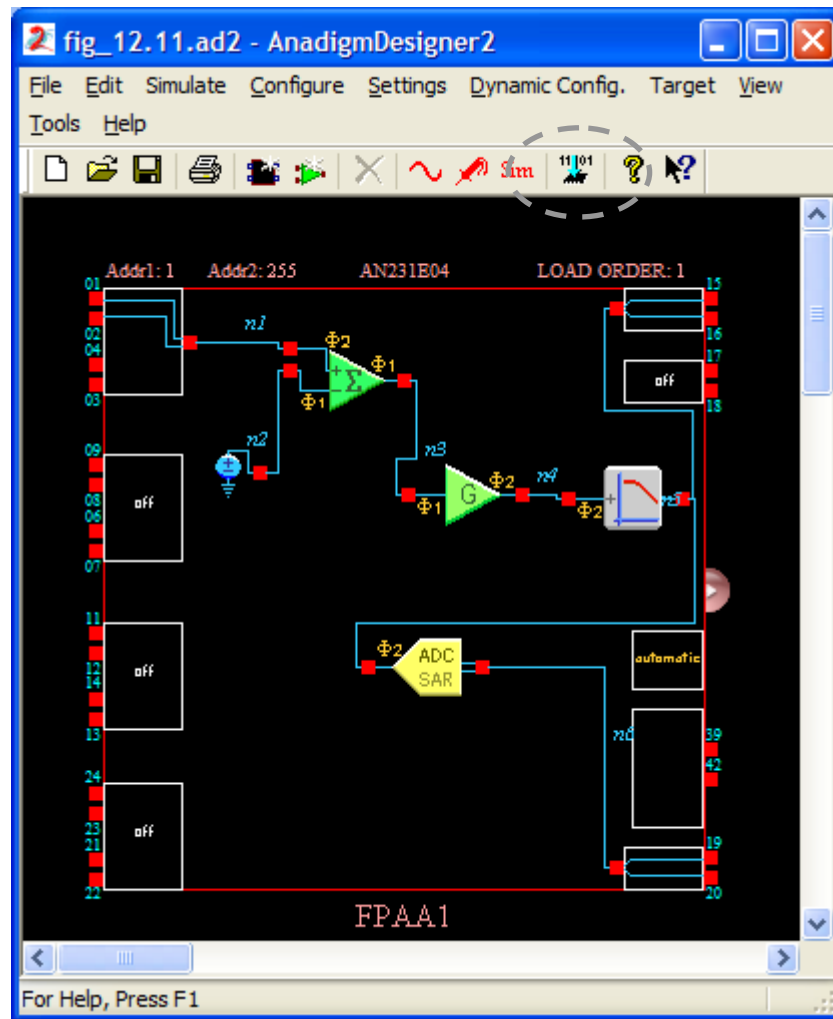
Конфигурационната информация за AN231E04 може да се зарежда във вътрешната памет по време на работа, т.е. в динамичен режим без да е необходимо рестартиране. Динамичната конфигурация на ФРАА означава, че системата за управление може да изпраща нова конфигурационна информация, докато старата конфигурация е активна и се изпълнява. Когато зареждането на новата информация приключи, преминаването към изпълнение на новата аналогова конфигурация става чрез замяна на тактовия сигнал. Конфигурационната информация се съхранява във вътрешната SRAM памет. При това паметта може да поддържа, ако е необходимо зареждането на няколко конфигурации. Програмната система AnadigmDesigner2 управлява създаването на файлове с конфигурационна информация. Чрез разполагане на САМ и опроводяване на връзки

между тях в средата на графичния редактор може да се създаде функционална схема. При активиране на бутона (Write all configuration data to serial port) ограден с прекъсвана линия на фиг. 5.11 графичното описание на схемата се компилира в конфигурационен файл (съдържащ описание на връзките и елементите) и се изпраща през серийния порт на компютъра към развойната система с AN231E04. FPAА AN231E04 поддържа (1) алгоритмична динамична конфигурация (Algorithmic Dynamic Configuration) и (2) динамична конфигурация с промяна на състоянието (State-driven Dynamic Configuration). Първият тип позволява реконфигуриране на програмните параметри в аналоговите схеми, като коефициент на усилване по напрежение. При прилагане на алгоритмичната конфигурация топологичната структура, а оттам и схемната функция не се променят. При втория тип динамична конфигурация може напълно да се промени схемата, но за целта предварително трябва да се създаде конфигурационната информация.



**Фиг. 5.10.** Примерна аналогово-цифрова схема базирана на AN231E04 с прозореца на ресурсите, в който са оградени с прекъсвана линия използваните елементи от CAB1 и CAB2.

Тъй като всички FPAА схеми са базирани на SC технология, работата им се управлява от тактов сигнал. Тактовите сигнали за всяка от програмируемите аналогови схеми се получават от един основен тактов сигнал (master clock). В процеса на конфигуриране на нова схема се избира честотата на основния тактов сигнал. При това основният тактов сигнал се разделя на 5 части. Първата част е за управление на работата на усилвателите с автоматична корекция на нулата във входно/изходните блокове. Останалите 4 части управляват конфигурируемите аналогови модули, генерирани от ресурсите на САВ. При изграждане на електронна схема, според препоръките на производителя, всички САМ трябва да имат една и съща честота на тактовия сигнал.



Фиг. 5.11. Графичен потребителски интерфейс на AnadigmDesigner2 и примерна аналогово-цифрова схема базирана на AN231E04.

## 5.2. Изграждане на електронни схеми с FPAА, използващи едрозърнеста структура на САВ


Както беше казано по-горе за подпомагане изграждането на функционална схема с FPAА може да се използва програмната система Anadigm Designer2, която е част от развойната система AN231K04-DVLP3 на фирмата Anadigm. В графичен режим на работа чрез разполагане на САМ от стандартната библиотека и опроводяване на връзки между тях се създава електронна схема. Входните и изходните напрежения на проектираната схема се подават към конфигурирани входно/изходни блокове. За предварителна проверка на работоспособността на проектираната схема се използва вградения към системата схемен симулатор. Той позволява да се изпълни симулация на поведението във времева област, като в резултат от анализа се получават времодиаграми на напреженията в определени възли. При условие, че симулационните резултати отговорят на първоначалната техническа спецификация се преминава към прог-

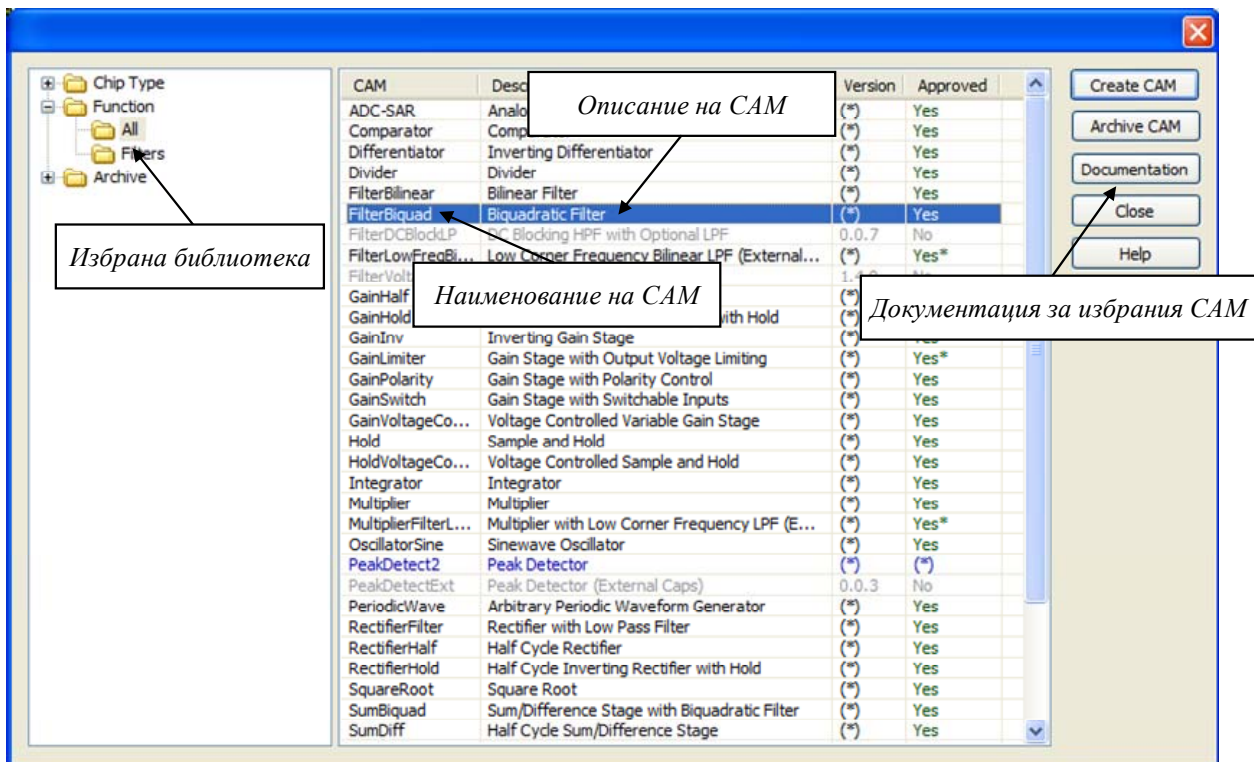
рамиране на реална FPAА схема.

### 5.2.1. Конфигурируеми аналогови модули – САМ

Конфигрируемите аналогови модули (Configurable Analog Module – САМ) са градивните елементи на FPAА базираните аналогови и аналогово-цифрови схеми. Те са електронни схеми, които се получават от ресурсите на САВ и се представят в системата AnadigmDesigner2 като четириполносници от проходен тип с диференциален вход и диференциален изход. При това всеки конфигуриран аналогов модул функционира например като усилвател, суматор, интегратор, диференциатор, филтър, умножител или изправител.

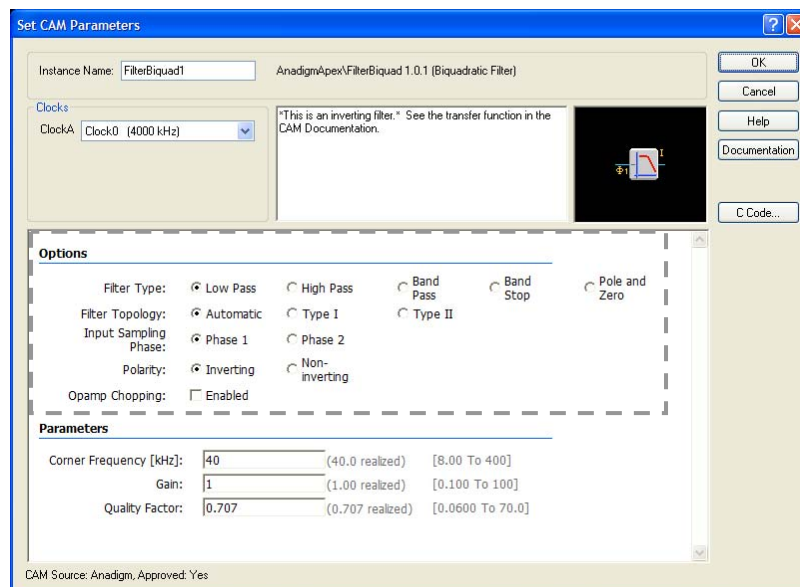
#### Избор и конфигуриране на аналогови модули

Изборът на конфигурируем аналогов модул се осъществява чрез еднократно кликване с левия бутон на мишката върху бутона  от полето с командите или чрез избиране на подменю Insert New CAM... от меню Edit. При това се отваря диалоговият прозорец, показан на фиг. 5.5. В случая е показан избор на модул на активен филтър от втори ред FilterBiquad. При избор на бутона Create CAM се създава модулът от наличните ресурси на един от четирите конфигурируеми блокове. Диалоговият прозорец от фиг. 5.12 автоматично се затваря като към мишката автоматично се закрепва схематично означение на генерирания модул. Това позволява модулът за се разположи на произволно избрано място в програмируемото поле (вж. фиг. 5.9).

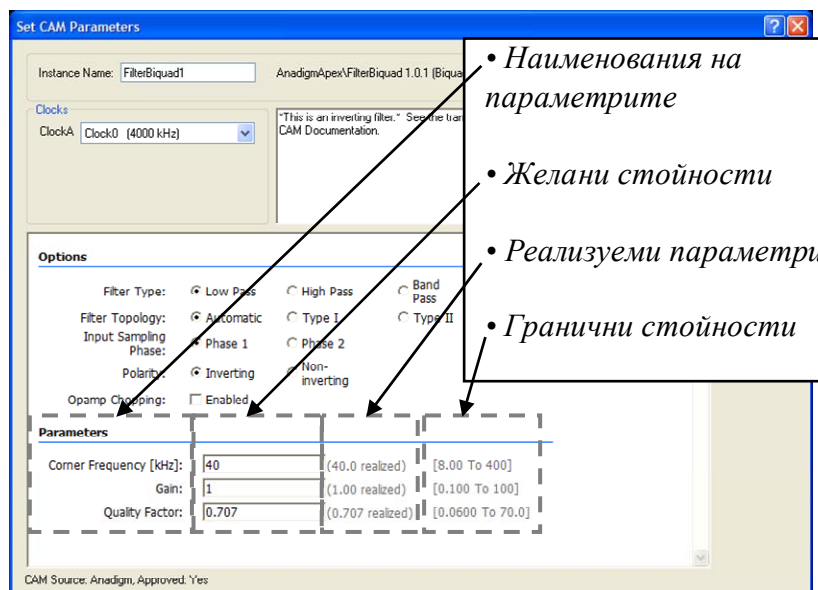


Фиг. 5.5. Диалогов прозорец за избор на конфигурируем аналогов модул.

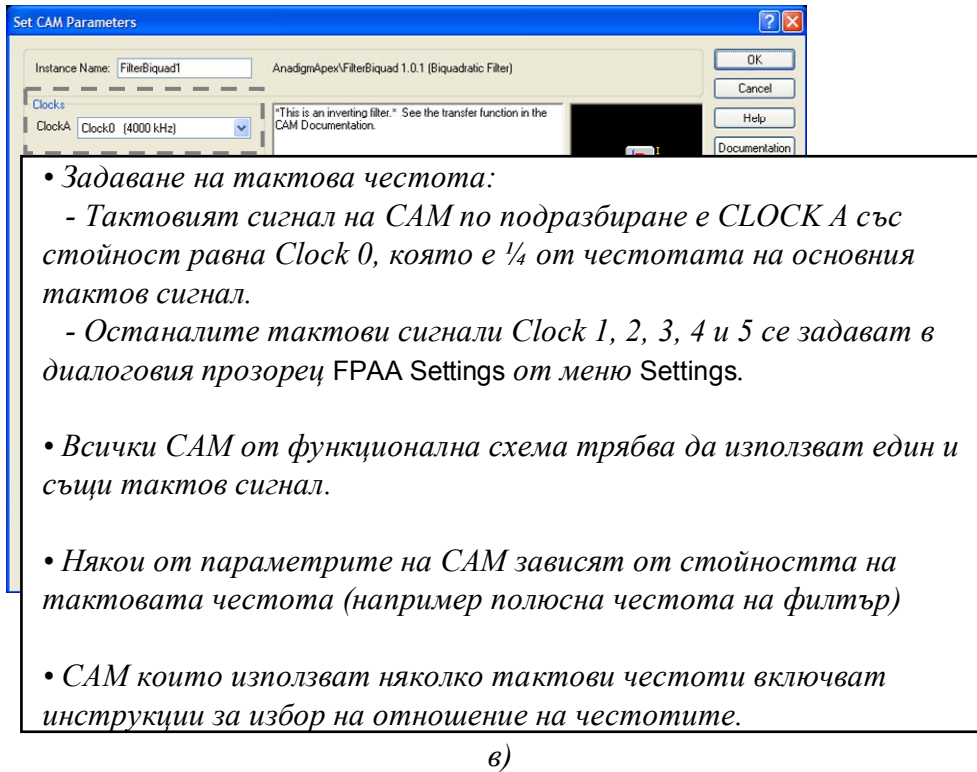
Конфигурирането на избран модул се осъществява чрез двукратно кликуване с левия бутон на мишката върху схематичното му означение. При това се отваря диалоговият прозорец Set CAM Parameters показан на фиг. 5.13а. При конфигуриране първоначално се дефинират свойствата на САМ, като това се отразява на схемното му означение. Също така промяната на някои параметри може да доведе до промяна на означението. Свойствата на модулите се задават чрез избор на „радио-бутони” –  или с „избор на кутия” – . За конфигурируем модул на активен филтър например, опциите включват избор на тип на филтър, избор на схема за реализация, полярност на изходния сигнал спрямо входния сигнал и др.



а)



б)



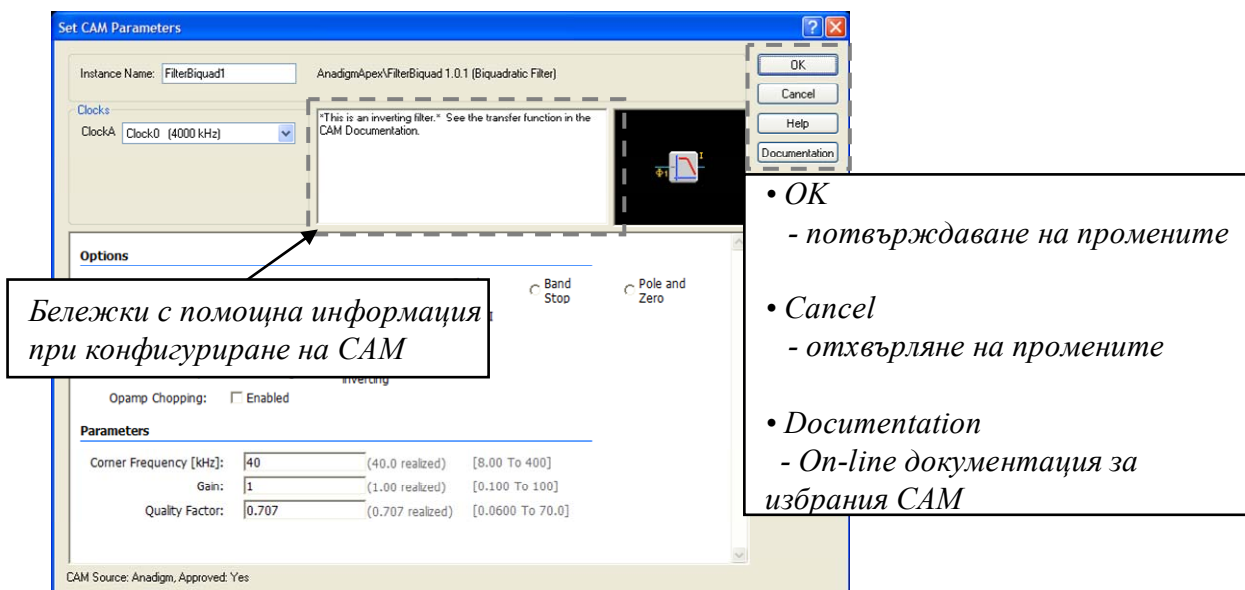
**Фиг. 5.13.** Диалогов прозорец за конфигуриране на аналогов модул: а) – опции; б) – параметри; в) – избор на тактова честота.

Стойностите на параметрите на конфигурируемите модули се задават в текстовото поле Parameters на диалоговия прозорец Set CAM Parameters (фиг. 5.13б). За всеки параметър автоматично от програмната система се дефинират граници на изменение от определена минимална до максимална стойност. Освен това след като се напише в текстовото поле желаната стойност за даден параметър и се потвърди с клавиша Enter, системата автоматично прави изчисление и от дясната страна на желаната стойност се появява физически реализуемата стойност за параметъра. Тази стойност се формира като отношение на капацитетите на превключваемите кондензатори. Често и изчисляване на даден параметър може да се променят границите на друг параметър. Тази особеност трябва да се има предвид когато се конфигурира САМ с параметри близки до граничните стойности.

Тактовата честота при която работят САМ се задава от потребителя в текстовото поле Clocks на диалоговия прозорец Set CAM Parameters (фиг. 5.13в). По подразбиране за САМ, които използват един тактов сигнал се използва поредицата CLOCK A с честота равна на Clock 0. Тактовият сигнал Clock 0 е с честота равна на ¼ от честотата на основния тактов сигнал. При условие, че САМ работи с два тактови сигнала в диалоговия прозорец Set CAM Parameters автоматично от системата се генерира инструкция за избор на правилно отношение на честотите. Тогава при изграждане на функционална схема по пътя на аналоговия сигнал трябва всички САМ да работят с тактова поредица CLOCK A с една и съща честота.

Конфигурирането на САМ завършва с преглед на бележките в текстовото

поле Notes на диалоговия прозорец Set CAM Parameters и потвърждаване и отхвърляне на направените промени (фиг. 5.14).



Фиг. 5.14. Бутони за финализиране на конфигурацията на SAM в диалоговия прозорец Set CAM Parameters.

### Видове конфигурируеми аналогови модули – означение, предавателна функция и основни параметри

Съвременните програмируеми аналогови матрици на фирмата Anadigm поддържат повече от тридесет вида конфигурируеми аналогови модули. Освен тях в web-сайта на Anadigm от страницата Technical Support може да се получат и инсталират допълнителни SAM, с което да се разширят функционалните възможности на избрана FPAА. Конфигурируемите аналогови модули могат да бъдат обособени в няколко групи според вида на предавателната функция. В таблици 5.1, 5.2, 5.3 и 5.4 са дадени наименование, схемно означение, предавателна функция и параметри на основните групи аналогови модули.

Таблица 5.1. Конфигурируеми аналогови блокове реализиращи усилвателни стъпала.

Наименование	Означение	Описание	Предавателна функция	Параметри
GainHalf		Инвертиращ или неинвертиращ усилвател с програмируем коефициент на усилване, на изхода на който е включен усилвател за компенсация на офсета само за валидната фаза.	$U_o = \pm A_U U_i$	Gain ( $A_U$ ) – коефициент на усилване
GainHold		Инвертиращ усилвател с програмируем коефициент на усилване, на изхода на който е включен усилвател за компенсация по време на фазата на входния сигнал. Нивото на изходния сигнал се запомня независимо от фазата	$U_o = -A_U U_i$	Gain ( $A_U$ ) – коефициент на усилване





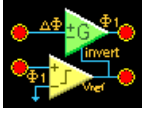
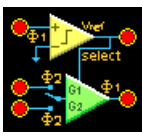

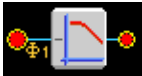
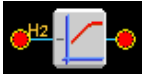

GainInv		Инвертиращ усилвател с програмируем коефициент на усилване. Изходното напрежение е с противоположен знак на входното напрежение. Входното и изходното напрежение са непрекъснати сигнали	$U_o = -A_U U_i$	Gain ( $A_U$ ) – коефициент на усилване
GainLimiter		Ненвертиращ усилвател с програмируем коефициент на усилване. Изходното напрежение може да се програмира до определено ниво. Входното и изходното напрежение са непрекъснати сигнали	$U_o = A_U U_i$ за $A_U U_i < U_{om}$ и $U_o = U_{om}$ за $A_U U_i > U_{om}$	Gain ( $A_U$ ) – коефициент на усилване Output voltage limit ( $U_{om}$ ) – максимално изходно напрежение
GainPolarity		Усилвател с програмируем коефициент на усилване и възможност за промяна на полярността на изходното напрежение спрямо входното напрежение чрез компаратор.	$U_o = \pm A_U U_i$ $U_{invert} = U_{ref}$ за $U_{ctrl} > 0$ и $U_{invert} = -U_{ref}$ за $U_{ctrl} < 0$	Gain ( $A_U$ ) – коефициент на усилване
GainSwitch		Програмируем усилвател с два входа с различни коефициенти на усилване. Превключването между двата входа се осъществява чрез компаратор.	$U_o = \pm A_{U1} U_{i1}$ за $Select > 0$ и $U_o = \pm A_{U2} U_{i2}$ за $Select < 0$	Gain1 ( $A_{U1}$ ) – коефициент на усилване на горния вход Gain2 ( $A_{U2}$ ) – коефициент на усилване на долния вход
GainVoltageControlled		Усилвател, управляван с напрежението на втория вход	$U_o = \pm A_U U_i$ , където $A_U = f(U_{contr})$	C <sub>out</sub> Value: 1 ... 255

Таблица 5.2. Конфигурируеми аналогови блокове реализиращи активни филтри.

Наименование	Означение	Описание	Предавателна функция	Параметри
FilterBilinear		<ul style="list-style-type: none"> <li>Нискочестотен филтър от първи ред</li> </ul>	$A_U = \frac{\pm A_{U0} \omega_p}{p + \omega_p}$ $\omega_p = 2\pi f_p$	Corner Frequency ( $f_p$ ) – полюсна честота Pass Band Gain ( $A_{U0}$ ) – коефициент на предаване
		<ul style="list-style-type: none"> <li>Високочестотен филтър от първи ред</li> </ul>	$A_U = \frac{-A_{U0} p}{p + \omega_p}$ $\omega_p = 2\pi f_p$	Corner Frequency ( $f_p$ ) – полюсна честота Pass Band Gain ( $A_{U0}$ ) – коефициент на предаване
		<ul style="list-style-type: none"> <li>Всепопускащ филтър от първи ред</li> </ul>	$A_U = -\frac{p - \omega_p}{p + \omega_p}$ $\omega_p = 2\pi f_p$	Corner Frequency ( $f_p$ ) – полюсна честота за което дефазиранието е 90°

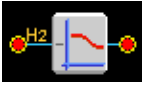

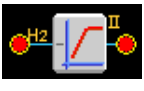

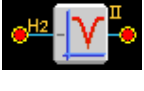
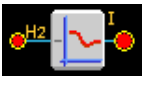
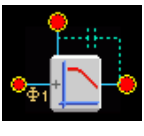
		<ul style="list-style-type: none"> <li>Нискочестотен филтър от първи ред с реален полюс и нула</li> </ul>	$A_U = \frac{-A_{U\infty}(p + \omega_z)}{p + \omega_p}$ $\omega_p = 2\pi f_p, \omega_z = 2\pi f_z \text{ и}$ $A_{U0} = \frac{f_z}{f_p} A_{U\infty}$	Zero Frequency ( $f_z$ ) – честота на нулата Pole Frequency ( $f_p$ ) – честота на полюса Low Frequency Gain ( $A_{U0}$ ) – коефициент на предаване за ниски честоти High Frequency Gain ( $A_{U\infty}$ ) – коефициент на предаване за високи честоти
FilterBiquad	    	<ul style="list-style-type: none"> <li>Нискочестотен филтър от втори ред</li> <li>Високочестотен филтър от втори ред</li> <li>Лентов филтър</li> <li>Заграждащ филтър</li> <li>Заграждащ филтър в полюс и нула</li> </ul>	$A_U = \frac{\pm A_{U0}\omega_p^2}{p^2 + \frac{\omega_p}{Q}p + \omega_p^2}$ $A_U = \frac{-A_{U\infty}p^2}{p^2 + \frac{\omega_p}{Q}p + \omega_p^2}$ $A_U = \frac{-A_{U0}\frac{\omega_p}{Q}p}{p^2 + \frac{\omega_p}{Q}p + \omega_p^2}$ $A_U = \frac{-A_{U\infty}p^2 - A_{U0}\omega_p^2}{p^2 + \frac{\omega_p}{Q}p + \omega_p^2}$ $f_{notch} = f_p \sqrt{\frac{A_{U0}}{A_{U\infty}}}$ $A_U = -\frac{A_{U\infty}\left(p^2 + \frac{\omega_z}{Q_z}p + \omega_z^2\right)}{p^2 + \frac{\omega_p}{Q_p}p + \omega_p^2}$ $A_{U0} = A_{U\infty}\left(\frac{f_z}{f_p}\right)^2$	Corner Frequency ( $f_p$ ) Pass Band Gain ( $A_{U0}$ ) Quality Factor ( $Q$ ) Corner Frequency ( $f_p$ ) Pass Band Gain ( $A_{U\infty}$ ) Quality Factor ( $Q$ ) Corner Frequency ( $f_p$ ) Pass Band Gain ( $A_{U0}$ ) Quality Factor ( $Q$ ) Corner Frequency ( $f_p$ ) DC Gain ( $A_{U0}$ ) High Frequency Gain ( $A_{U\infty}$ ) Quality Factor ( $Q$ ) Pole Frequency ( $f_p$ ) Pole Quality Factor ( $Q_p$ ) Zero Frequency ( $f_z$ ) Zero Quality Factor ( $Q_z$ ) DC Gain ( $A_{U0}$ ) High Frequency Gain ( $A_{U\infty}$ )
FilterLowFreqBili near		Нискочестотен филтър от първи ред с ниска гранична честота определена от външни кондензатори	$A_U = \frac{\pm A_{U0}\omega_p}{p + \omega_p}$ $\omega_p = 2\pi f_p$	Corner Frequency ( $f_p$ ) External Cap Value – капацитет на външните кондензатори Gain ( $A_{U0}$ )

Таблица 5.3. Конфигурируеми аналогови блокове реализиращи линейни и нелинейни операционни схеми.


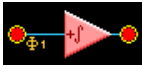
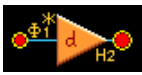

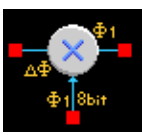
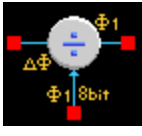

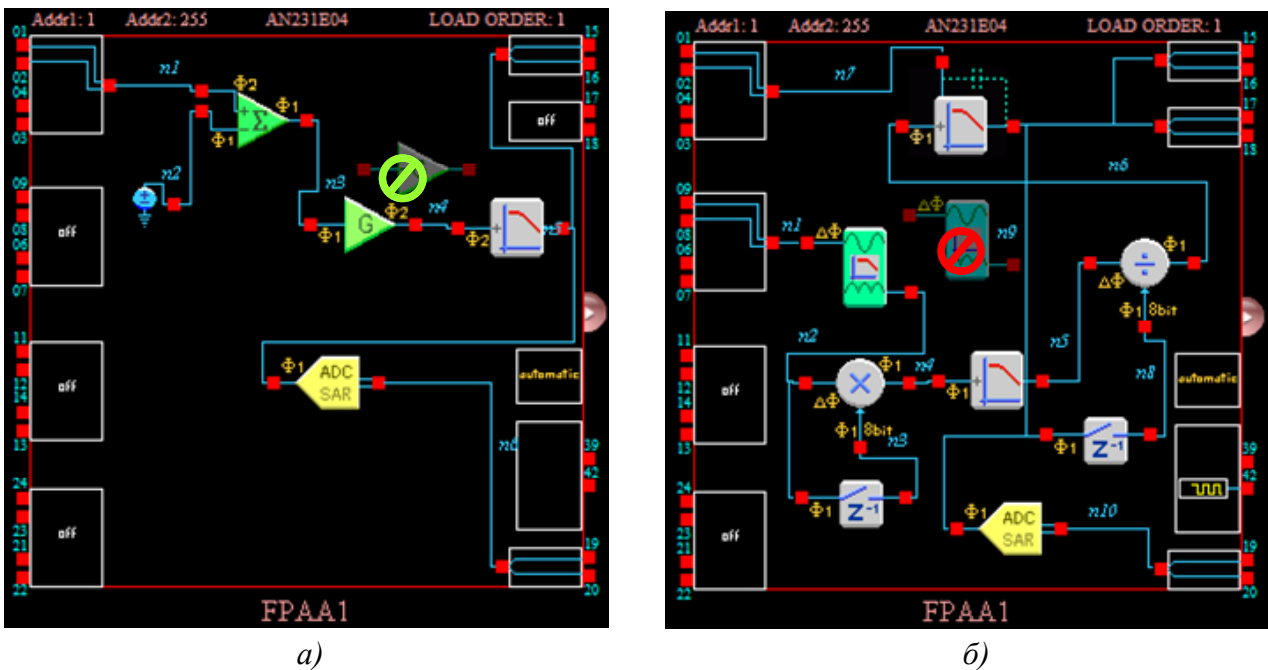
Наименование	Означение	Описание	Предавателна функция	Параметри
SumInv		Двухходов инвертиращ суматор	$U_o = -A_{U1}U_{i1} - A_{U2}U_{i2}$	Gain1 ( $A_{U1}$ ) Gain2 ( $A_{U2}$ )
Integrator		Интегратор с инвертиращ или неинвертиращ вход	$\frac{\Delta U_o}{\Delta t} = \pm K U_i$	Integration Constant ( $K$ ) [ $1/\mu s$ ]
Differentiator		Инвертиращ диференциатор	$U_o = -K \frac{\Delta U_i}{\Delta t}$	Differentiation Constant ( $K$ ) [ $\mu s$ ]
TransferFunction		Схема за реализация на нелинейна предавателна функция с 256 стъпки получени от таблица със стойности (LUT)	$U_o = f(C_{LUT})$ , където $C_{LUT} = f(U_i)$	
Multiplier		Аналогов умножител	$U_o = M U_x U_y$ , където напрежението $U_y$ се подава към 8-битов АЦП и изисква включването на S/H-схема	Multiplication Factor ( $M$ )
Divider		Схема за деление на напрежения	$U_o = U_x / D U_y$ , където напрежението $U_y$ се подава към 8-битов АЦП и изисква включването на S/H-схема	Divisor Factor ( $D$ )
SquareRoot		Схема извличане на квадратен корен	$U_o = sign(U_x) \times \sqrt{U_x}$	

Таблица 5.3. Други конфигурируеми аналогови блокове.

Наименование	Означение	Описание	Предавателна функция	Параметри
Hold		Аналогова памет (S/H схема)		
Comparator		Аналогов компаратор	$U_o = V_{DD}$ за $U_i > 0$ и $U_o = -V_{DD}$ за $U_i < 0$	
ADC-SAR		Аналогово-цифров преобразувател с последователно приближение	8-битов АЦП с сериен изход: данни (Data), синхронизиращ изход (Synch) и тактов сигнал (Clock 0)	
Transimpedance		Преобразувател на ток в напрежение	$U_o = -z U_i$	Transimpedance ( $z$ )
RectifierFilter		Двуполупериоден изправител с ниско-честотен филтър от първи ред	$U_{Rect} =  U_i $ $A_U = \frac{U_o}{U_{Rect}} = \frac{\pm A_{U0} \omega_p}{p + \omega_p}$	Corner Frequency ( $f_p$ ) Gain ( $A_{U0}$ )
OscillatorSine		Генератор на синусоидален сигнал		Osc. Frequency – честота Peak Amplitude – амплитуда
PeriodicWave		Генератор на периодичен сигнал с произволна форма получена от таблица (LUT)	$U_o = f(C_{LUT})$ , където $C_{LUT} = f(K)$	Counter Reset Value ( $K$ ): 1 ... 255 коефициент на броене, определя честотата на генератора

### 5.2.2. Разполагане на конфигурируеми аналоговите модули и създаване на електрически връзки между тях

След избор на аналогов модул диалоговият прозорец от фиг. 5.12 автоматично се затваря като към мишката автоматично се закрепва схематично означение на генерирания модул. Това позволява модулет да се разположи на произволно избрано място в програмируемото поле (вж. фиг. 5.9). При условие, че модулет не може да се разположи на избрано място мишката се трансформира в знак „забранено разполагането”, оцветен в зелен цвят (фиг. 5.15а). В случай, че ФРАА интегралната схема няма достатъчно ресурси за реализация на даден модул мишката се трансформира в знак „забранено разполагането”, оцветен в червен цвят (фиг. 5.15б).

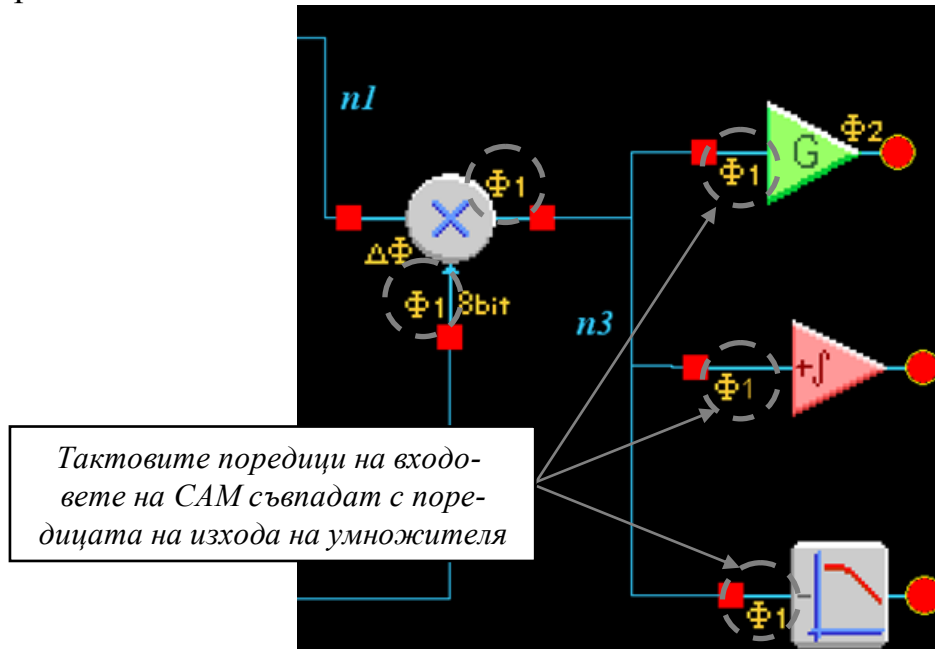


**Фиг. 5.15.** Примерна аналогово-цифрова схема базирана на AN231E04: а) – със знак „забранено разполагането” на САМ на избраното място; б) – със знак „забранено разполагането” на САМ поради липса на достатъчно ресурси.

Електрическите връзки между конфигурируемите аналогови блокове и връзките на аналоговите блокове с входно-изходни блокове (САМ) са диференциални двойки. Чрез „привличане” и задържане на левия бутон на мишката от изхода на даден модул се изтегля връзка към вход на друг модул. При това всяка връзка автоматично се номерира  $n1$ ,  $n2$  и т.н.

Превключването на електронните ключове във всеки САМ се изпълнява под управлението на незастъпващи се тактови импулсни поредици  $\Phi_1$  и  $\Phi_2$  (вж. фиг. 6.33). Тактовата поредица, по време на която се формира на отчет (sample phase), за повечето САМ се означава на входа, а в някои случаи и на изхода. За входовете на които е посочено  $\Delta\phi$  означава, че по време на работа става смяна на тактови импулсни поредици  $\Phi_1$  и  $\Phi_2$ . При формиране на електрическа връз-

ка тактовите поредици на свързаните САМ трябва да съвпадат, както е показано на фиг. 5.16. Освен това и честотите на тактовите поредици също трябва да съвпадат. В противен случай се получава само фиктивна връзка, означена на схемата с прекъсвана линия.



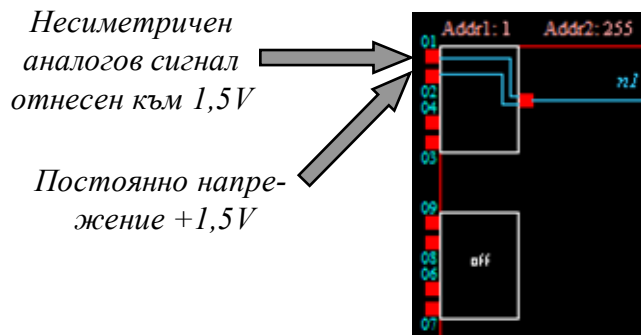
Фиг. 5.16. Част от електронна схема базирана на AN231E04 с означени валидни електрически връзки.

### 5.2.3. Въвеждане и извеждане на аналогови сигнали. Извеждане на цифрови информационни сигнали от ФРАА

Програмируемите аналогови матрици от групата AnadigmApex използват аналогови сигнали, които са отнесени към  $+1,5V$  (VMR) и са ограничени в обхвата от 0 до  $+3,3V$ . При това ФРАА могат да работят със сигнали от симетричен или несиметричен източник. В повечето случаи сигналите подавани към ФРАА не са отнесени към напрежения различни от  $+1,5V$  и/или тяхната амплитуда е извън обхвата от 0 до  $+3,3V$ .

#### *Въвеждане на аналогови сигнали в ФРАА ИС*

При условие, че входният сигнал е от несиметричен източник и е отнесен към  $+1,5V$  той се подава към неинвертиращия вход на входен блок на ФРАА, а към неинвертиращия вход се подава постоянно напрежение  $+1,5V$ , както е показано на фиг. 5.17. Този начин на включване се осъществява много просто, но може да работи само за несиметрични входни сигнали като амплитудата им задължително е в обхвата от 0 до  $+3,3V$ .



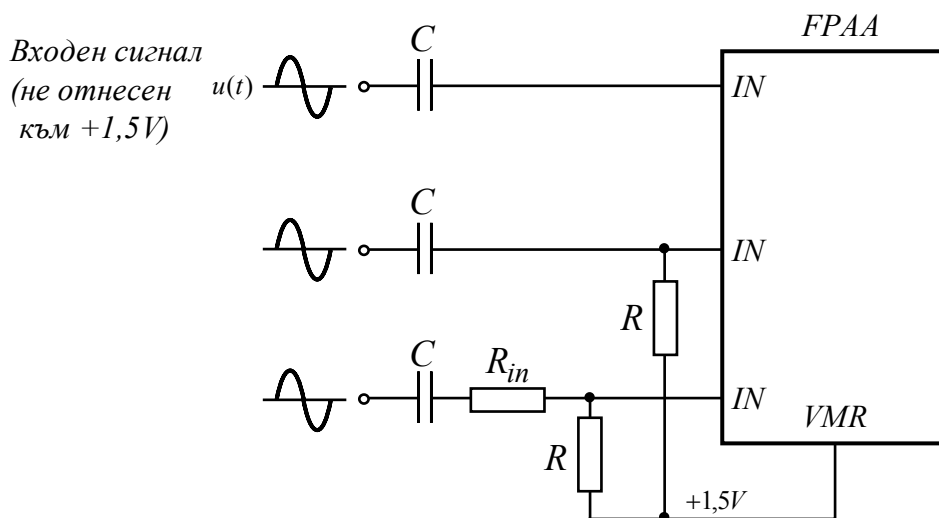
**Фиг. 5.17.** Схема за подаване на несиметричен аналогов сигнал към FFAA диференциален вход.

При условие, че входният сигнал има постоянна съставка различна от  $+1,5V$  може да се използват разделителни кондензатори. На фиг. 5.18 са показани при варианта за подаване на несиметричен входен сигнал през разделителен кондензатор. В случаите когато входовете на САМ на избрана FFAA вътрешно са отнесени към напрежение  $V_{MR}$  не се налага включването на резистори  $R$  и  $R_{in}$ . За повечето САМ еквивалентното вътрешно съпротивление  $R_{eq}$  е около  $30k\Omega$  при тактова честота  $4MHz$ . Тогава за капацитета на разделителния кондензатор  $C$  се получава

$$(5.1) \quad C = 1/2\pi f_C R_{eq},$$

където  $f_C$  е граничната честотата високочестотния филтър, формиран от еквивалентното входно съпротивление на САМ и разделителния кондензатор  $C$ .

При използване на входен разделителен кондензатор трябва честотата  $f_C$  да бъде поне десет пъти по-ниска от ниската гранична честота  $f_b$  на входния сигнал. Например за  $f_C = 50Hz$  и еквивалентно входно съпротивление  $30k\Omega$  за капацитета на кондензатора  $C$  се получава  $100nF$ .



**Фиг. 5.18.** Схема за подаване на несиметричен аналогов сигнал към FFAA диференциален вход през разделителен кондензатор.

В случай, че входният сигнал е от симетричен източник, но е отнесен към

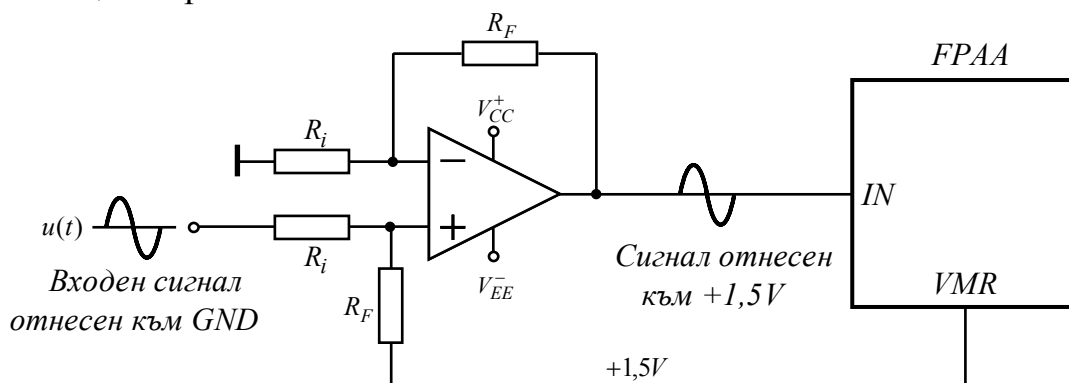
напрежение различно от  $+1,5V$  резистор  $R$  и разделителен кондензатор  $C$  се добавят към всеки вход на диференциалната двойка на ФРАА.

Ако входният сигнал е извън работния обхват от 0 до  $+3,3V$  за намаляване на напрежението се използва резисторен делител, съставен от  $R$  и  $R_{in}$ . Например за получаване на коефициент на предаване по напрежение 0,1 подходящи стойности за резисторите са  $R = 1k\Omega$  и  $R_{in} = 9k\Omega$ .

Когато входният сигнал е отнесен спрямо нулата и измененията на напреженията са извън обхвата от 0 до  $+3,3V$ , може да се използва схемата от фиг. 5.19. В нея с помощта на диференциален усилвател с ОУ се усилва входният сигнал и отмества нивото му към  $+1,5V$ . В случай, че е изпълнено условието за баланс на резисторите за изходното напрежение се намира

$$(5.2) \quad U_o = \frac{R_F}{R_i} U_i + VMR.$$

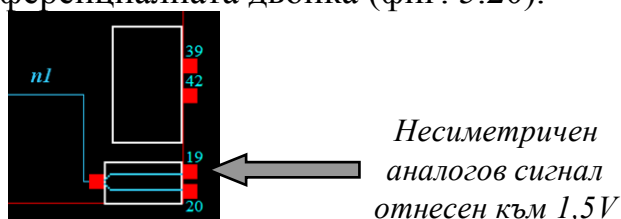
При реализацията на електронната схема се използва ОУ с двуполярно захранващо напрежение.



**Фиг. 5.19.** Схема за подаване на несиметричен аналогов сигнал към ФРАА чрез използване на диференциален усилвател.

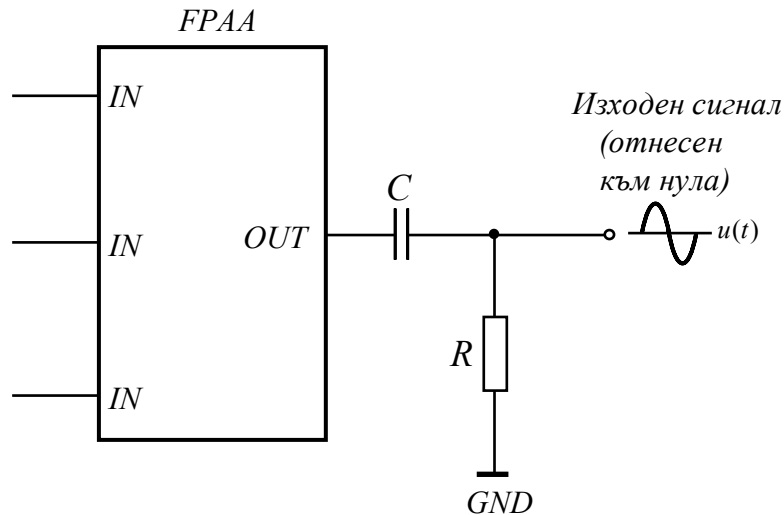
### Извеждане на аналогови и цифрови сигнали от ФРАА ИС

Всички ФРАА ИС са с няколко симетрични изхода, като напреженията са отнесени към  $1,5V$  (VMR). Това позволява директно свързване към други ФРАА схеми или към аналогови електронни схеми със симетричен вход. Когато сигнал от ФРАА схема трябва да се подаде към друга схема, но с несиметричен вход може да се използва сигналът от инвертиращия или неинвертиращия изход (изводи № 19 или 20) на диференциалната двойка (фиг. 5.20).



**Фиг. 5.20.** Схема за получаване на несиметричен аналогов сигнал от ФРАА изход № 19.

В случаите когато изходният сигнал трябва да бъде отнесен към напрежение, различно от  $+1,5V$  може да се използва разделителен кондензатор  $C$  и резистор  $R$ . На фиг. 5.21 е показана схема за получаване на аналогов сигнал отнесен към нулата. Подобно на схемата от фиг. 5.18 граничната честота  $f_C$  обусловена от  $R$  и  $C$  трябва да бъде поне десет пъти по-ниска от ниската гранична честота  $f_b$  на входния сигнал. В много случаи стойностите на  $R$  и  $C$  съвпадат с тези използвани във входната верига.



**Фиг. 5.21.** Схема за получаване на несиметричен аналогов сигнал от FPAА диференциален вход през разделителен кондензатор.

Основните предимства на схемата от фиг. 5.21 са: (1) реализация с  $RC$  елементи за които не се изисква малък производствен толеранс; (2) възможност за премахване на постоянна съставка с произволна стойност; (3) възможност да се предават сигнали с произволна амплитуда без затихване. Недостатък на схемата е, че не могат да се предават постояннотокowi компоненти, които носят част от информацията.

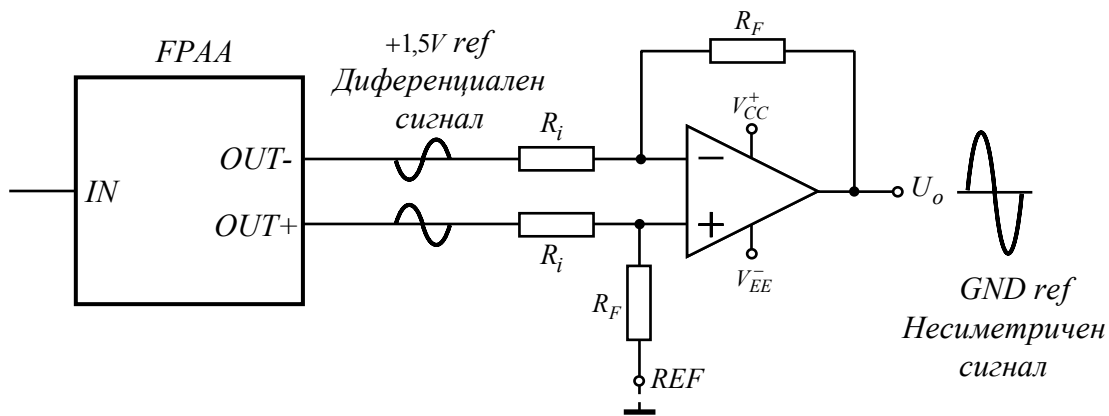
На фиг. 5.22 е показана схема с диференциален усилвател, която може да се използва не само за преместване на постояннотокowото ниво, но и за преобразуване на сигнал от симетричен изход към аналогова схема с несиметричен вход. Освен това може да се използва и за усилване на сигнала от FPAА ИС до зададена амплитуда. Коефициентът на усилване на тази схема има вида

$$(5.3) \quad A_U = \frac{U_o}{U_{OUT+} - U_{OUT-}} = \frac{R_F}{R_i}.$$

Изходното напрежение на диференциалния усилвател от фиг. 5.22 се получава спрямо извод, означен с  $REF$  (*REFERENCE*) или  $V_{REF}$ . В много приложни схеми този извод е свързан към масата на схемата, но съществуват и случаи, когато се свърза към външен източник на опорно напрежение  $V_{REF}$  и тогава за изходното напрежение се получава формулата



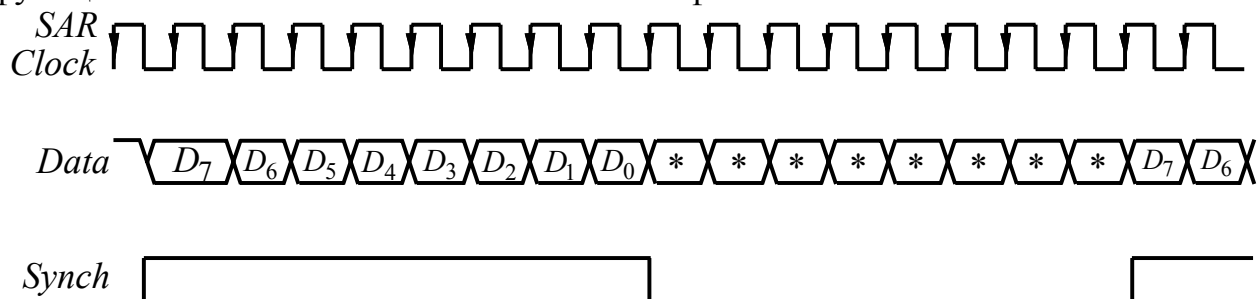
$$(5.4) \quad U_o = \frac{R_F}{R_i} (U_{OUT+} - U_{OUT-}) + V_{REF}.$$



**Фиг. 5.22.** Схема за извеждане на симетричен аналогов сигнал от FPAA чрез използване на диференциален усилвател.

Предимствата на тази схема са: (1) информацията за постояннотоковата компонента не се загубва; (2) сигнали с произволна амплитуда могат да се предават без затихване; (3) възможност за управление на аналогови схеми с малко входно съпротивление. Недостатък на схемата е, че точността на коефициента на предаване по напрежение зависи от производствения толеранс на резисторите.

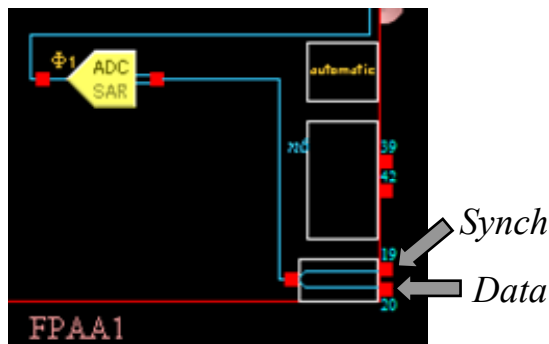
За преобразуване на изходно напрежение в пропорционално на него двоично число може да се използва конфигурируемият аналогов модул на АЦП с последователно приближение (ADC-SAR), даден в таблица 5.3. Този модул осигурява 8-битово число Data в сериен формат, синхронизирано по тактовия сигнал CLOCKB с честота равна на Clock 0. При това данните са валидни, докато сигналът Synch е с високо ниво. Когато се извежда последователно байт от FPAA, сигналът Synch е с високо ниво като всеки бит данни се придружава с по един синхронизиращ импулс на CLOCKB. Примерни времедиаграми на сигналите Synch, Data и CLOCKB от аналогово-цифров преобразувател включен във функционална схема с FPAA е показана на фиг. 5.23.



**Фиг. 5.23.** Примерни времедиаграми на сигналите Synch, Data и CLOCKB от аналогово-цифров преобразувател в FPAA.

Входно/изходният блок, към който се свързва изходът на АЦП, следва да се конфигурира като изход за цифрови сигнали. Поредиците Synch и Data са

съответно горен и долен извод на входно/изходен блок, както е показано на фиг. 5.24. Валидни данни се получават за падащия фронт на тактовия сигнал SAR Clock (CLOCK B).





Фиг. 5.24. Изходен блок с означени сигнали Synch и Data на аналогово-цифров преобразувател в FPAА.

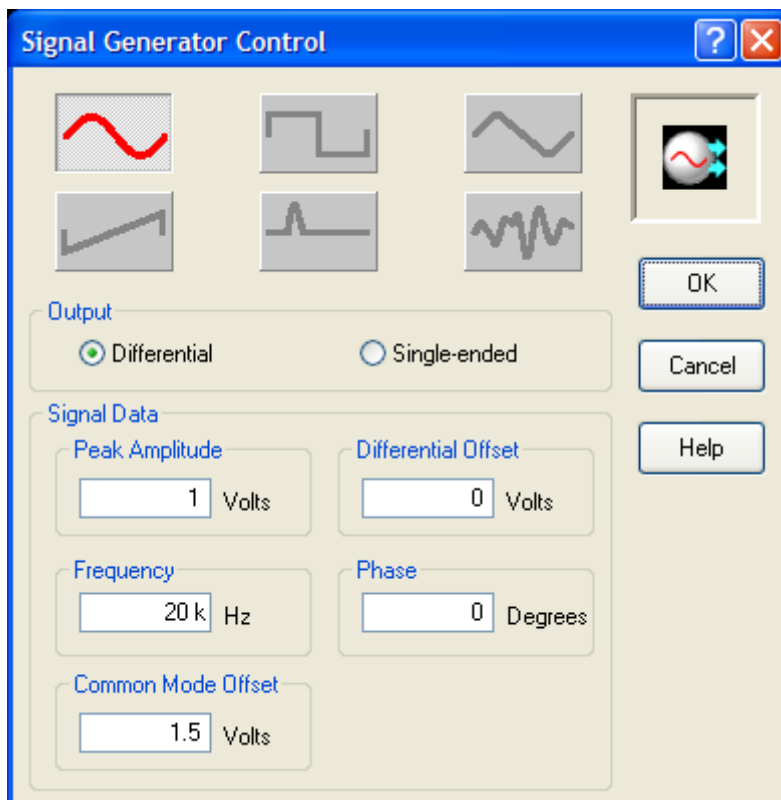
#### 5.2.4. Верификация (проверка) на функционалните схеми

Преди да се програмира реална FPAА схема в средата на програмната система AnadigmDesigner може да се изпълни симулация на готова функционална схема. По този начин с помощта на вградената библиотека от модели за САМ и алгоритми за анализ може да се направи предварителна оценка за работоспособността на дадена аналогова схема.

Програмната система AnadigmDesigner позволява да се изпълни симулация във времева област при изменение на параметрите на един или няколко източника. Подготовката на функционална схема за симулация включва дефинирането на параметрите на входните източници, конфигурирането на параметрите на анализа и избор на изходни променливи.

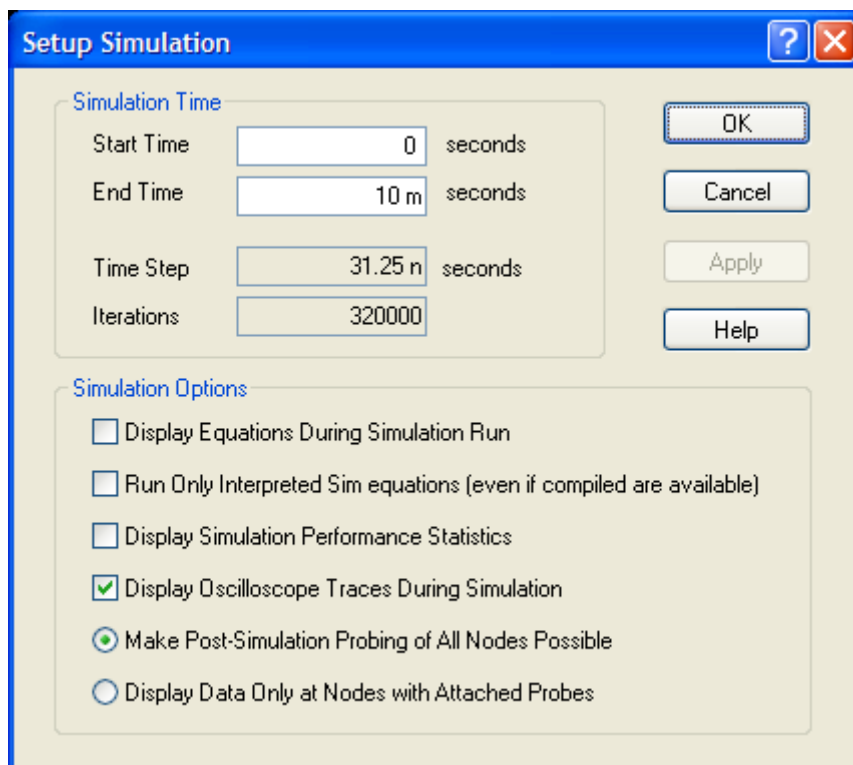
Избор на източник на входен сигнал се осъществява чрез еднократно кликане с левия бутон на мишката върху бутона  от полето с командите или чрез избиране на подменю Create Signal Generator... от меню Simulate. В резултат на това показалецът на мишката се трансформира в символа  като той трябва да се приложи към вход на FPAА ИС. Формата на входния сигнал и параметрите се задават чрез двукратно натискане на левия бутон на мишката върху символа на източника (вж. фиг. 5.25). Параметрите и формата на източника от фиг. 5.25 са дефинирани по подразбиране за синусоидален диференциален сигнал със амплитуда  $1V$  и честота  $20kHz$ .

В програмната система AnadigmDesigner се поддържат сигнали със синусоидална форма (Sine), правоъгълна форма (Square), триъгълна форма (Triangle), трионообразна форма (Sawtooth), импулсна форма (Pulse) и зададена с таблица от стойности (Data File). Всеки от изброените източници може да бъде с диференциален изход, отнесен към  $1,5V$  (Common-mode offset) или с несиметричен изход също отнесен към  $1,5V$  (DC Offset).





Фиг. 5.25. Диалогов прозорец за избор на форма и параметри на входен източник.


Параметрите на времевия анализ се дават в диалоговия прозорец Setup Simulation, който се избира от подменю Setup Simulation... на меню Simulate. (вж. фиг. 5.26).

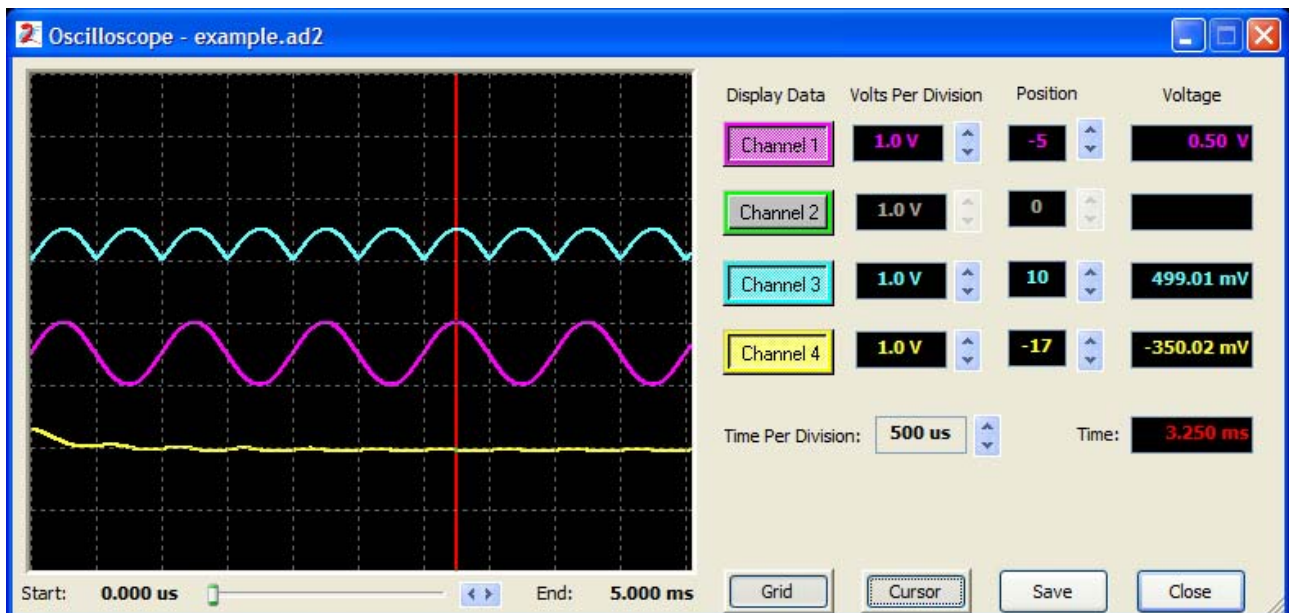


Фиг. 5.26. Диалогов прозорец за дефиниране на параметрите на времевия анализ.

В диалоговия прозорец Setup Simulation достъпни за потребителя са параметрите за начално време, крайно време и някои опции съпровождащи изпълнението на анализа.

Подготовката на функционална схема за симулация завършва с избор на изходни променливи, които се визуализират в графичния осцилоскоп. Изборът на променливи се осъществява чрез еднократно кликуване с левия бутон на мишката върху бутона  от полето с командите. В резултат на това показалецът на мишката се трансформира в символа  като той трябва да се постави към вътрешен или външен извод на FPAА ИС. Максималният брой изходни променливи е четири, т.е. използва се четириканална сондова система.

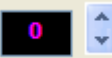

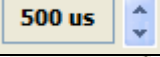
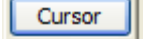
Симулационният процес се стартира чрез еднократно кликуване с левия бутон на мишката върху бутона  от полето с командите. След приключване на симулацията се визуализират автоматично се визуализират изходните променливи в средата на графичния осцилоскоп (вж. фиг. 5.27).



Фиг. 5.27. Диалогов прозорец на графичен осцилоскоп с курсор в средата AnadigmDesigner.

За мащабиране на показаните сигнали може да се използват инструментите, чиито функции са дадени в таблица 5.4.

Таблица 5.4. Функции на инструментите за промяна на изгледа на сигналите в програмния осцилоскоп.

Наименование	Означение	Описание
Position		Преместване на сигнал нагоре или надолу
Volts Per Division		Коефициент на вертикална чувствителност
Time Per Division		Коефициент на хоризонтална чувствителност
Cursor		Курсор за отчитане на произволно избрани моментни стойности на сигнал

### 5.3. Основни електрически параметри на FPAА. Индустириални примери

Анализът на научни публикации и информационни материали на фирми показва голямо разнообразие от програмируеми аналогови матрици [5.3-5.5, 5.7, 5.14, 5.5]. Сред тях с най-големи функционални възможности са интегралните схеми на фирмата Anadigm. Най-общо предлаганите FPAА схеми могат да бъдат разделени на три групи. Първата група е на подразделението Anadigm Apex и включва динамично програмируеми аналогови сигнални процесори (dynamically programmed Analog Signal Processors – dsASP), базирани на FPAА с едрозърнеста структура на САВ. При тях може да се осъществява ново конфигуриране от микроконтролер по време на работа. Втората група включва FPAА схеми на AnadigmVortex. Тези FPAА схеми могат да реализират същия брой аналогови модули както dsASP схемите, но за разлика от тях при въвеждане на нова конфигурационна информация се налага рестартиране на системата. Третата група включва FPAА схеми на SonicMaster като те са оптимизирани аудиоусилватели и други аудиосистеми. Те са особено полезни за реализация на програмируеми предусилватели, активни филтри и аудиосмесители.

**Таблица 5.5.** FPAА интегрални схеми.

Тип ОУ	Производител	Брой САВ	Начин за конфигуриране	Брой САМ	Захранващо напрежение	Особености
<i>dpASP</i>						
AN231E04	AnadigmApex	4	Dynamic	35	3,3V ±5%	Конфигурируеми ИС по време на работа
AN220E04	AnadigmVortex	4	Dynamic	37	5V ±5%	
AN221E04	AnadigmVortex	4	Dynamic	38	5V ±5%	
<i>FPAА</i>						
AN120E04	AnadigmVortex	4	Static	37	5V ±5%	
AN121E04	AnadigmVortex	4	Static	38	5V ±5%	
AN131E04	AnadigmApex	4	Static	35	3,3V ±5%	
<i>SonicMaster Audio Devices</i>						
AN228K04	SonicMaster	4	Dynamic	15	5V ±5%	Оптимизирани за аудиоусилватели
AN238K04	SonicMaster	4	Dynamic	14	5V ±5%	

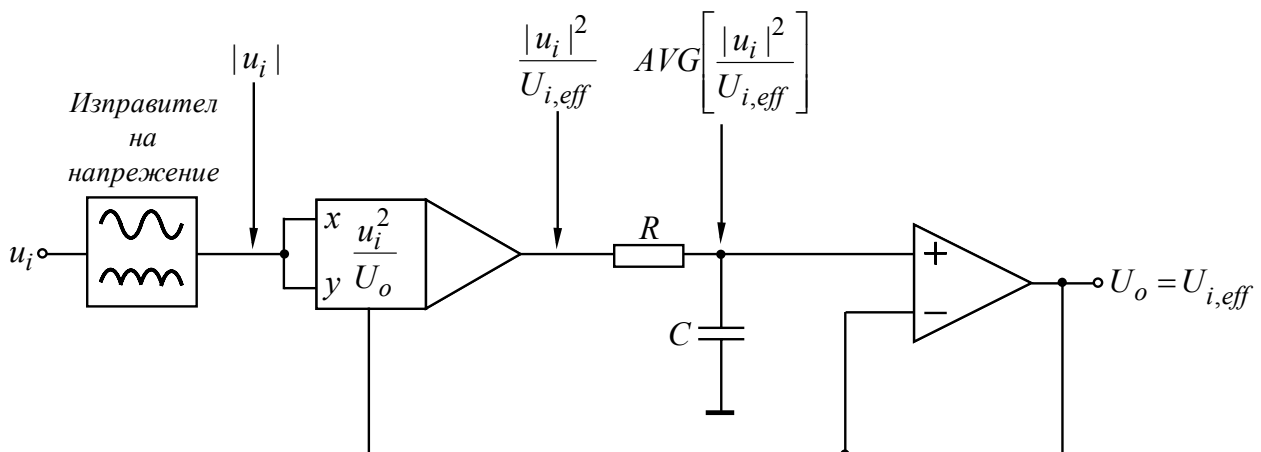
### 5.4. Приложни електронни схеми и системи, базирани на FPAА

Областите на приложение на програмируемите аналогови матрици в електронната техника са многобройни [5.1, 5.6, 5.9-5.13]. Повечето от аналоговите схеми разгледани в глави от 4 до 7 могат да се реализират с използване FPAА интегрални схеми. При това електронните схеми са реализират изцяло в FPAА и почти без външни дискретни елементи. Пренастройката на динамичните им параметри в определени граници може да се осъществява без да се променя топологичната структура, като за dsASP може да се изпълнява в работен режим. Основните недостатъци на аналоговите схеми, базирани на FPAА интегрални схеми са сравнително по-високото ниво на шумовете и тясната честотна лента, обусловени от принципа на работа. Освен това токът на консумация е със сравнително по-големи стойности, както и неголямата на изходна мощност на

сигналите.

#### 5.4.1. FPAА преобразувател на ефективна стойност в постоянно напрежение – True RMS [7.2] [5.11] [29]

За измерване на „истинска” средноквадратична (True RMS) стойност може да се използват директният и индиректният метод (вж. т. 7.8.4). FPAА интегралните схеми осигуряват ресурси за реализация на преобразуватели на ефективна стойност в постоянно напрежение и по двата метода. Индиректният метод е по-често използван тъй като осигурява по-голям динамичен диапазон, въпреки че с директния метод може да се постигне по-широка честотна лента. Индиректният метод се основава на формула (7.84). На фиг. 5.28 е показана обобщена структурна схема за измерване на ефективна стойност, реализирана въз основа на индиректния метод. За разлика от схемата на преобразувателя от фиг. 7.42 в схемата от фиг. 5.28 е добавен двуполупериоден изправител на напрежение. По този начин за предавателната функция се получава формулата











Фиг. 5.28. Обобщена схема на преобразувател на ефективна стойност в постоянно напрежение.

$$(5.5) \quad U_o = \text{Avg} \left[ \frac{|u_i^2|}{U_o} \right].$$

Преобразувател на ефективна стойност в постоянно напрежение може да се изгради в FPAА от избора на конфигурируемите аналогови модули, дадени в таблица 5.6. Изправителят на напрежение, комбиниран с НЧФ от първи ред *RectifierFilter1* формира напрежението  $|u_i|$ . Примерна форма на изходния сигнал при синусоиден входен сигнал е показана върху схемното означение. Работната тактова честота е установена  $250\text{kHz}$ , като максималната гранична честота на НЧФ е  $25\text{kHz}$ . Честотата  $25\text{kHz}$  определя и максималната работна честотата на преобразувателя. Аналоговият умножител и делител, означени съответно като *Multiplier1* и *Divider1* осигуряват повдигане в квадрат на изправеното напрежение  $|u_i|$  и деление на изходното напрежение. Изходният

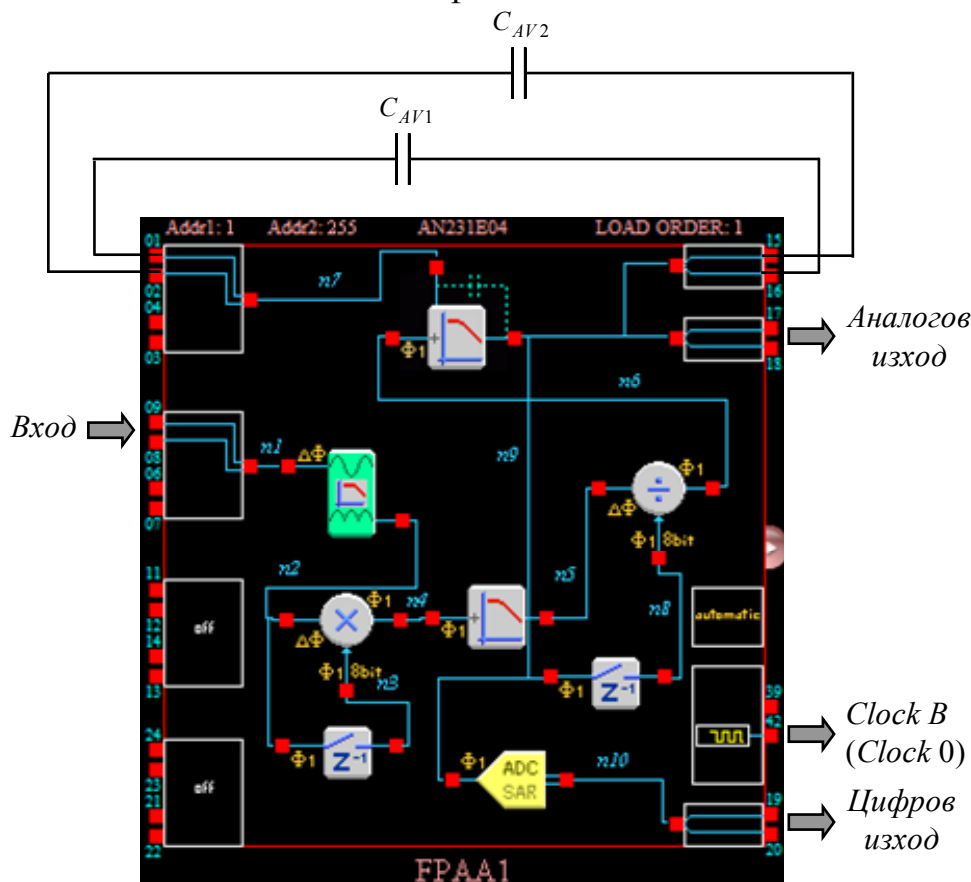
сигнал от операциите повдигане в квадрат и деление се осъществяват с мащабни коефициенти равни на единица. Крайният НЧФ *FilterLowFreqBilinear2* премахва високочестотните паразитни съставки на сигнала с честотата по-голяма от няколко *mHz*. За получаване на граничната честота крайният НЧФ се реализира с външни кондензатори  $C_{AV1}$  и  $C_{AV2}$  между специално предвидени изводи. Преобразуването на аналоговото напрежение  $U_o$  в еквивалентно двоично число може да се осъществи с 8-битовия АЦП с последователно приближение *ADC-SAR1*.

**Таблица 5.6.** Конфигурируеми аналогови модули за RMS-to-DC преобразувател.

Наименование		Опции	Параметри	Тактови честоти
<i>RectifierFilter1</i>		Rectification: full wave Polarity: non-inverting	Corner frequency [kHz]: 25 Gain: 1,00	Clock A: 250kHz (Clock 3)
<i>Multiplier1</i>		Sample and hold: off	Multiplication factor: 1,00	Clock A: 250kHz (Clock 3) Clock B: 4000kHz (Clock 0)
<i>Hold 1 (2)</i>		Input sampling phase: phase1	няма	Clock A: 250kHz (Clock 3)
<i>FilterBilinear1</i>		Filter type: low-pass Resource usage: min. resources	Corner frequency [kHz]: 25 Gain: 1,00	Clock A: 250kHz (Clock 3)
<i>Divider1</i>		Sample and hold: off	Divisor factor: 1,00	Clock A: 250kHz (Clock 3) Clock B: 4000kHz (Clock 0)
<i>FilterLowFreqBilinear2</i>		Independent variable: Corner frequency Polarity: non-inverting	Corner frequency [mHz]: 20 Gain: 1,00 External cap value [μF]: 1,2	Clock A: 250kHz (Clock 3)
<i>ADC-SAR1</i>		Input phase: phase1	няма	Clock A: 250kHz (Clock 3) Clock B: 4000kHz (Clock 0)

Чрез разполагане и формиране на електрически връзки между представените по-горе конфигурируеми модули в средата на AnadigmDesigner се получава електрическа схема, изпълняваща функцията на схемата от фиг. 5.28. На фиг. 5.29 е дадена FPAА конфигурация на преобразувател на ефективна стойност в постоянно напрежение, изпълняващ формула (5.5). В нея входният диференциален сигнал отнесен към  $+1,5V$  се подава към втория входно/изходен блок (между изводи 09 и 08). При директен режим на работа на входно/изходния блок входният сигнал непосредствено се подава към диференциалния вход на изправителя на напрежение. По този начин се избягва използването на активните схемни елементи, като входни буфери и НЧФ вградени във входно/изходените блокове. Изходният диференциален сигнал отнесен към  $+1,5V$  се получава също при директен режим на работа на шестия входно/изходен блок (между изводи 17 и 18). Двоичното число съответстващо на напрежението  $U_o$  и сигналът за синхронизация, съответно Data и Synch се получават от долния и горния извод на седмия изходен блок (изводи 20 и 19). Всеки бит от данните се придружава с по един синхронизиращ импулс на CLOCKB. Тактовата поредица CLOCKB се получава от извод 42 на FPAА. Външните филтриращи кондензатори  $C_{AV1}$  и  $C_{AV2}$ , свързани между възли *n7* и *n9* се избират със капацитети обусловени от граничната честота на крайния НЧФ. При условие, че входният сигнал е отнесен към нулата и измененията на напреженията са

извън обхвата от 0 до  $+3,3V$  може да се използва схемата от фиг. 5.19 (вж. т. 5.2.3). За подаването на изходното напрежение  $U_o$  към стъпало с несиметричен вход може да се използва схемата от фиг. 5.22.



Фиг. 5.29. FPAА конфигурация на преобразувател на ефективна стойност в постоянно напрежение, даден на фиг. 5.28.

#### 5.4.2. FPAА синхронен детектор, нечувствителен към фазата на входния сигнал [5.12] [29]

Обобщената принципна схема на синхронния детектор, обект на синтез и изследване, е показана на фиг. 5.30. В нея се използват два синхронни детектора, които се запускат от две дефазирани на  $90^\circ$  променливи напрежения

$$U_1 = U_{m,ynp} \sin \omega_{ynp} t \quad \text{или} \quad U_2 = U_{m,ynp} \cos \omega_{ynp} t .$$

За опростяване на математическото преобразуване амплитудата  $U_{m,ynp}$  може да се използва за мащабен коефициент и на аналоговите умножители. Двете управляващи променливи напрежения може да се формират от схема на квадратурен генератор.

В изхода на двата синхронни детектора оказва влияние само спектралната съставка на входното напрежение с честота  $f_{ynp}$ . Тази съставка има фазово отместване  $\varphi$  по отношение на  $U_1$ , като

$$(5.6) \quad U_i = U_{im} \sin(\omega_{ynp} + \varphi).$$



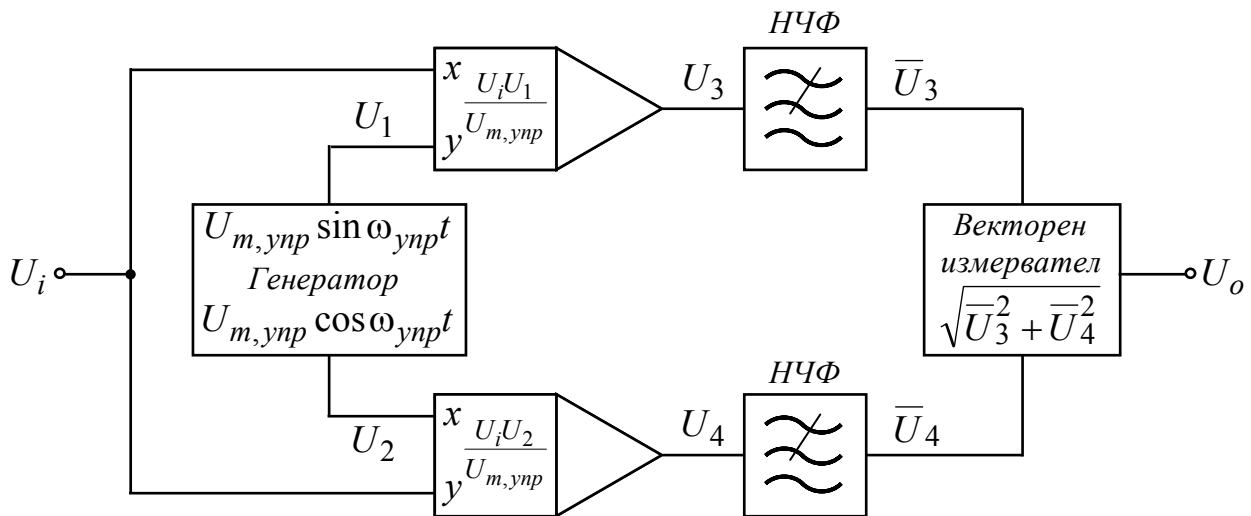
Съгласно формулите за преобразуване на произведение в алгебричен сбор в изхода на горния аналогов умножител се получава напрежение

$$(5.7a) \quad U_3 = \frac{1}{U_{m,ynp}} [U_{im} \sin(\omega_{ynp}t + \varphi)] U_{m,ynp} \sin \omega_{ynp}t =$$

$$= \frac{1}{2} \frac{1}{U_{m,ynp}} [U_{im} U_{m,ynp} \cos(\omega_{ynp}t + \varphi - \omega_{ynp}t) - U_{im} U_{m,ynp} \cos(\omega_{ynp}t + \varphi + \omega_{ynp}t)]$$

тогава

$$(5.7b) \quad U_3 = \frac{1}{2} U_{im} \cos \varphi - \frac{1}{2} U_{im} \cos(2\omega_{ynp}t + \varphi).$$



**Фиг. 5.30.** Обобщена схема на синхронен детектор, нечувствителен към фазата на входния сигнал.

Съответното решение за долния аналогов умножител има вида

$$(5.8a) \quad U_4 = \frac{1}{U_{m,ynp}} [U_{im} \sin(\omega_{ynp}t + \varphi)] U_{m,ynp} \cos \omega_{ynp}t =$$

$$= \frac{1}{2} \frac{1}{U_{m,ynp}} [U_{im} U_{m,ynp} \sin(\omega_{ynp}t + \varphi - \omega_{ynp}t) + U_{im} U_{m,ynp} \sin(\omega_{ynp}t + \varphi + \omega_{ynp}t)]$$

тогава

$$(5.8b) \quad U_4 = \frac{1}{2} U_{im} \sin \varphi + \frac{1}{2} U_{im} \sin(2\omega_{ynp}t + \varphi).$$

Тогава в изходите на двата върхови синхронни детектора се получават

$$(5.9a) \quad \bar{U}_3 = \frac{1}{2} U_{im} \cos \varphi \quad \text{и}$$

$$(5.9b) \quad \bar{U}_4 = \frac{1}{2} U_{im} \sin \varphi.$$

Въз основа на горните анализи за двата синхронни детектора могат да се направят следните изводи:

– за горния детектор:

$$(5.10a) \quad \overline{U}_3 = \begin{cases} \frac{1}{2} U_{im} \cos \varphi & \text{за } f_i = f_{ynp} \\ 0 & \text{за } f_i \neq f_{ynp} \end{cases}$$

– за долния детектор:

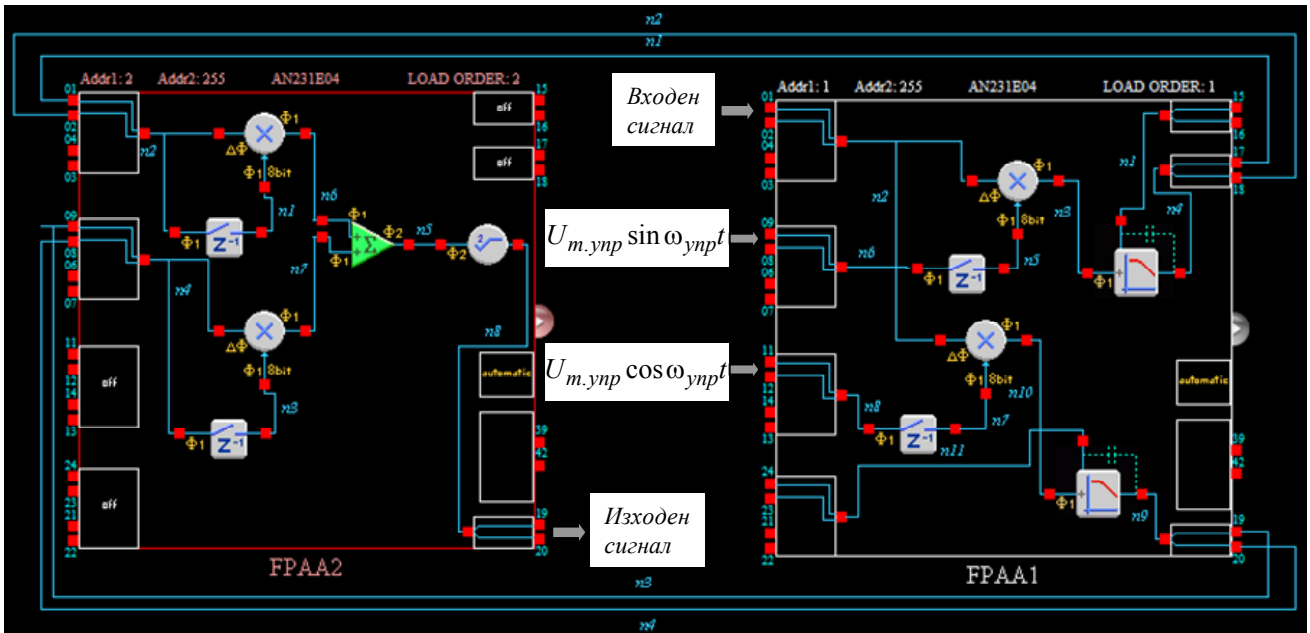
$$(5.10b) \quad \overline{U}_4 = \begin{cases} \frac{1}{2} U_{im} \sin \varphi & \text{за } f_i = f_{ynp} \\ 0 & \text{за } f_i \neq f_{ynp} \end{cases}$$

След повдигане в квадрат, сумиране и извличане на квадратен корен изходното постоянно напрежение се получава независимо от фазата на входния сигнал

$$(5.11) \quad \overline{U}_o = \frac{1}{2} U_{im} \sqrt{\sin^2 \varphi + \cos^2 \varphi} = \frac{1}{2} U_{im}.$$

Ако честотата на управляващия сигнал се изменя непрекъснато, то схемата работи като спектрален анализатор.

Въз основа на анализа по-горе и чрез разполагане и формиране на електрически връзки между представените конфигурируеми модули в таблици от 5.1 до 5.3 в средата на AnadigmDesigner се получава електрическа схема, изпълняваща функцията на схемата от фиг. 5.30. На фиг. 5.31 е дадена FPAА конфигурация на синхронен детектор, нечувствителен към фазата на входния сигнал. Функционалната схема е съставена от две FPAА схеми, които реализират съответно синхронните детектори и векторния измервател.



**Фиг. 5.31.** FPAА конфигурация на синхронен детектор, нечувствителен към фазата на входния сигнал, даден на фиг. 5.30.

Входният диференциален сигнал, отнесен към  $+1,5V$ , се подава към първия входно/изходен блок (между изводи 01 и 02). При директен режим на работа на

входно/изходния блок входният сигнал непосредствено се подава към входовете, означени с  $x$  на аналоговите умножители на двата синхронни детектора. Управляващите променливи напрежения от крадатурен генератор се подават, съответно към втория и третия входно/изходен блок. Във вътрешната структура напреженията се подават към входовете означени с  $y$  на аналоговите умножители. Диференциалното изходно напрежение между изводи 17 и 18 на горния синхронен детектор с външни връзки  $n1$  и  $n2$  се подава към диференциалния вход (между изводи 01 и 02) на първия входно/изходен блок на векторния измервател. Диференциалното напрежение между изводи 19 и 20 на долния синхронен детектор с външни връзки  $n3$  и  $n4$  се подава към диференциалния вход (между изводи 08 и 09) на втория входно/изходен блок на измервателя. По този начин се получава каскадна структура от две FPAА интегрални схеми, съответно FPAА1 и FPAА2. Според фиг. 5.31 FPAА2 е разположена отляво на FPAА1, тъй като реда за програмиране на FPAА, реализирани върху развойната система AN231K04-DVLP3 (Anadigm 3.3volt development kit), е от дясно на ляво. Управлението на зараждане на конфигурационната информация се осъществява от микроконтролера, разположен в дясната система. Микроконтролерът, разположен в лявата система, се забранява. Външните кондензатори на нискочестотните филтри от горния и долния синхронен детектор се включват между изводите на които опират полюсите тези кондензатори, означени с прекъсвана линия върху съответните схемни означения. Изходното диференциално напрежение  $\overline{U}_o$  се получава между изводи 19 и 20 на векторния измервател, реализиран в FPAА2.

