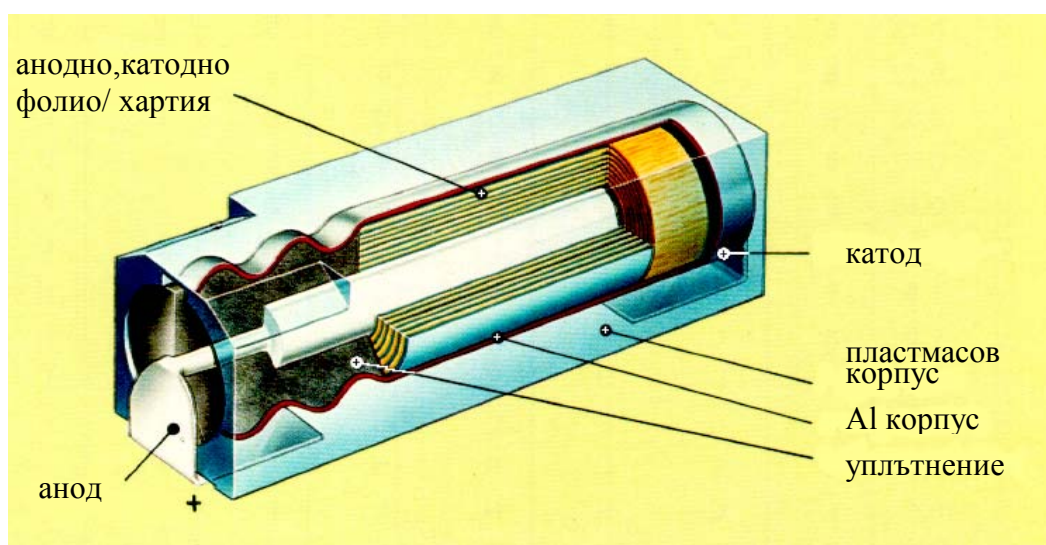


размер	W ±0.04	L ±0.04	H ±0.04	S	A	B
B	1.27	2.54	1.27	1.02	0.127	0.762
L	1.27	3.81	1.27	2.29	0.127	0.762
U	1.27	5.08	1.27	3.55	0.127	0.762
E	2.54	3.81	1.27	2.29	0.127	0.762
C	2.54	5.08	1.27	3.55	0.127	0.762
H	3.43	5.59	1.78	4.06	0.127	0.762
I	2.79	6.73	2.79	4.19	0.127	1.29
P	3.81	7.25	2.79	4.70	0.127	1.29

Фиг. 8.22. а) Конструкция на полярен Та чип-кондензатор; б) Таблица с геометричните размери.

Тези чип-кондензатори имат обхват на номиналните стойности от 0,1 до 100µF и работно напрежение от 4-50 V.

В). Алуминиеви чип-електролитни кондензатори.



Фиг. 8.23. Конструкция на Al електролитни чип кондензатори

Хибридни микромодули – доц. д-р инж. Р. Арнаудов, доц. д-р инж. В. Видеков

Обхватът на номиналните стойности на C е от $0,1-22\mu\text{F}$, а на работните напрежения от $6,3$ до 63 V .

8.5. Нови тенденции в конструкцията на слойни и чип пасивни елементи за повишени честоти.

Бързото развитие на сателитните комуникации са свързани с повишени изисквания към конструкцията и технологията на монолитни и хибридни СВЧ схеми, МСМ устройства и възли, с оглед на повишаване на работната честота и намаляване на производствената цена. Пасивните чип компоненти са неразделна част от тях и затова те също трябва да посрещнат тези предизвикателства. Това накарва конструкторите и технолозите при производството на такива чипове да се обърнат към използването на материали и технологии, характерни за монолитната интегрална техника, позволяваща достигането на много малки геометрични размери и оттам високи работни честоти (до $20-30\text{GHz}$). Характерното за тези нови чип-елементи е използването на Si и GaAs като подложки-носачи за тяхното изготвяне, по добре познатите и развити монолитни технологии.

1). Монолитни чип-индуктивности върху полупроводник.

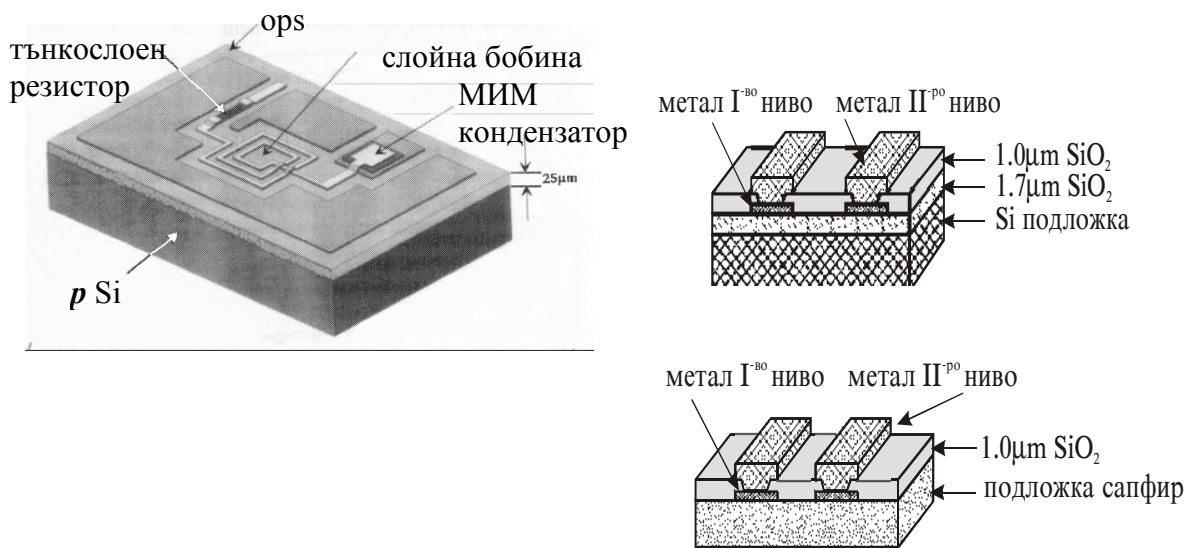
Добре познатата CMOS технология може успешно да се прилага за изготвянето на такива елементи до 20 GHz . Преодоляването на трудностите при реализирането на висок Q -фактор при тези елементи, свързани с факта, че подложките не са изолационни, а полупроводникови (и имат шунтиращо действие), а дебелината на стандартната метализация не е голяма, се извършва в следните направления:

- използване на подложки от вискоомен Si или полуизолиращ GaAs
- използване на изолационни слоеве от дебел поръзен SiO_2 ($25\mu\text{m}$), получен при електрохимична анодизация на Si със съчетано високотемпературно окисление ($1\mu\text{m}$);
- използване на селективно електрохимично удебеляване с Cu или Au на проводящите слоеве;
- използването на полиимидни изолационни слоеве или стъклени такива, върху п.п. пластина;
- използване на изолиращи подложки от типа силиций върху сапфир (SOS);
- използване на метализации от различни нива, типични за многослойни МСМ структури, свързани през отвори в диелектрика и така увеличаващи ефективната дебелина на проводящите ленти;

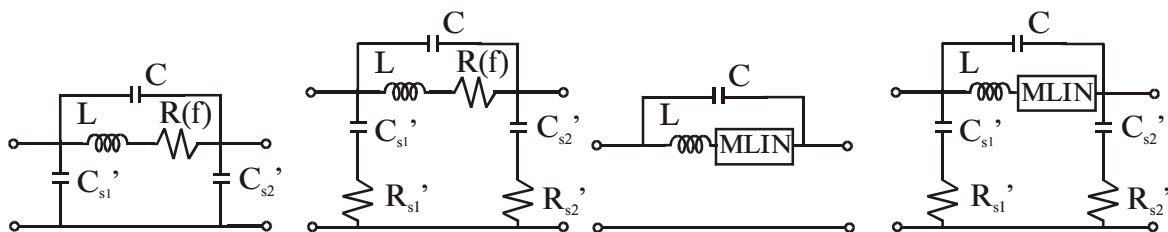
Хибридни микромодули – доц. д-р инж. Р. Арнаудов , доц. д-р инж. В. Видеков

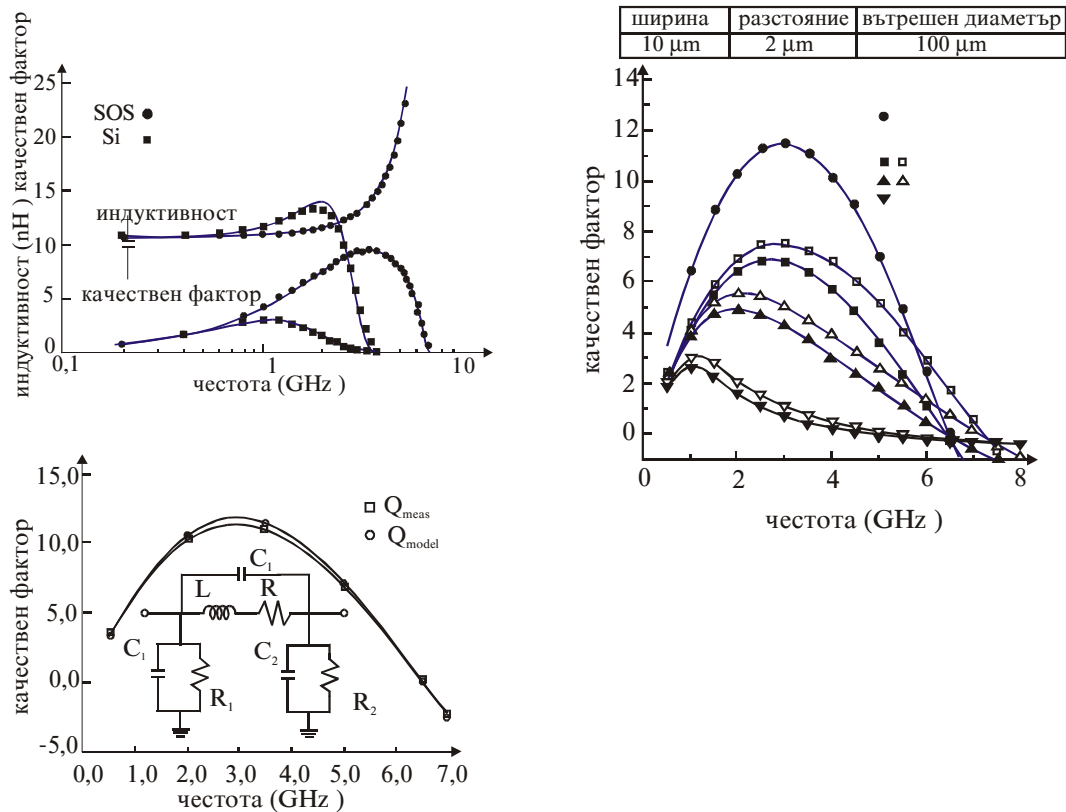
- използване на технологията на микромеханиката за получаване на тънки диелектрични мембрани (в обемния Si), върху които се формират спирални индуктивности и гребенчати кондензатори.

Типични геометрични размери и конструктивни параметри за такива индуктивни елементи са: ширина на линията $W=5-20\mu\text{m}$, разстояние между линиите - от същия порядък, брой навивки N на спиралата 4-12 , номинални стойности $L=2-10\text{nH}$, Q -фактор от 4-20, площ на елементите от 10^3 до $250 \cdot 10^3 \mu\text{m}^2$, обемно съпротивление на подложката от $4\Omega\text{cm}$ до $2\text{K}\Omega\text{cm}$ и др.



Фиг. 8.24. а) Илюстрация на спирална индуктивност изготвена върху Si с изолиращ слой от анодизиран поръзен окис (OPS), метализация Ti/Au - $2,3\mu\text{m}$; б) напречен разрез на двуслойна спирална индуктивност (с цел увеличаване на ефективната дебелина на метализацията и намаляване на R_s), изготвена върху SOS подложка. Първи метален слой $0,5\mu\text{m}$ TiW/Al/Ti, втори метален слой - $1,6\mu\text{m}$ TiW/Al/Ti.





Фиг. 8.25. а) Класически ВЧ модел на спирална индуктивност върху изолираща подложка; б) Класически ВЧ модел на спирална индуктивност върху полупроводникова подложка; в) Модел на спирална индуктивност върху SOS подложка; г) Усъвършенстван модел на спирална индуктивност върху полупроводникова подложка, представена като взаимна разпределена индуктивност L_m между навивките на спиралата и микролентова предавателна линия MLIN, характеризираща самия проводник на спиралата; д) Качествен фактор Q на спирални индуктивности върху полупроводникови подложки с различно обемно съпротивление.

При анализ на еквивалентните схеми от горната фигура могат да се направят следните важни изводи:

- C характеризира паразитния краеве капацитет между навивките на спиралата и зависи от разстоянието между тях. Оказва силно шунтиращо действие с повишаване на работната честота, намалява Q -фактора и може да предизвика паралелен резонанс с L
- L е функция само на геометричните размери на спиралата

Хибридни микромодули – доц. д-р инж. Р. Арнаудов, доц. д-р инж. В. Видеков

- Съпротивлението R на лентовия проводник е функция на честотата поради скин-ефекта. R намалява с увеличаване на честотата. На ниски честоти ограничава Q -фактора и предизвиква неговото намаляване.

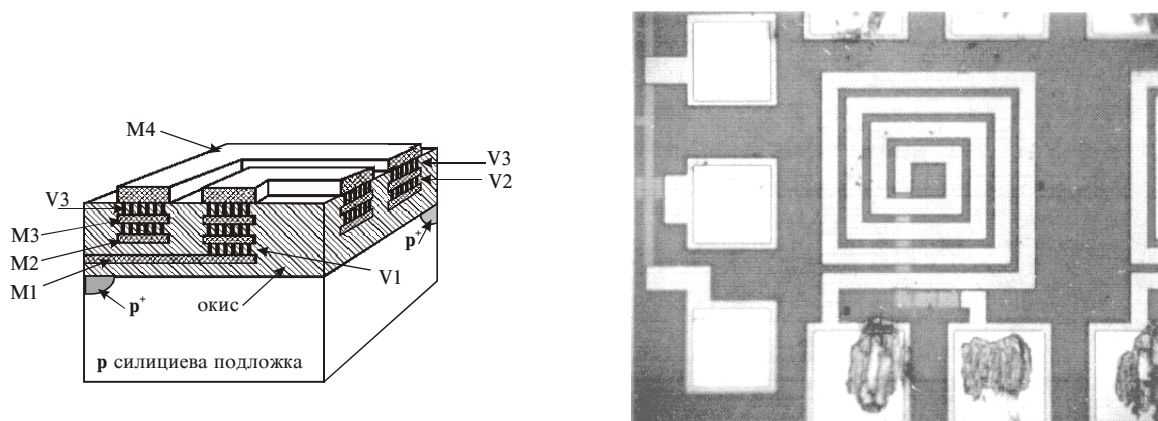
- C'_s и C_s са свързани с капацитета на изолиращия слой и капацитета на подложката. Те се увеличават с увеличаване броя на навивките N , защото площта на елемента (спиралата) става по-голяма. Това намалява Q -фактора за високи честоти, вследствие на тяхното шунтиращо действие.

- R_{s1} и R_{s2} са различни (едното съпротивление е в началото на спиралата, а другото в края, $R_{s1} > R_{s2}$). Те отразяват обемното съпротивление на подложката. Явно е, че колкото тя е по-нискоомна, толкова ще има по-големи загуби (утечки) и Q фактора намалява. Увеличаване на площта на спиралата предизвиква тяхното намаляване.

$$47) Q = \frac{\text{Im}Z_{in}(\omega)}{\text{Re}Z_{in}(\omega)} - \text{качествен фактор на индуктивността}$$

Входния импеданс Z_{in} на чип индуктивности се извлича от измерените S_{11} параметри в зависимост от честотата чрез анализатор на вериги (виж 4 глава).

По-нататъшна оптимизация на параметрите на спиралните чип индуктивни елементи може да се търси и при прилагане на похватите в многослойната MCM метализация или VLSI такава. При такава структура е възможно да се изготвят и погребани МИМ кондензатори.



Фиг. 8.26. а) Напречен разрез на централна част на спиралата в многослойна структура с 4 нива, изготвена по BiCMOS технология; б) фотоснимка на тази индуктивност (ясно се виждат металните нива M2/M3/M4, които са едно върху друго, замъглено е ниво M1); в) Измерен

Хибридни микромодули – доц. д-р инж. Р. Арнаудов, доц. д-р инж. В. Видеков

S_{11} нанесен върху Смит-диаграмата в диапазона от 1MHz до 20GHz (f_{SR}), където настъпва първия резонанс.

Дебелините на метализациите M1, M2, M3 са около 1 μ m, а M4 - около 2 μ m. Обемното съпротивление на подложката е 10 Ω .cm. Изолиращият окис между отделните метални слоеве е 1,5 μ m, а между подложката и M2 около 4,5 μ m. Интересното в тази технология е, че металните ленти на спиралите могат да се свързват, чрез метализирани отвори, по щялата си дължина (така увеличаваме ефективната дебелина на метализацията и формираме една резултантна спирала), но могат да бъдат свързани и по такъв начин, че да се получи и серийната им комбинация (синфазна и противофазна). Така чрез комбинации е възможно да се получат плоски СВЧ трансформаторни структури, които са многополюсни устройства.

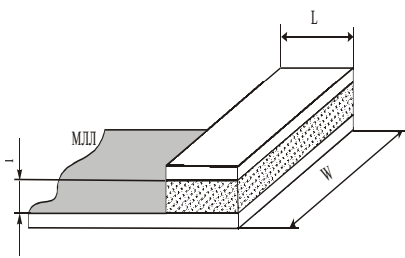
С показана структура могат да се изготвят и скрити МИМ кондензатори за СВЧ. Това лесно се получава при използване на метални контактни площадки от слоевете M1, M2 и M3. Например ако електродите са M2 и M3, а M1 е плуващ, или M1 и M3 се дават накъсо за да формират единия електрод, а M3 представлява другия електрод. По този начин стойността на капацитета при една и съща геометрия се удвоява.

Използването на стандартните полупроводникови технологии позволяват хиляди от този вид чип елементи да се изготвят едновременно върху обща силициева пластина (окисление, метализация, фотолитография) подобно на дискретни активни прибори (транзистори, диоди, ИС) и след това да се скрайбират, начупят и ако се изисква да се монтират в подходящ корпус. Удачно при тях е и приложението на безкорпусната beam-lead технология. Номиналните им стойности са доста малки, затова те се използват препоръчително за сантиметровия и милиметровия обхват, във вериги за захранване, съгласуване, филтри. При конструиране на геометричните размери, трябва да се спазва условието за квазистационарност, т.е. геометрични размери да са по-малки от $\lambda_A/10$.

2. Нови видове СВЧ обемни чип-кондензатори.

Те се изготвят по класическите хибридни технологии и електрохимично удебеляване (Ni/Au) на контактните площадки. За материал на диелектричния им изолатор се използват обикновено керамики с високо ϵ_r (20-1000). Такива свойства притежава BaTiO₃ с различни включвания на ZrO, ZnO, Al₂O₃, MgO и др., за регулиране на стойностите на ϵ_r според процентното им съдържание. Основните конструкции на тези елементи са:

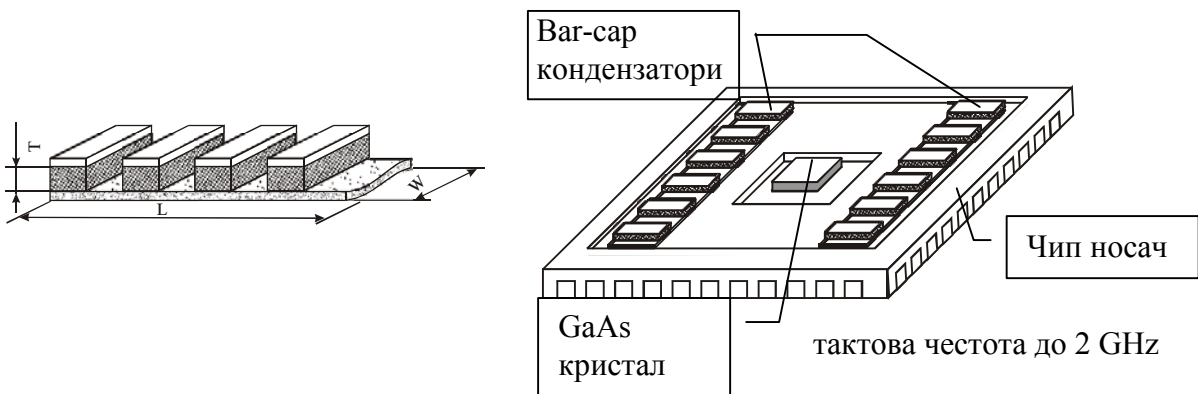
А). Di - сар кондензатори



	W	МЛД	T	L	pF	pF
милиметри						
D10	$.254 \pm_{.076}^{.000}$.254	$.102 \pm .025$	-	33	-
D15	$.381 \pm_{.076}^{.000}$.508	$.102 \pm .025$	$.152 \pm .025$	100	68
D20	$.508 \pm_{.076}^{.000}$.508	$.102 \pm .025$	$.152 \pm .025$	120	100
D25	$.635 \pm_{.076}^{.000}$.762	$.102 \pm .025$	$.152 \pm .025$	220	180
D30	$.762 \pm_{.076}^{.000}$.762	$.102 \pm .025$	$.152 \pm .025$	270	200
D35	$.889 \pm .127$	1.016	$.102 \pm .025$	$.178 \pm .051$	330	330
D50	$1.270 \pm .254$	1.524	-	$.178 \pm .051$	-	1000
D70	$1.778 \pm .254$	2.032	-	$.203 \pm .051$	-	1500
D90	$2.286 \pm .254$	2.540	-	$.254 \pm .102$	-	1500

Фиг. 8.27. а) Конструкция на Di-сар кондензатори; б) Таблица с геометричните им размери.

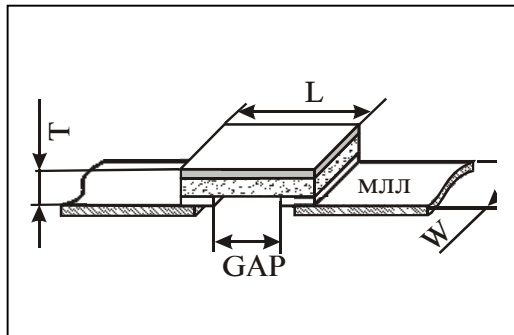
Б). Ваг-сар кондензатори



размерите са в inch							
тип	W± 0,003	L± 0,005	T± 0,001	WxL за конденз.	стой- ност	брой конденз.	
E40	.040	.125	.007	.040x.015	150	6	E40BU151Z1PX6
E40	.040	.085	.007	.040x.015	150	4	E40BU151Z1PX4
E40	.040	.065	.007	.040x.015	150	3	E40BU151Z1PX3
E30	.030	.125	.007	.030x.015	120	6	E30BU121Z1PX6
E30	.030	.085	.007	.030x.015	120	4	E30BU121Z1PX4
E30	.030	.065	.007	.030x.015	120	3	E30BU121Z1PX3
E25	.025	.125	.007	.025x.015	100	6	E25BU101Z1PX6
E25	.025	.085	.007	.025x.015	100	4	E25BU101Z1PX4
E25	.025	.065	.007	.025x.015	100	3	E25BU101Z1PX3
E20	.020	.125	.007	.020x.015	80	6	E20BU800Z1PX6
E20	.020	.085	.007	.020x.015	80	4	E20BU800Z1PX4
E20	.020	.065	.007	.020x.015	80	3	E20BU800Z1PX3

Фиг. 8.28. а) Конструкция на Ваг -сар кондензатори; б) Типични приложения; в) Таблица с геометричните им размери.

В). Гаp-сар кондензатори



					±.025	±.025	[pF]	[pF]
размери в mm								
G10	.254 ± ^{.000} _{.076}	.762	.762	.127	.102	.152	20	15
G15	.381 ± ^{.000} _{.076}	1.016	1.016	.203	.102	.152	39	27
G20	.508 ± ^{.000} _{.076}	1.270	1.270	.254	.102	.152	62	47
G25	.635 ± ^{.000} _{.076}	1.524	2.032	.508	.102	.152	82	82
G30	.762 ± ^{.000} _{.076}	1.524	2.032	.508	.102	.152	100	100
G35	.889 ±.127	1.524	2.032	.508	.102	.152	100	120
G50	1.270 ±.254	-	2.032	.508	-	.152	-	150

Фиг. 7.27. а) Конструкция на Гаp -сар кондензатори; б) Таблица с геометричните размери.

При избора на тези чип-кондензатори трябва да се съблюдава строго условието за съвместимостта на геометричните им размери с тези на микролентовите линии, върху които се монтират.

ЛИТЕРАТУРА

1. _
2. ГЛАВА 2
- 2.1. Reinard J. Klein Wassink and Martin M. F. Verguld Manufacturing Techniques for Surface Mounded Assemblies, Electrochemical Publications LTD, 1995
- 2.2. Jim Hjerpe Power Distribution for High-Performance Processors pp. 22-24 HDI Vol.3 No.10 October 2000
- 2.3.

ГЛАВА 3

3. ГЛАВА 3
- 3.1. P.B.Chinoy, L.Tajadod, “Processing and Microwave Characterization of Multilevel Interconnect Using BCB Dielectric”, IEEE on Components, Hybrids and Manufacturing Technology, pp. 714÷720, vol 16, №7, Nov.1993
- 3.2. T.A.Cloudetal, “Processing and Performance of Golden MCM”, IEEE on Components, Hybrids and Manufacturing Technology, pp. 724÷731, vol 16, №7, Nov.1993
- 3.3. G.K.Schammler, V.Glaw, G.Chmiel, “Comparizon of Metalization of Chemically and Laser-Etched Structures in BPDA-PDA Polyimide”, IEEE on Components, Hybrids and Manufacturing Technology, pp. 720÷724, vol 16, №7, Nov.1993
- 3.4. K.Prasad, E.Prefecto, “Multilevel Thin Film Packaging: Applications and Processes for High Performance Systems”, IEEE on Components, Hybrids and Manufacturing Technology, pp. 38÷50, vol 17, №1, Feb.1994
- 3.5. O.Miura et al., “Fabrication of Thin-Film Multilayer Substrate Using Copper Clad Polyimide Sheets”, IEEE on Components, Hybrids and Manufacturing Technology, pp. 817÷822, vol 16, №8, Dec.1993eq
- 3.6. T.M.Provo, “Hybrid Revival with LTCC Modules”, Hybrid Circuit Technology, pp 41÷45, Nov. 1990
- 3.7. А.С.Борисенко, Н.И.Бавыкинр “Технология и оборудование для производства микроэлектронных устройств”, Москва, “Машиностроение”, 1983

Хибридни микромодули – доц. д-р инж. Р. Арнаудов, доц. д-р инж. В. Видеков

3.8. В. Вольман, “Справочник по расчету и конструированию СВЧ
полосковых устройств” Москва, “Радио и связь”, 1982

4. ГЛАВА 4

4.1. Reinard J. Klein Wassink and Martin M. F. Verguld Manufacturing
Techniques for Surface Mouted Assemblies, Electrochemical Publications
LTD, 1995

4.2. Ray P. Prasad Surface Mount Technology Principles and Practice ITR
1997

4.3. Surface Mount Technology, ISHM, Silver Spring, MA USA 1984

4.4. Jennie S. Hwang Lead-free Solder: the Sn/Ag/Cu System pp. 18 – 21
SMT July 2000

4.5. William E. Coleman, Denis Jean and Julie Bradbury Stencil Design for
Mixed-technology Placment & Reflow pp. 46-50 SMT July 2000

4.6. Timothy G, Lenihan Two metal layer flex pp. 31-36 Advanced Packaging
March 2001

4.7. Монтаж на поверхность технология, контроль качества под общей
редакцией И.О.Шурчкова Москва Издательство стандартов 1991

4.8. M. Topper and H.Reichl Wafer-Level Chip-Size Package Challenges pp.
14-16 HDI Vol.3 No.1 January 2000

4.9. Kinuko Mishiro, Mitsunori Abe, . . . Solder Joint Reliability of BGA/CSP
for Mobile Phones pp. 24-30 HDI Vol.3 No.5 May 2000

4.10. Howard Rupprecht Step-by-step SMT Step 10 — Rework & Repair
pp.90-93 SMT November 2000

5. ГЛАВА 5

5.1. К. Гупта, Р. Гарг, Р. Чадха, “Машинное проектирование СВЧ
устройств”, “Радио и связь”, Москва, 1987

5.2. A.P. Mourachkin et al., “Microwave Measurements of Surface Resistance by
the Parallel-Plate Dielectric Resonator Method”, IEEE trans. MTT, vol 43,
№3, pp. 544÷552, March 1995

5.3. R.H. Voelker et dl., “Determindtion of Complex Permrttivity of Low-Loss
Dielectric”, ”, IEEE trans. MTT, vol 45, №10, pp. 1955÷1961, Oct. 1997

5.4. M.Q. Lee, S. Nam, “An Accurate Broadband Measurement of Substrate
Dielectric Constant”, IEEE Microwave and Guided Wave Letters, vol 6,
№4, pp. 168÷171, Apr. 1996

5.5. M.A. Saed, “Measurement of the Complplex Permittivity of Low-Loss Planar
Microwave Substrates Using Aperture-Coupled Microstrip Resonators”,
IEEE trans. MTT, vol 41, №6, pp. 1343÷1349, Aug. 1993

5.6. Sonoscan Inc catalog, 1995

Хибридни микромодули – доц. д-р инж. Р. Арнаудов, доц. д-р инж. В. Видеков

- 5.7. J. Marshall et al., “Cad-Based Capacitance Testing of Unpopulated MCM Substrates”, IEEE trans. Components, Hybrids, Manufacturing Technlflgy, vol 17, №1, pp. 50÷56, Feb. 1994
- 5.8. L. Ekonomikos, T. Morrison, “Electron Test of Multichip Substrates”, IEEE trans. CHMT, vol 17, №1, pp. 56÷62, Feb. 1994
- 5.9. M. Brunner et al., “Electron-Beam Testing and Probing”, IEEE trans. CHMT, vol 17, №1, pp. 62÷69, Feb. 1994
- 5.10. Oded Hecht, “Optical Inspection of MCM”, Hybrid Circuit Technology, vol 7, №6, pp. 11÷15, June 1990
- 5.11. “Hewlett-Packard Application Note 183”
- 5.12. J. M. Drozd, W. T. Joines, “Determing of Q Using S Parameter Data”, IEEE trans. MTT, vol 44, №11, pp. 2123, Nov. 1996
- 5.13. A. H. Boughriet et al., “Noniterative Stable T/R Method for Low-Loss Material Complex Permittiviti Determination”, IEEE trans. MTT, vol 45, №1, pp. 52÷58, Nov. 1997

6. ГЛАВА 6

- 6.1. Хр. Шинев, “Радиотехническа електродинамика”, “Техника”, София, 1979
- 6.2. В. Фуско, “СВЧ цепи”, “Радио и связь”, Москва, 1990
- 6.3. К. Гупта, Р. Гардж, Р. Чадха, “Машинное проектирование СВЧ устройств”, “Радио и связь”, Москва, 1987
- 6.4. Р. Карсон, “Високочастотные усилители”, “Радио и связь”, Москва, 1981
- 6.5. Г. Л. Маттей, Л. Янг, Е. М. Т. Джонс, “Филтры СВЧ, согласующие цепи и цепи связи”, “Связь”, Москва, 1972
- 6.6. “Transistor Designer’s Guide”, “Microwave associated”, 1982
- 6.7. D. A. Frickey, “Conversion between S, Z, Y, h, ABCD and T-parameters are Valid for Complex Source and Load Impedances”, IEEE trans. MTT, vol 42, №2, pp. 205÷212, Feb. 1994
- 6.8. А. Л. Фельдтштейн, “Справочник по элементам полосковой техники”, “Связь”, Москва, 1979
- 6.9. В. Багачев, В. Никифоров, “Транзисторни усилватели на мощност”, “Техника”, София, 1982

7. ГЛАВА 7

- 7.1. В. Фуско, “СВЧ цепи”, “Радио и связь”, Москва, 1990
- 7.2. К. Гупта, Р. Гадж, Р. Чадха, “Машинное проектирование СВЧ устройств”, “Радио и связь”, Москва, 1987

Хибридни микромодули – доц. д-р инж. Р.Арнаудов , доц. д-р инж. В. Видеков

- 7.3. В. Вольман, “Справочник по расчёту и конструированию СВЧ полосковых устройств”, “Радио и связь”, Москва, 1982
- 7.4. A. Abramowicz, “New Model of Coupled Transmission Lines”, IEEE trans. MTT, vol 43, №6, pp. 1389÷1393, June 1995
- 7.5. W.P. Gerene et al, “A Practical Technique for Designing Multiport Coupling Networks”, IEEE trans. MTT, vol 44, №3, pp. 364÷372, Mar. 1996
- 7.6. M.S. Alam et al., “Hybrid Mode Analysis of Multilayered and Multiconductor Transmission on Lines”, IEEE trans. MTT, vol 45, №2, pp. 205÷212, Feb. 1997
- 7.7. P.C. Cherry, M.F. Iskander, “FDTD Analysis of High Frequency Electronic Interconnection Effects”, IEEE trans. MTT, vol 43, №10, pp. 2445÷2452, Oct. 1995
- 7.8. S.K. Yun, H.Y. Lee, “Parasitic Impedance Analysis of Double Bonding Wires for HF IC Packaging”, IEEE on Microwave and Guided Wave Letters, vol 5, №10, pp. 296÷299, Sept. 1995
- 7.9. H.H.M. Ghous, E.B. El Sharawy, “FDTD Analysis of Flip-Chip Interconnects with Staggered Bumps”, IEEE trans. MTT, vol 44, №6, pp. 960÷963, June 1996
- 7.10. R. Senthinathan et al, “Modeling and Simulation of Coupled Transmission Line Over a Noisy Plane”, IEEE trans. Components, Hybrids, Manufacturing Technology, vol 16, №7, pp. 705÷714, Nov. 1993
- 7.11. R.C. Frye, “Physical and Interconnection Delays in MCM”, IEEE trans. Components, Hybrids, Manufacturing Technology, vol 17, №1, pp. 30÷38, Feb. 1994
- 7.12. Y. Eo, W.R. Eisenstadt, “High Speed VL SI Interconnect Modeling Based on S-parameter Measurements”, IEEE trans. Components, Hybrids, Manufacturing Technology, vol 16, №5, pp. 555÷563, Aug. 1993
- 7.13. IEEE trans. on MTT, “Special Issue on Interconnects and Packaging”, vol 45, №10, Oct. 1997
- 7.14. IEEE trans. on MTT, vol 43, №5, May 1995

8. ГЛАВА 8

- 8.1. А.С. Березин, О.Р. Мочалкина, “Технология и конструирование интегральных микросхем”, “Радио и связь”, Москва, 1983
- 8.2. А.С. Борисенко, Н.И. Бавыкин, “Технология и оборудование для производства микроэлектронных устройств”, “Машиностроение”, Москва, 1983
- 8.3. В.И. Вольман, “Справочник по расчету и конструированию СВЧ полосковых устройств”, “Радио и связь”, Москва, 1982

Хибридни микромодули – доц. д-р инж. Р. Арнаудов , доц. д-р инж. В. Видеков

- 8.4. Э.А.Матсон, Д.В.Крыжановский, “Справочное пособие по конструированию микросхем”, “Выйшэйшая школа”, Минск, 1982
- 8.5. W.E.Berg, Microwave Hybrids Using Low-Fire Multilayer Ceramics, Hybrid Circuit Technology, Mar. 1991
- 8.6. R.A.Jonson et al, “Comparison of Microwave Inductors Fabricated on Silicon-on-Sapphire and Bulk Silicon”, IEEE Microwave and Guided Wave Letters, vol6, №9, pp 323÷326, Sept.1996
- 8.7. M.Park et al, “High Q/C-MOS-Compatible Microwave Inductors Using Double-Metal Interconnection Silicon Technology”, IEEE Microwave and Guided Wave Letters, vol 7, №2 pp 45÷48, 1997
- 8.8. S.A.Oliver et al, “High-Performance Planar Inductor on Thick Oxidized Porous Silicon (OPS) Substrates”, IEEE Microwave and Guided Wave Letters, vol 7, №8 pp 236÷239, Aug. 1997
- 8.9. J.N.Burghartz et al, “Microwave Inductors and Capacitors in Standard Multilevel Interconnect Silicon Technology”, IEEE trans. on MTT, vol. 44, №1, pp. 100÷105, Jan. 1996
- 8.10. C.Y.Chi, G.M.Rebeiz, “Planar Microwave and Millimeter Wave Lumped Elements and Coupled-Line Filters Using Micro-Machining Technics”, IEEE trans. on MTT, vol. 43, №4, pp. 730÷739, Apr. 1995
- 8.11. “Dielectric Laboratories Inc. Catalogue”, 1986
- 8.12. “Valvo SMT Catalogue”, 1985/86
- 8.13. P.B.Chinoy, J.Tajadod, “Processing and Microwave Characterization of Multilevel Interconnects Using BCB Dielectric”, IEEE trans. Components, Hybrids, Manufacturing Technflgy, vol 16, №7, pp. 714÷720, Nov. 1993
- 8.14. W.T.Greer, J.Isaac, “Military Increasing Use of MCM”, Hybrid Circuit Technology, Apr. 1991
- 8.15. “Dupont EMD General Catalogue”, 1987