

Емил Д. Манолов

Учебно пособие по

**АНАЛИЗ НА АНАЛОГОВИ
CMOS ИНТЕГРАЛНИ СХЕМИ
ПРИ МАЛЪК ВХОДЕН СИГНАЛ**

Технически университет – София
2017 г.

В пособието е представен подход за ръчен анализ на аналогови интегрални схеми при малки входни сигнали и ниски честоти.

Предназначено е за студентите, докторантите и начинаещите инженери, обучаващи се в бакалвърските и магистърските курсове, факултативни дисциплини и школи на Факултета по електронна техника и технологии. То ще бъде полезно и за всички, които проектират и използват аналогови интегрални схеми и устройства.

Съдържание

Увод.....	4
1. Основни параметри и зависимости в MOS транзисторите	
1.1. Основни параметри	6
1.2. Постояннотокови зависимости в силна инверсия.....	6
1.3. Еквивалентна схема на MOS транзистор в областта на насищане за малки сигнали и ниски честоти.....	7
2. Базови аналогови клетки на интегралните схеми	
2.1. Клетки за реализация на динамичен товар	
2.1.1. Динамичен товар с активен резистор.....	8
2.1.2. Динамичен товар с източник на ток.....	9
2.1.3. Динамичен товар с каскоден източник на ток.....	10
2.2. Усилвателни стъпала с общ сорс	
2.2.1. Класическа схема.....	11
2.2.2. Усилвателно стъпало “push-pull”.....	12
2.2.3. Усилвателно стъпало с резистор в сорса.....	13
2.3. Усилвателно стъпало с общ гейт.....	14
2.4. Усилвателно стъпало с общ дрейн.....	16
2.5. Каскодни усилватели	
2.5.1. Класическа схема	17
2.5.2. Прегънат каскод.....	18
2.6. Диференциален усилвател.....	19
3. Приложения	
3.1. Анализ на диференциални усилватели	
3.1.1. Симетрични диференциални усилватели.....	22
3.1.2. Каскоден диференциален усилвател.....	23
3.1.3. Диференциален усилвател с токово огледало.....	24
3.2. Анализ на операционни усилватели	
3.2.1. Операционни усилватели на проводимост с токови огледала.....	26
3.2.2. Операционен усилвател на проводимост с прегънат каскод.....	29
3.2.3. Операционен усилвател на проводимост на Милер.....	30
3.2.4. Стандартен операционен усилвател.....	30
Литература.....	31

Увод

Проектирането на аналогови интегрални схеми е сложен интерактивен процес, който включва поредица от симулационни и оптимизационни процедури. За тяхното успешно осъществяване е необходимо проектантът да има задълбочено познание за функционирането на схемата и основните зависимости в нея. За целта, на началния етап от проектирането, задължително се извършва анализ на проектираната схема при малки входни сигнали и ниски честоти. Обикновено този анализ се провежда от проектанта с помощта на опростени еквивалентни схеми и формули, без необходимост от използването на специфични софтуерни ресурси. Нарича се още „ръчен анализ“. Получените резултати трябва да са ясни, нагледни и лесни за интерпретация, което ще позволи безпроблемното открояване на съществените фактори и зависимости в схемата.

В практиката са се наложили няколко подхода за ръчен анализ на аналоговите интегрални усилватели при малък сигнал и ниски честоти. Първият от тях се основава на заместването на всички транзистори с техните малосигнални нискочестотни еквивалентни схеми [1, 2, 3, 5, 6, 7, 9, 10]. На базата на получената еквивалентна схема на разглежданото устройство, с помощта на методите за анализ на електрони вериги, се изразяват търсените величини. Този подход е ефективен при малък брой на транзисторите в схемата. При голям брой транзистори, еквивалентната схема на анализирания стъпало се усложнява значително, което затруднява и забавя анализа.

Еlegantен начин за ускоряване на ръчния анализ е използването на „интуитивния подход“, представен в [3]. При него анализът се извършва върху самата схема, без да е необходимо транзисторите да се заместят с малосигналните си модели. Методът отчита променливотоковите съставки на токовете в схемата. За целта се определят транзисторите, които преобразуват входното променливо напрежение в ток. Този ток, умножен по съответното еквивалентно съпротивление към земя, дава изходното напрежение в разглеждания възел. Представеният метод е бърз и ефикасен и има сериозен потенциал като ефективен подход за анализ на усилвателни схеми, но той не може да се прилага самостоятелно – при него се налага да се използват някои резултати, получени по метода с еквивалентните схеми.

В [4] е представен структурен подход за анализ и проектиране на аналогови интегрални схеми, при който сложната схема на усилвателя се декомпозира на по-прости структури, чиито параметри са познати. За целта, специално за анализа на схемите при ниски честоти, се дефинират минимален брой базови аналогови клетки, чиито характеристики се получават с помощта на метода с еквивалентните схеми.

Целта на настоящото пособие е да представи подход за анализ на аналогови интегрални схеми при малки входни сигнали и ниски честоти, който да съчетава основните предимства на трите гореописани метода.

За целта, най-напред е представен набор от базови аналогови клетки, подходящи за декомпозиране на аналогови интегрални схеми със средна и висока сложност. Клетките са анализирани по метода с еквивалентните схеми. Получените аналитични изрази са опростени с оглед елиминиране на несъществените и акцентирани върху съществените фактори, определящи поведението на схемите. Резултатите, които имат важно приложение при проектирането на CMOS интегрални схеми са оградени. След това, с помощта на интуитивния подход и въз основа на резултатите от анализа на базовите клетки, са разгледани редица широко използвани CMOS усилватели. Получените резултати могат да се използват при началното оразмеряването на схемите и като ориентир при симулацията и оптимизацията им.

Представеното пособие има за задача не толкова да даде рецепти и формули за оразмеряване на конкретни класове схеми, а да формира у обучавания интуитивно разбиране за функционирането на схемите и да демонстрира и онагледи ефикасни методи за анализ, които да са полезни в бъдещата му практика. За успешното ползване на материала е необходимо читателят да има базови познания по електротехника, полупроводникови елементи, теория на електронните схеми, аналогова схемотехника и проектиране на аналогови интегрални схеми.

Авторът се надява, че представеното пособие ще бъде полезно за студентите и начинаещите инженери, обучаващи се в областта на проектирането и приложението на аналогови интегрални схеми.

Всички отзиви, препоръки и забележки ще бъдат приети с благодарност на адрес edm@tu-sofia.bg.

Емил Д. Манолов

1. Основни параметри и зависимости в MOS транзисторите [1, 2, 3, 5, 6, 10]

1.1. Основни параметри

μ_n - подвижност на електроните; μ_p - подвижност на дупките

C_{OX} - специфичен капацитет на окиса под гейта;

W - широчина на канала; L - дължина на канала;

$K_n = \mu_n C_{OX}$ - фактор на стръмността за NMOS транзистор;

$K_p = \mu_p C_{OX}$ - фактор на стръмността за PMOS транзистор;

U_{TN} (U_{TP}) - прагово напрежение на NMOS (PMOS) транзистор;

U_{TN0} (U_{TP0}) - прагово напрежение на NMOS (PMOS) транзистор при свързани накъсо сорс и подложка ($U_{SB} = 0$).

Стойност на праговото напрежение при различни стойности на U_{SB} :

$$U_{TN} = U_{TN0} + \gamma_n \left(\sqrt{U_{SB} + |2\phi_F|} - \sqrt{|2\phi_F|} \right)$$

γ_n (γ_p) - параметър на ефекта на подложката

ϕ_F - потенциал на Ферми, $|2\phi_F| \approx 0.6V$.

1.2. Постояннотокови зависимости в силна инверсия

Работа на NMOS транзистор в силна инверсия, в линейната област

Условия:

$$\left| \begin{array}{l} U_{eff} = U_{GS} - U_{TN} \geq 0.1V \\ U_{DS} < U_{DSAT} \approx U_{eff} = U_{GS} - U_{TN} \end{array} \right.$$

Уравнение за дрейновия ток:

$$I_D = K_n \frac{W}{L} \left(U_{GS} - U_{TN} - \frac{U_{DS}}{2} \right) U_{DS}$$

Работа на NMOS транзистор в силна инверсия, в областта на насищане

Условия:

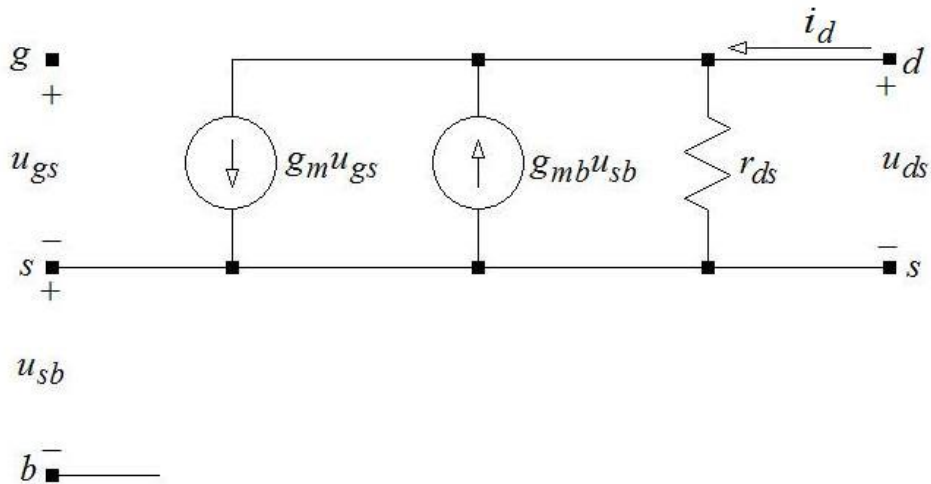
$$\left| \begin{array}{l} U_{eff} = U_{GS} - U_{TN} \geq 0.1V \\ U_{DS} \geq U_{DSAT} \approx U_{eff} = U_{GS} - U_{TN} \end{array} \right.$$

Уравнение за дрейновия ток:

$$I_{DSAT} = \frac{K_n}{2} \frac{W}{L} (U_{GS} - U_{TN})^2$$
$$I_D = I_{DSAT} [1 + \lambda(U_{DS} - U_{DSAT})]$$

Забележка: Представените уравнения са в сила и за PMOS транзистори при условие, че напреженията се вземат по абсолютна стойност.

1.3. Еквивалентна схема на MOS транзистор в областта на насищане за малки сигнали и ниски честоти



Фиг.1-1. Нискочестотна физична еквивалентна схема на интегрален MOS транзистор за малки сигнали в областта на насищане.

Еквивалентната схема на MOS транзистора се състои от:

- Източник на ток $g_m u_{gs}$, който отразява влиянието на входния сигнал между гейта и сорса u_{gs} върху дрейновия ток i_d ;
- Източник на ток $g_{mb} u_{sb}$, който отразява влиянието на напрежението между сорса и подложката u_{sb} върху дрейновия ток i_d (обикновено нежелан ефект);
- Изходно диференциално съпротивление r_{ds} .

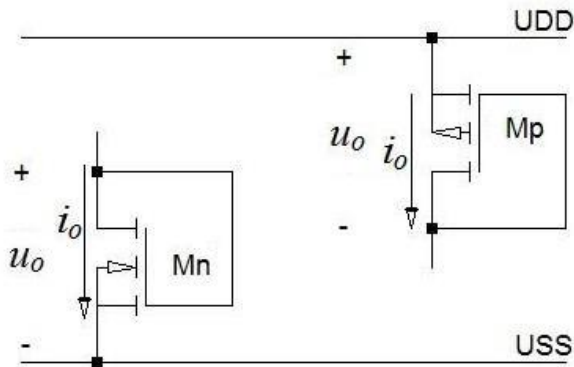
Представената еквивалентна схема е валидна за NMOS и PMOS транзистори.

Променлива съставка на дрейновия ток	$i_d = g_m u_{gs} - g_{mb} u_{sb} + \frac{u_{ds}}{r_{ds}}$	(1-1)
Стръмност	$g_m = K_n \frac{W}{L} U_{eff} = \sqrt{2K_n \frac{W}{L} I_D} = \frac{2I_D}{U_{eff}}$	(1-2)
Изходна проводимост	$g_{ds} = \frac{1}{r_{ds}} = \lambda I_{DSAT} \approx \lambda I_D$	(1-3)
Стръмност спрямо подложката	$g_{mb} = \frac{\gamma g_m}{2\sqrt{U_{SB} + 2\phi_F }}$	(1-4)
Емпирични зависимости	$g_m \approx (5 \div 10) g_{mb} \approx (200 \div 500) g_{ds}$	(1-5)

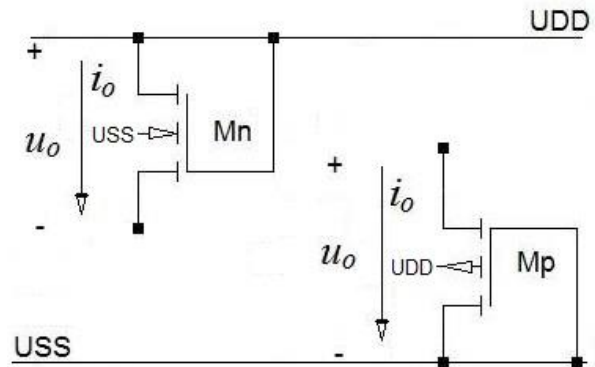
2. Базови аналогови клетки на интегралните схеми

2.1. Клетки за реализация на динамичен товар

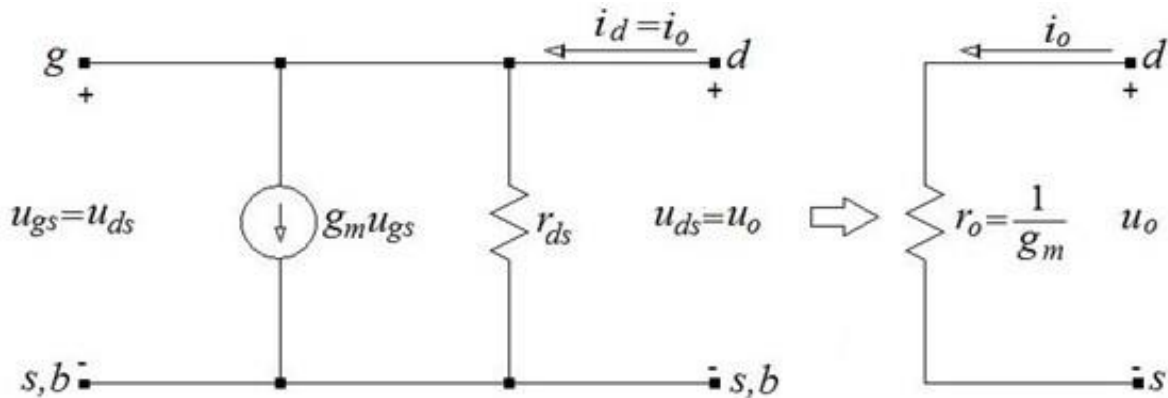
2.1.1. Динамичен товар с активен резистор [1, 2, 3, 5, 6, 7, 9, 10]



Фиг. 2-1. Активни NMOS и PMOS резистори при $u_{SB} = 0$.



Фиг. 2-2. Активни NMOS и PMOS резистори при $u_{SB} \neq 0$.



Фиг. 2-3. Еквивалентна схема на активен NMOS резистор при $u_{SB} = 0$.

Еквивалентно съпротивление r_o при $u_{SB}=0$

$$i_o = i_d = g_m u_{gs} + g_{ds} u_{ds}$$

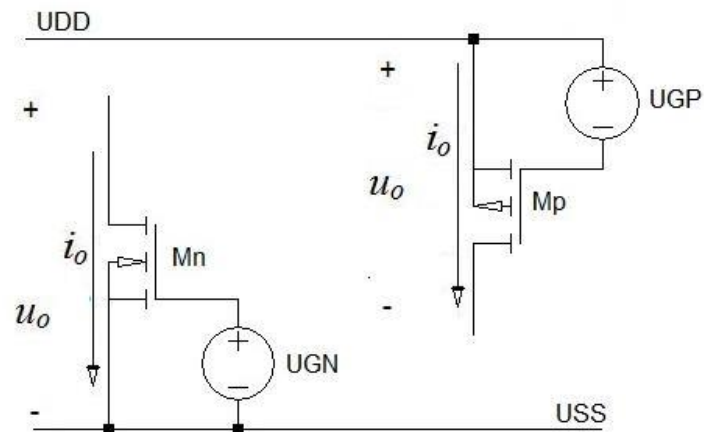
$$r_o = \frac{u_o}{i_o} = \frac{u_{ds}}{i_d} = \frac{u_{ds}}{g_m u_{gs} + g_{ds} u_{ds}} = \frac{u_{ds}}{g_m u_{ds} + g_{ds} u_{ds}} = \frac{1}{g_m + g_{ds}} \approx \frac{1}{g_m}$$

Еквивалентно съпротивление r_o при $u_{SB} \neq 0$

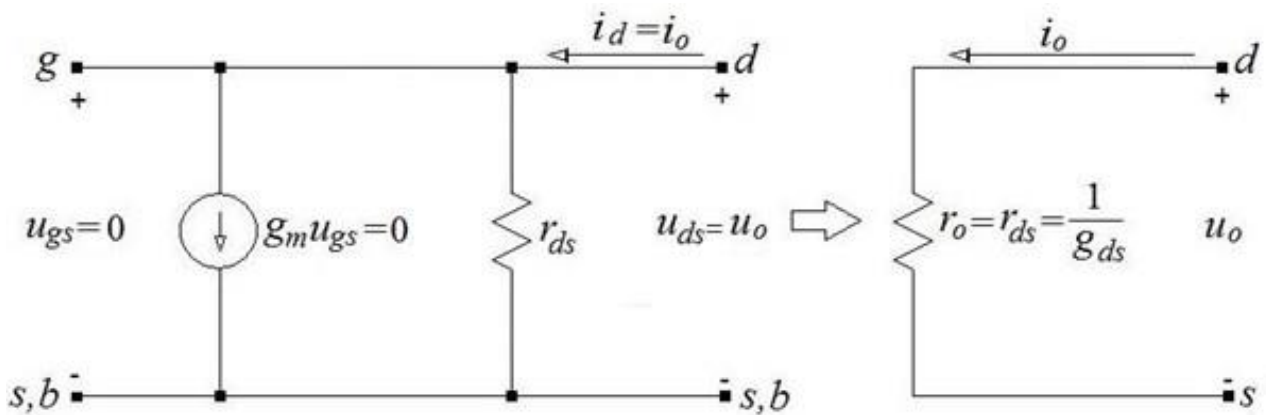
$$r_o = \frac{u_o}{i_o} = \frac{u_{ds}}{i_d} = \frac{u_{ds}}{g_m u_{gs} - g_{mb} u_{sb} + g_{ds} u_{ds}} = \frac{u_{ds}}{g_m u_{ds} + g_{mb} u_{ds} + g_{ds} u_{ds}} = \frac{1}{g_m + g_{mb} + g_{ds}} \approx \frac{1}{g_m}$$

$$r_o \approx \frac{1}{g_m} \quad (2-1)$$

2.1.2. Динамичен товар с източник на ток [1, 2, 3, 5, 6, 9]



Фиг. 2-4. NMOS и PMOS източници на ток ($u_{sb} = 0$).



Фиг. 2-5. Еквивалентна схема на NMOS източник на ток ($u_{sb} = 0$).

Еквивалентно съпротивление r_o

За случая $u_{gs} = 0$; $u_{sb} = 0$; $u_o = u_{ds}$

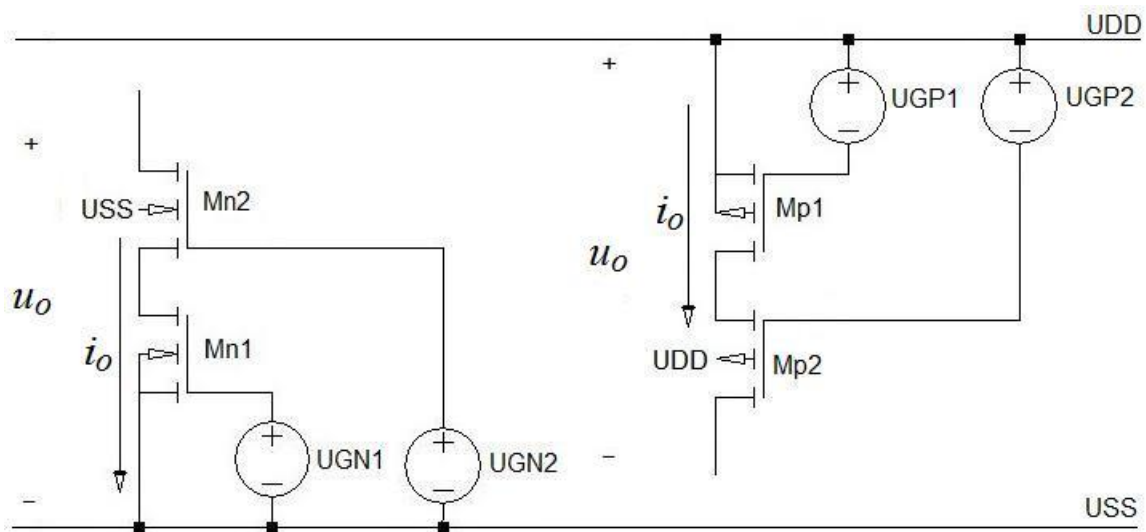
и следователно

$$i_o = i_d = g_m u_{gs} - g_{mb} u_{sb} + g_{ds} u_{ds} = 0 - 0 + g_{ds} u_{ds} = g_{ds} u_{ds}$$

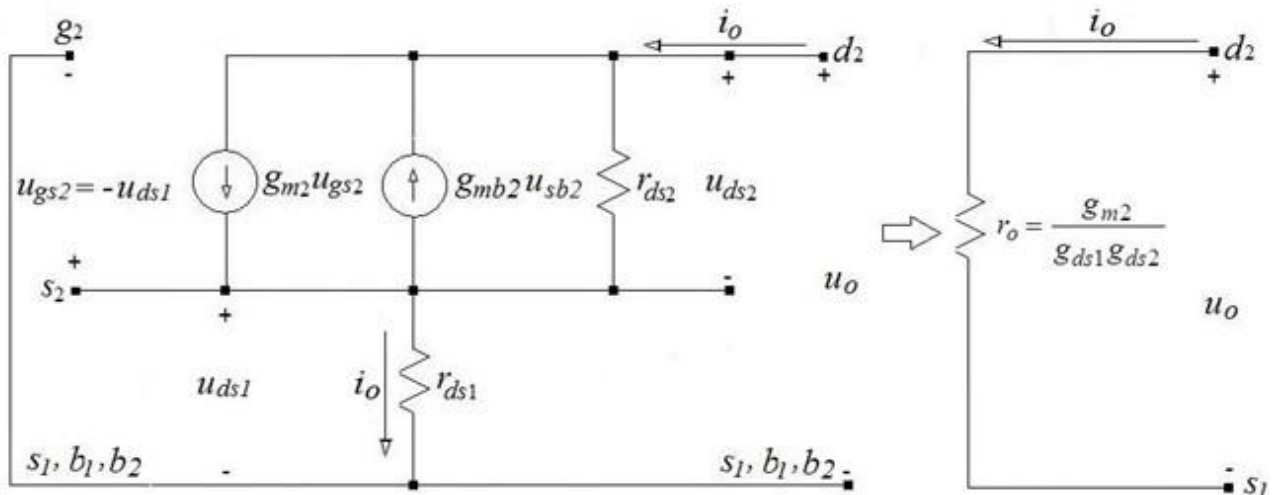
$$r_o = \frac{u_o}{i_o} = \frac{u_{ds}}{i_d} = \frac{u_{ds}}{g_{ds} u_{ds}} = \frac{1}{g_{ds}} = r_{ds}$$

$$r_o = r_{ds} = \frac{1}{g_{ds}} \quad (2-2)$$

2.1.3. Динамичен товар с каскоден източник на ток [1, 2, 3, 5, 6, 9]



Фиг. 2-6. Динамичен товар с NMOS и PMOS каскодни източници на ток.



Фиг. 2-7. Еквивалентна схема на динамичен товар с NMOS каскоден източник на ток. Съгласно т. 2.1.2 транзисторът Mn1 е заместен с еквивалентното съпротивление r_{ds1} .

Определяне на еквивалентното съпротивление r_o

$$u_o = i_o r_{ds1} + (i_o - g_{m2} u_{gs2} + g_{mb2} u_{sb2}) r_{ds2};$$

$$u_{gs2} = -u_{ds1} = -i_o r_{ds1}; \quad u_{sb2} = u_{ds1} = i_o r_{ds1};$$

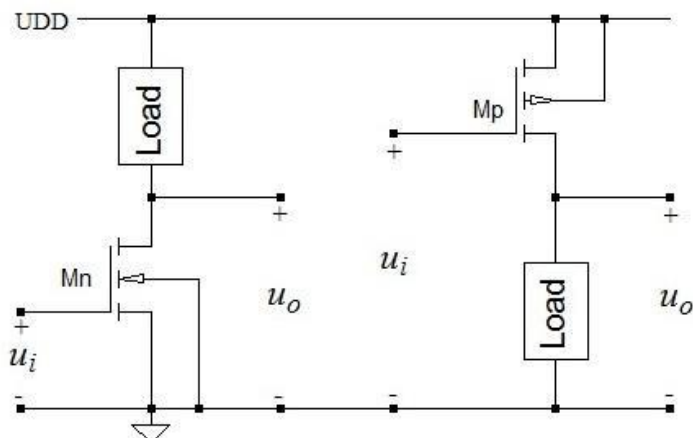
$$u_o = i_o r_{ds1} + (i_o + g_{m2} r_{ds1} i_o + g_{mb2} r_{ds1} i_o) r_{ds2}$$

$$r_o = \frac{u_o}{i_o} = r_{ds1} + r_{ds2} + (g_{m2} + g_{mb2}) r_{ds1} r_{ds2} \approx (g_{m2} + g_{mb2}) r_{ds1} r_{ds2}$$

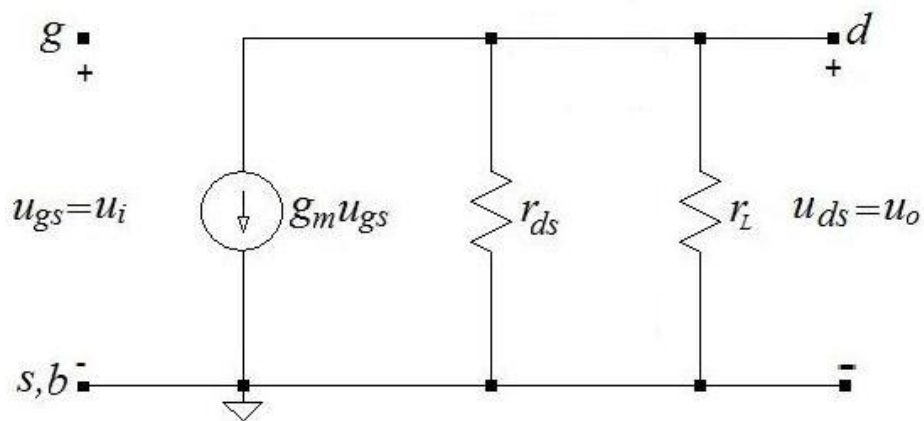
$$r_o \approx (g_{m2} + g_{mb2}) r_{ds1} r_{ds2} \approx g_{m2} r_{ds1} r_{ds2} = \frac{g_{m2}}{g_{ds1} g_{ds2}} \quad (2-3)$$

2.2. Усилвателни стъпала с общ сорс

2.2.1. Класическа схема [1, 2, 3, 5, 6, 9]



Фиг. 2-8. NMOS и PMOS усилвателни стъпала с общ сорс.



Фиг. 2-9. Еквивалентна схема на NMOS усилвател с общ сорс.

В еквивалентната схема на фиг. 2-9, с r_L е означено диференциалното съпротивление на товара Load. Най-често той е реализиран по някой от вариантите, представени в т. 2.1.

Коефициент на усилване на входното напрежение A_u

Съгласно еквивалентната схема, през паралелно свързаните резистори r_L и r_{ds} тече токът на източника $g_m u_{gs} = g_m u_i$.

$$u_o = -g_m u_{gs} (r_{ds} \parallel r_L) = -\frac{g_m u_i}{g_{ds} + g_L}$$

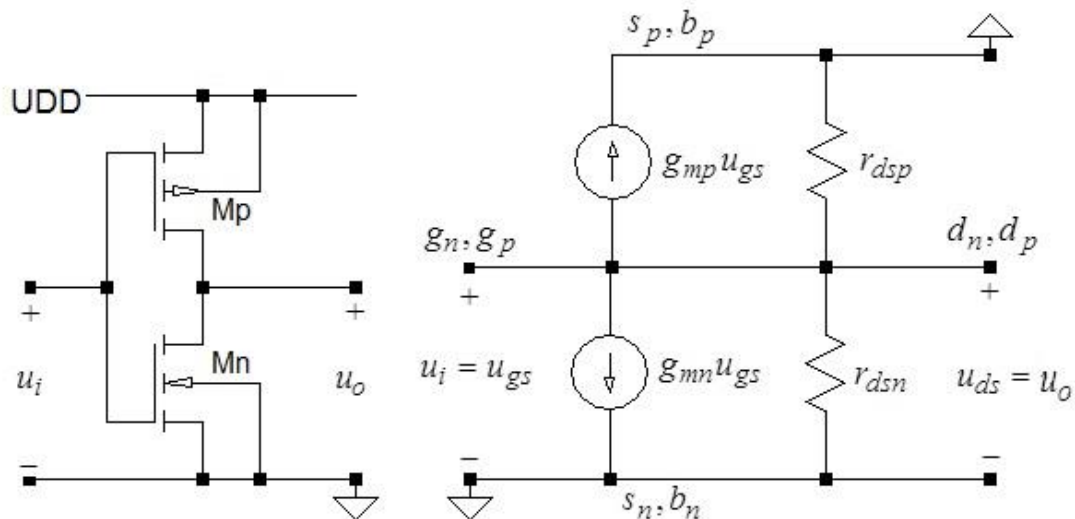
$$A_u = \frac{u_o}{u_i} = -\frac{g_m}{g_{ds} + g_L} \quad (2-4)$$

Изходно съпротивление r_o

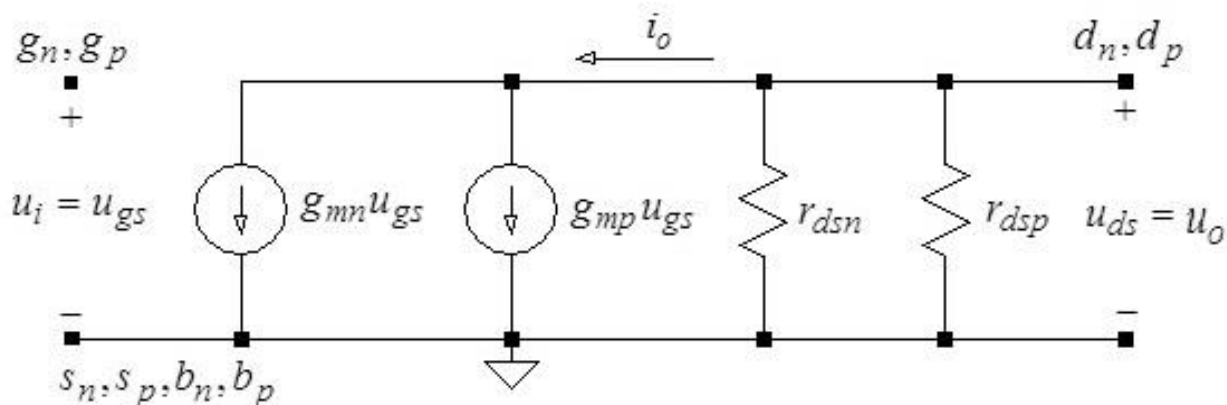
Определя се от еквивалентната схема при $u_i = u_{gs} = 0$. Тогава $g_m u_{gs} = 0$ и изходното съпротивление се определя от паралелно свързаните резистори r_L и r_{ds} :

$$r_o = r_{ds} \parallel r_L = \frac{1}{g_{ds} + g_L} \quad (2-5)$$

2.2.2. Усилвателно стъпало “push-pull” [1, 2, 3, 5, 9]



Фиг. 2-10. CMOS “push-pull” усилвател –принципна и еквивалентна схеми.



Фиг. 2-11. Еквивалентна схема на CMOS “push-pull” усилвател след преобразуване.

Определяне на тока i_o

В разглежданата схема и двата транзистора преобразуват входния сигнал в ток –

$$i_o = g_{mn}u_{gs} + g_{mp}u_{gs} = (g_{mn} + g_{mp})u_i$$

Определяне на диференциалното изходно съпротивление r_o

Съгласно фиг. 2-11, при $u_i = u_{gs} = 0$, еквивалентното диференциално изходно съпротивление се определя от паралелно свързаните изходни съпротивления r_{dsn} и r_{dsp} :

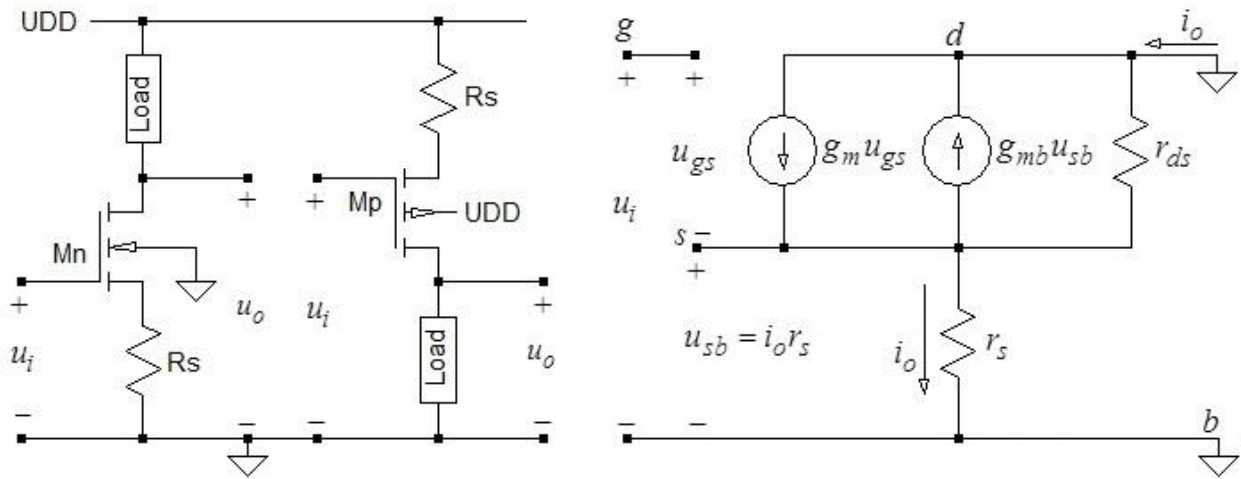
$$r_o = r_{dsn} \parallel r_{dsp} = \frac{1}{g_{dsn} + g_{dsp}} \quad (2-6)$$

Определяне на коефициента на усилване входното напрежение A_u

$$A_u = \frac{u_o}{u_i} = -\frac{i_o r_o}{u_i} = -\frac{(g_{mn} + g_{mp})u_i}{u_i} \frac{1}{g_{dsn} + g_{dsp}} = -\frac{g_{mn} + g_{mp}}{g_{dsn} + g_{dsp}}$$

$$A_u = -\frac{g_{mn} + g_{mp}}{g_{dsn} + g_{dsp}} \quad (2-7)$$

2.2.3. Усилвателно стъпало с резистор в сорса [1, 3, 5]



Фиг. 2-12. NMOS и PMOS усилвателни стъпала с резистор в сорса – принципна схема и еквивалентна схема за определяне на еквивалентната стръмност. (r_s е диференциалното съпротивление на R_s , което е реализирано и по някои от начините представени в т. 2.1).

Определяне на еквивалентната стръмност $g_{m(eff)}$ на транзистора с резистор

За целта изходът на схемата се свързва към земя [1,3,6].

$$i_o = g_m u_{gs} - g_{mb} u_{sb} + g_{ds} (-u_{sb}); \quad u_{sb} = i_o r_s; \quad u_{gs} = u_i - u_{sb} = u_i - i_o r_s$$

$$i_o = g_m (u_i - i_o r_s) - g_{mb} i_o r_s - g_{ds} i_o r_s$$

$$i_o = \frac{g_m u_i}{1 + (g_m + g_{mb} + g_{ds}) r_s} \approx \frac{g_m u_i}{1 + (g_m + g_{mb}) r_s}$$

$$g_{m(eff)} = \frac{i_o}{u_i} \approx \frac{g_m}{1 + (g_m + g_{mb}) r_s} \quad (2-8)$$

Определяне на диференциалното изходно съпротивление r_o

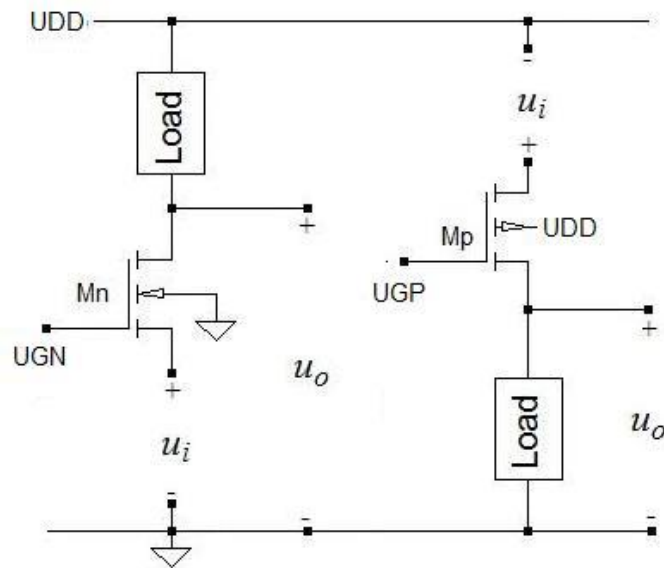
По аналогия с т. 2.2.1 и т. 2.2.2, изходното съпротивление на схемата се определя като паралелно свързване на съпротивлението на товара r_L и еквивалентното съпротивление r_{ds-s} на последователно свързаните транзистор Mn(Mp) и резистора в сорса r_s . Съгласно (2-3) еквивалентното съпротивление е $r_{ds-s} \approx g_m r_{ds} r_s$. Следователно

$$r_o = r_{ds-s} \parallel r_L = \frac{1}{g_{ds-s} + g_L} \approx \frac{1}{\frac{1}{g_m r_{ds} r_s} + \frac{1}{r_L}} = \frac{g_m r_{ds} r_s r_L}{g_m r_{ds} r_s + r_L}$$

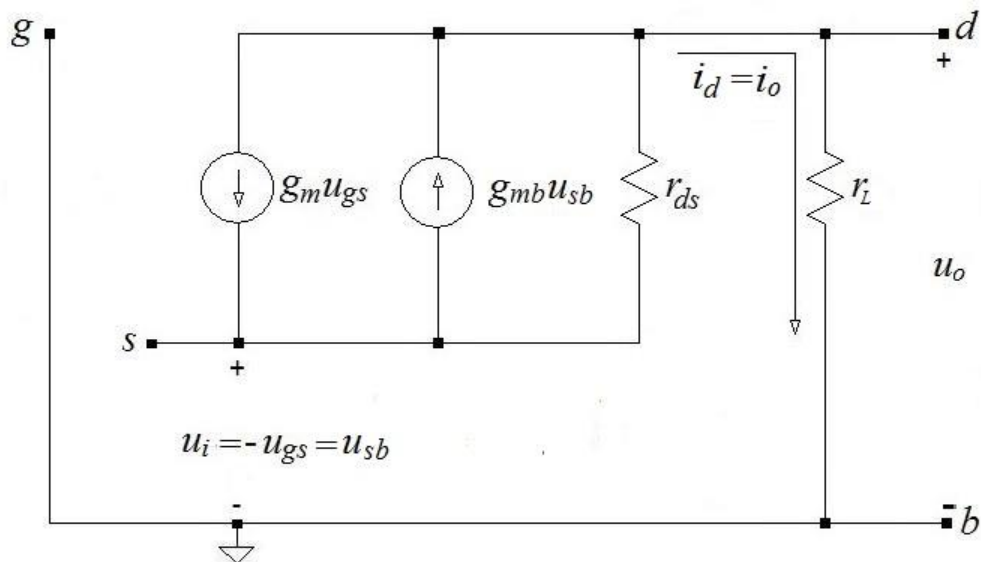
Определяне на коефициента на усилване входното напрежение A_u

$$A_u = \frac{u_o}{u_i} = -\frac{i_o r_o}{u_i} = -\frac{g_{m(eff)} u_i r_o}{u_i} = -g_{m(eff)} r_o \approx -\frac{g_m}{1 + (g_m + g_{mb}) r_s} \frac{g_m r_{ds} r_s r_L}{g_m r_{ds} r_s + r_L}$$

2.3. Усилвателно стъпало с общ гейт [1, 2, 3, 5, 6, 9]



Фиг. 2-13. NMOS и PMOS усилвателни стъпала с общ гейт.



Фиг. 2-14. Еквивалентна схема на NMOS усилвателно стъпало с общ гейт.

Определяне на коефициента на усилване на входното напрежение A_u

$$u_o = i_o r_L = \frac{i_o}{g_L}$$

$$i_o = i_d = -g_m u_{gs} + g_{mb} u_{sb} + (u_i - u_o) g_{ds} = g_m u_i + g_{mb} u_i + g_{ds} u_i - g_{ds} u_o$$

$$u_o = i_o r_L = \frac{i_o}{g_L} = \frac{g_m u_i + g_{mb} u_i + g_{ds} u_i - g_{ds} u_o}{g_L}$$

$$(g_{ds} + g_L)u_o = (g_m + g_{mb} + g_{ds})u_i$$

$$A_u = \frac{u_o}{u_i} = \frac{g_m + g_{mb} + g_{ds}}{g_{ds} + g_L}$$

$$A_u \approx \frac{g_m + g_{mb}}{g_{ds} + g_L} \approx \frac{g_m}{g_{ds} + g_L} \quad (2-9)$$

Определяне на входното съпротивление r_i

$$i_i = i_s = i_d = i_o = -g_m u_{gs} + g_{mb} u_{sb} + (u_i - u_o)g_{ds}$$

$$u_o = i_o r_L = \frac{i_i}{g_L}$$

$$i_i = g_m u_i + g_{mb} u_i + g_{ds} u_i - g_{ds} \frac{i_i}{g_L}$$

$$\left(1 + \frac{g_{ds}}{g_L}\right) i_i = g_m u_i + g_{mb} u_i + g_{ds} u_i$$

$$r_i = \frac{u_i}{i_i} = \frac{1}{g_m + g_{mb} + g_{ds}} \left(1 + \frac{g_{ds}}{g_L}\right) \approx \frac{1}{g_m + g_{mb}} \left(1 + \frac{g_{ds}}{g_L}\right)$$

За ръчни изчисления най-често се използва равенството

$$r_i \approx \frac{1}{g_m + g_{mb}} \quad (2-10)$$

Определяне на изходното съпротивление r_o

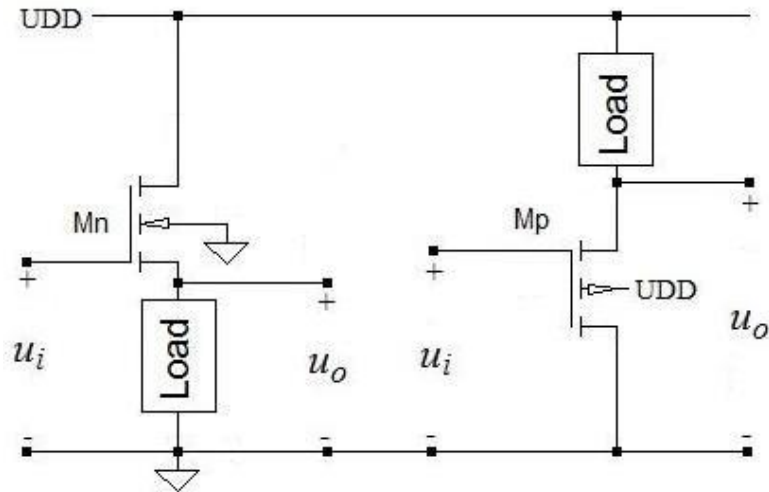
При стойност на входното напрежение $u_i = 0$, за източниците на ток е в сила

$$g_m u_{gs} = g_{mb} u_{sb} = 0$$

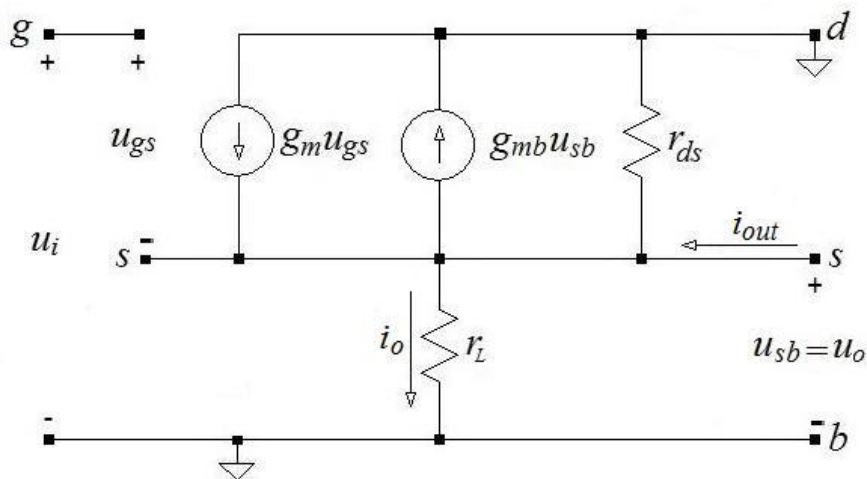
Тогава изходното съпротивление се определя от паралелно свързаните резистори r_L и r_{ds} –

$$r_o = r_{ds} \parallel r_L = \frac{1}{g_{ds} + g_L} \quad (2-11)$$

2.4. Усилвателно стъпало с общ дрейн [1, 2, 3, 5, 6, 9]



Фиг. 2-15. NMOS и PMOS усилвателни стъпала с общ дрейн.



Фиг. 2-16. Еквивалентна схема на NMOS усилвателно стъпало с общ дрейн.

Определяне на коефициента на предаване на входното напрежение A_u

$$u_o = i_o r_L = i_o / g_L; \quad i_o = g_m u_{gs} - g_{mb} u_{sb} - g_{ds} u_o; \quad u_{gs} = u_i - u_o; \quad u_{sb} = u_o;$$

$$g_L u_o = g_m (u_i - u_o) - g_{mb} u_o - g_{ds} u_o; \quad (g_m + g_{mb} + g_{ds} + g_L) u_o = g_m u_i;$$

$$A_u = \frac{g_m}{g_m + g_{mb} + g_{ds} + g_L}$$

$$A_u \approx \frac{g_m}{g_m + g_{mb}} \quad (2-12)$$

Определяне на изходното съпротивление r_o

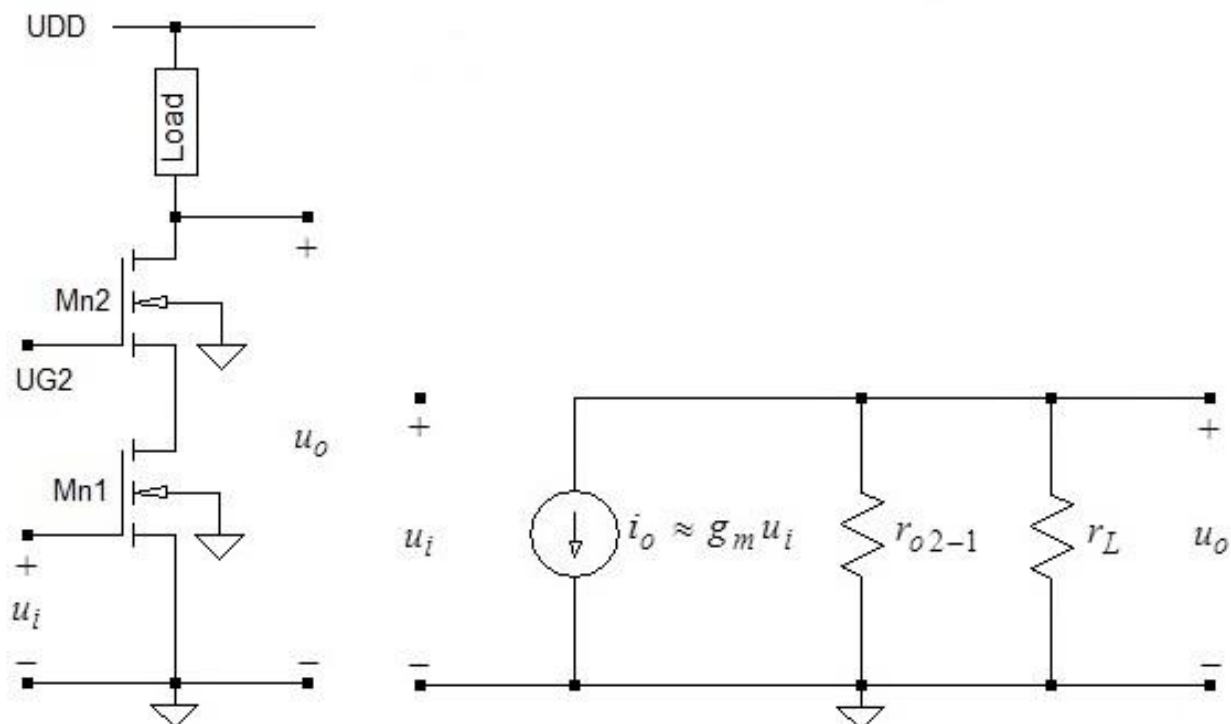
При стойност на входното напрежение $u_i = 0$, $u_{gs} = -u_o = -u_{sb}$. Тогава

$$i_{out} = g_L u_o + g_{ds} u_o + g_m u_o + g_{mb} u_o; \quad r_o = \frac{u_o}{i_{out}} = \frac{1}{g_m + g_{mb} + g_{ds} + g_L};$$

$$r_o \approx \frac{1}{g_m + g_{mb}} \quad (2-13)$$

2.5. Каскодни усилватели

2.5.1. Класическа схема [1, 3, 6]



Фиг. 2-17. Каскоден усилвател общ сорс-общ дрейн – принципна и еквивалентна схеми.

Определяне на тока i_o

Транзисторът Mn2 е свързан в схема с общ гейт и следователно $i_o = i_{d2} = i_{s2}$.

Транзисторът Mn1 е свързан в схема с общ сорс и ако пренебрегнем тока през диференциалното му съпротивление r_{ds1} , се получава $i_{d1} \approx g_{m1}u_1$.

Изходният ток на първото стъпало i_{d1} е входен ток на второто стъпало i_{s2} , т.е. $i_{d1} = i_{s2}$. Окончателно за тока i_o се получава:

$$i_o \approx g_{m1}u_1 \quad (2-14)$$

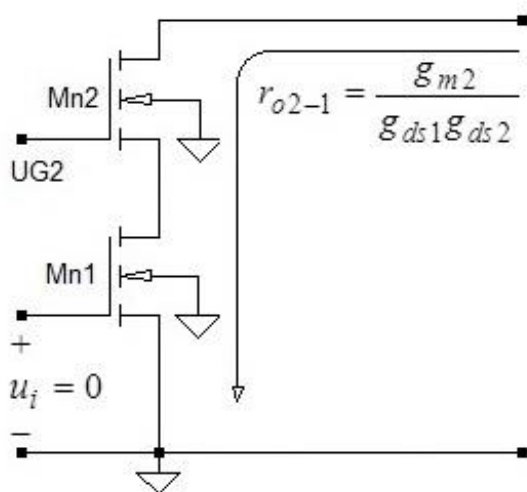
Определяне на изходното съпротивление r_{o2-1}

Изходното съпротивление r_{o2-1} е еквивалентното съпротивление на последователно свързаните транзистори Mn2-Mn1, гледани през изхода (виж фиг. 2-18). Случаят се отнася към т. 2.1.3, откъдето по аналогия с (2-3) се получава:

$$r_{o2-1} = g_{m2}r_{ds1}r_{ds2} = \frac{g_{m2}}{g_{ds1}g_{ds2}}$$

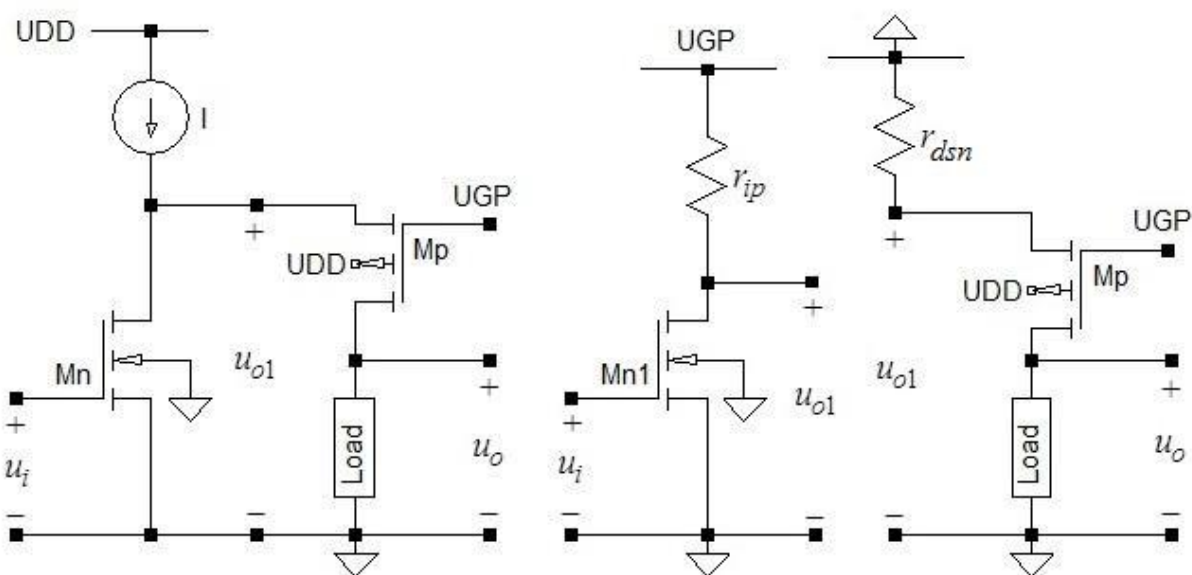
Определяне на коефициента на усилване на входното напрежение A_u

$$A_u = -\frac{i_o(r_{o2-1} \parallel r_L)}{u_i} \approx -g_{m1}(r_{o2-1} \parallel r_L) = -\frac{g_{m1}}{g_{o1-2} + g_L} = -\frac{g_{m1}g_{m2}}{g_{ds1}g_{ds2} + g_{m2}g_L} \quad (2-15)$$



Фиг. 2-18. Определяне на изходното съпротивление на последователно свързаните транзистори Mn1-Mn2.

2.5.2. Прегънат каскод [1, 3, 5, 6, 9]



Фиг. 2-19. Прегънат каскод – принципна схема и декомпозиция на стъпало с общ сорс и стъпало с общ гейт.

Основните параметри на схемата могат да се определят в последователността, описана за класическата схема.

Възможен е и подход за анализ на схемата чрез декомпозицията ѝ на две стъпала.

Първото стъпало е усилвател с общ сорс (Mn), а второто – с общ гейт (Mp). Следователно $A_u = A_{u1}A_{u2}$.

Товар на първото стъпало се явява входното съпротивление на второто стъпало

r_{ip} . Съгласно (2-10) $r_{ip} = \frac{1}{g_{mp} + g_{mbp}}$, а съгласно (2-4)

$$A_{u1} = -\frac{g_{mn}}{g_{dsn} + g_{ip}} \approx -\frac{g_{mn}}{g_{ip}} = -\frac{g_{mn}}{g_{mp} + g_{mbp}}.$$

Изходното съпротивление на каскода се определя от паралелно свързаните съпротивление на товара r_L и еквивалентното съпротивление r_{op-n} на последователно свързаните транзистори Мр-Мп. (За изходното съпротивление на генератора на ток I е прието $r_{oI} \gg r_{dsn}$). Тогава, съгласно (2-3) се получава:

$$r_{op-n} = g_{mp} r_{dsp} r_{dsn} = \frac{g_{mp}}{g_{dsp} g_{dsn}}; \quad g_{op-n} = \frac{1}{g_{mp} r_{dsp} r_{dsn}} = \frac{g_{dsp} g_{dsn}}{g_{mp}}$$

$$r_o = r_{op-n} \parallel r_L = \frac{1}{g_{op-n} + g_L} = \frac{g_{mp}}{g_{dsp} g_{dsn} + g_{mp} g_L}$$

Коефициентът на усилване на напрежението за второто стъпало се определя с помощта на (2-9) –

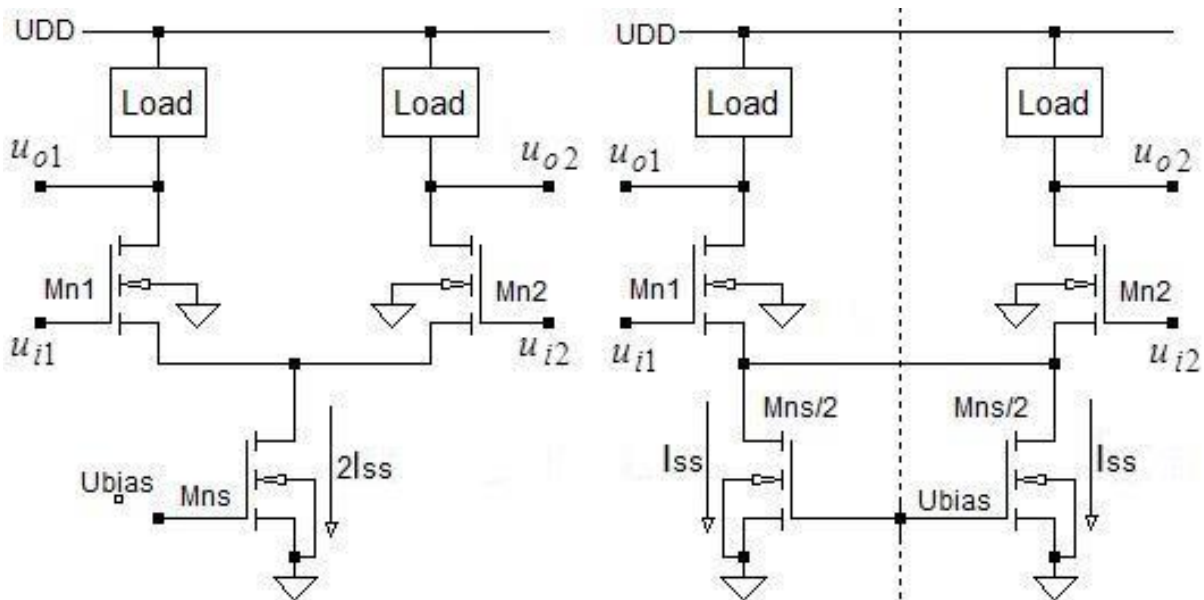
$$A_{u2} = \frac{g_{mp} + g_{mbp}}{g_{op-n} + g_L},$$

откъдето за коефициента на усилване на прегънатия каскод се получава:

$$A_u = A_{u1} A_{u2} = - \frac{g_{mn}}{g_{mp} + g_{mbp}} \frac{g_{mp} + g_{mbp}}{g_{op-n} + g_L} = - \frac{g_{mn}}{g_{op-n} + g_L} = - \frac{g_{mn} g_{mp}}{g_{dsp} g_{dsn} + g_{mp} g_L}.$$

Горният резултат е аналогичен на резултата за класическата схема от т. 2.5.1.

2.6. Диференциален усилвател [1, 2, 3, 5, 6, 9, 10]



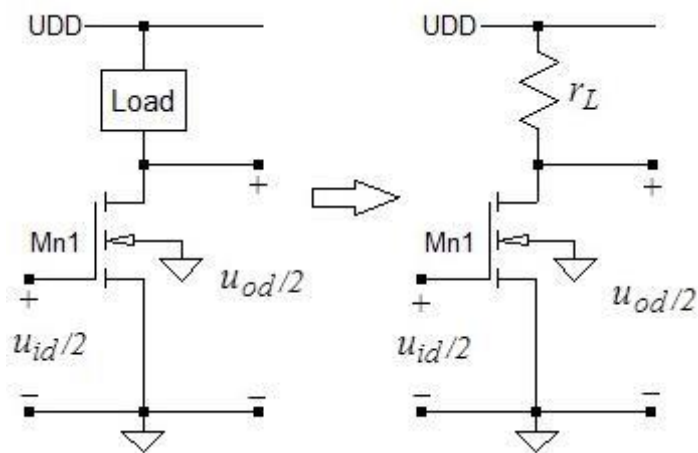
Фиг. 2-20. Диференциален усилвател – принципна схема (в ляво) и схема за онагледяване на симетрията (в дясно) – за целта транзисторът Mns е представен чрез двата паралелни транзистора Mns/2, които са с два пъти по-малка ширина на канала.

Диференциалният усилвател е симетрична схема, което позволява при анализа ѝ да се използва теоремата за разполовяването (разделянето на две) [8].

Съгласно теоремата:

- Всяка симетричната схема се дели от оста на симетрия на две еднакви части, всяка от които е огледално изображение на другата (виж фиг. 2-20, в дясно). Това позволява за целите на анализа да се разглежда само едната половина от схемата, след което резултатите могат да се обобщят за цялата схема.
- Ако на входа на симетричната схема се подаде диференциален сигнал $u_{id} = u_{i1} - u_{i2}$, тогава токовете и напреженията в двете половини ще се променят противоположно. Вследствие на това, напреженията във всички точки от схемата, които лежат на оста на симетрията ѝ, ще останат непроменени, т.е. по-отношение на диференциалните сигнали, всички точки по оста на симетрия се държат като виртуална земя.
- Ако на входа на симетричната схема се подаде синфазен сигнал $u_{icm} = u_{i1} = u_{i2}$, токовете и напреженията във всяка половина на схемата ще се променят идентично, т.е. потенциалите в огледалните точки от схемата ще бъдат еднакви, а токовете между двете части на схемата ще бъдат равни на нула. Това позволява схемата да се раздели на две еднакви части без необходимост от анализ за преразпределяне на токовете.

Анализ за диференциални сигнали



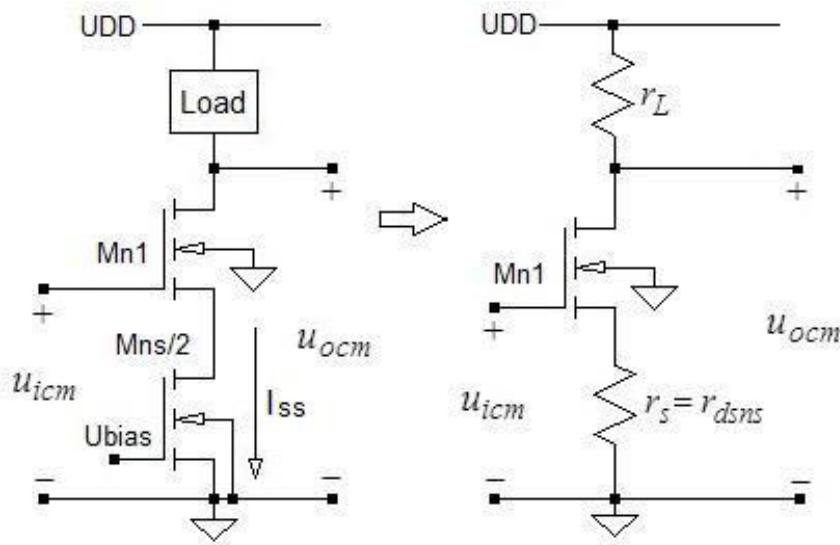
Фиг. 2-21. Полусхема за диференциални сигнали. Схемата съвпада усилвателното стъпало с общ сорс от т. 2.2.1.

На фиг. 2-21 е представена лявата полусхема за диференциални сигнали. На входа е подадена половината от входния диференциален сигнал, а на изхода се получава половината от изходния диференциален сигнал. Товарът Load е представен със своето еквивалентно диференциално съпротивление r_L .

Формулите за основните параметри се определят с помощта на (2-4) и (2-5):

$A_{ud} = -\frac{g_{mn}}{g_{dsn} + g_L} \quad (2-16)$
$r_o = \frac{1}{g_{dsn} + g_L} \quad (2-17)$
$i_o = g_{mn} \frac{u_{id}}{2} \quad (2-18)$

Анализ за синфазни сигнали



Фиг. 2-22. Полусхема за синфазни сигнали. Схемата съвпада с усилвателното стъпало с резистор в сорса от т. 2.2.3.

На фиг. 2-22 е представена лявата полусхема за синфазни сигнали. На двата входа на диференциалния усилвател е подаден еднакъв сигнал и на двата изхода се получава еднакъв усилен сигнал. Товарът Load е представен със своето еквивалентно диференциално съпротивление r_L . Транзисторът Mns/2 е източник на ток, представен с диференциалното си съпротивление r_s (т. 2.1.2) –

$$r_s = r_{dsns} = \frac{1}{\lambda_n I_{ss}}$$

Формулите за основните параметри са аналогични на представените в т. 2.2.3. Променливата съставка на изходният ток се определя с помощта на (2-8) —

$$i_o = g_{m(eff)} u_{icm} \approx \frac{g_{mn} u_{icm}}{1 + (g_{mn} + g_{mbn}) r_s}$$

Съгласно (2-3) еквивалентното съпротивление на последователно свързаните транзистор Mn1 (Mn2) и резистор r_s е

$$r_{ds-s} = g_{mn} r_{dsn} r_s = \frac{g_{mn}}{g_{dsn} g_s},$$

където r_{dsn} е диференциалното съпротивление на транзистора Mn.

Изходното съпротивление r_o на схемата е (виж т. 2.2.3)

$$r_o = r_{ds-s} \parallel r_L = \frac{1}{g_{ds-s} + g_L} = \frac{g_{mn} r_{dsn} r_s r_L}{g_{mn} r_{dsn} r_s + r_L}.$$

Коефициентът на усиление на входното напрежение е аналогичен на получения в 2.2.3 –

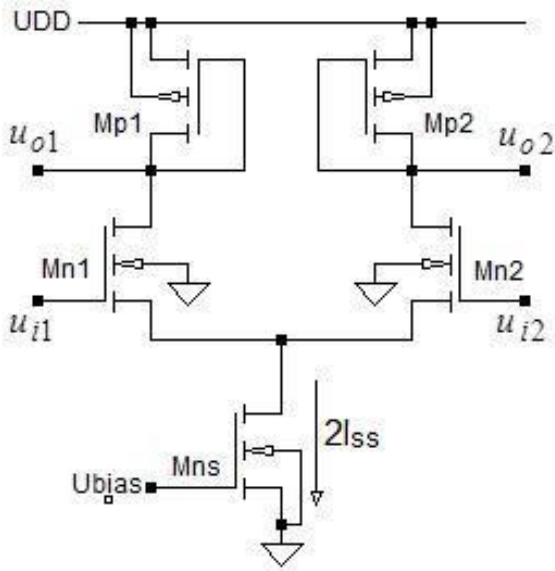
$$A_{ucm} = -\frac{i_o r_o}{u_{icm}} = -g_{mn(eff)} (r_{ds-s} \parallel r_L) = -\frac{g_{mn}}{1 + (g_{mn} + g_{mbn}) r_s} \frac{g_{mn} r_{dsn} r_s r_L}{g_{mn} r_{dsn} r_s + r_L} \quad (2-19)$$

3. Приложения

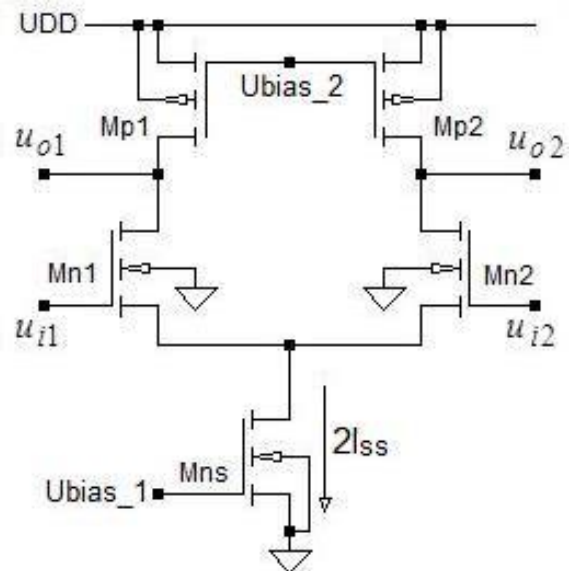
Накратко ще бъдат представени примери за приложение на базовите аналогови клетки при анализа на конкретни схемни решения на някои широко използвани CMOS усилватели.

3.1. Анализ на диференциални усилватели

3.1.1. Симетрични диференциални усилватели [1, 2, 3, 5, 6, 9, 10]



Фиг. 3-1. Диференциален усилвател с товар активен резистор от т. 2.1.1



Фиг. 3-2. Диференциален усилвател с товар източник на ток от т. 2.1.2.

Анализ на диференциален усилвател с товар активен резистор (фиг. 3-1)

$$\text{Съгласно (2-16) и (2-1)} \quad A_{ud} = -\frac{g_{mn}}{g_{dsn} + g_L} = -\frac{g_{mn}}{g_{dsn} + g_{mp}} \approx -\frac{g_{mn}}{g_{mp}} \approx -1,$$

където g_{mn} и g_{mp} са стръмностите на Mn1(Mn2) и Mp1(Mp2), g_{dsn} е изходната проводимост на Mn1(Mn2).

От (2-19), (2-1) и (2-2) и понеже $g_{mn} > g_{mbn}$, $1 \ll g_{mn}r_s$, $r_{ds-s} \gg r_L$ и $g_{mp} \gg g_s$

$$\text{се получава:} \quad |A_{ucm}| = \frac{g_{mn}}{1 + (g_{mn} + g_{mbn})r_s} (r_{ds-s} \parallel r_L) \approx \frac{r_L}{r_s} = \frac{g_s}{g_{mp}} \ll 1$$

Анализ на диференциален усилвател с товар източник на ток (фиг. 3-2)

$$\text{Съгласно (2-16) и (2-2)} \quad |A_{ud}| = \frac{g_{mn}}{g_{dsn} + g_L} = \frac{g_{mn}}{g_{dsn} + g_{dsp}} \gg 1,$$

като g_{mn} е стръмността на Mn1(Mn2), а g_{dsn} и g_{dsp} - изходните проводимости на Mn1(Mn2) и Mp1(Mp2).

От (2-19) и (2-2) и понеже $g_{mn} > g_{mbn}$, $1 \ll g_{mn}r_s$ и $r_{ds-s} > r_L$, следва:

$$A_{ucm} = -\frac{g_{mn}}{1 + (g_{mn} + g_{mbn})r_s} (r_{ds-s} \parallel r_L) \approx -\frac{r_L}{r_s} = -\frac{r_{dsp}}{r_s} = -\frac{\lambda_n I_{ss}}{\lambda_p I_{ss}} = -\frac{\lambda_n}{\lambda_p} \approx -1.$$

3.1.2. Каскоден диференциален усилвател [1, 2, 6, 7]

Телескопичният каскоден усилвател (фиг. 3-3) се характеризира с повишено усилване и широка честотна лента.

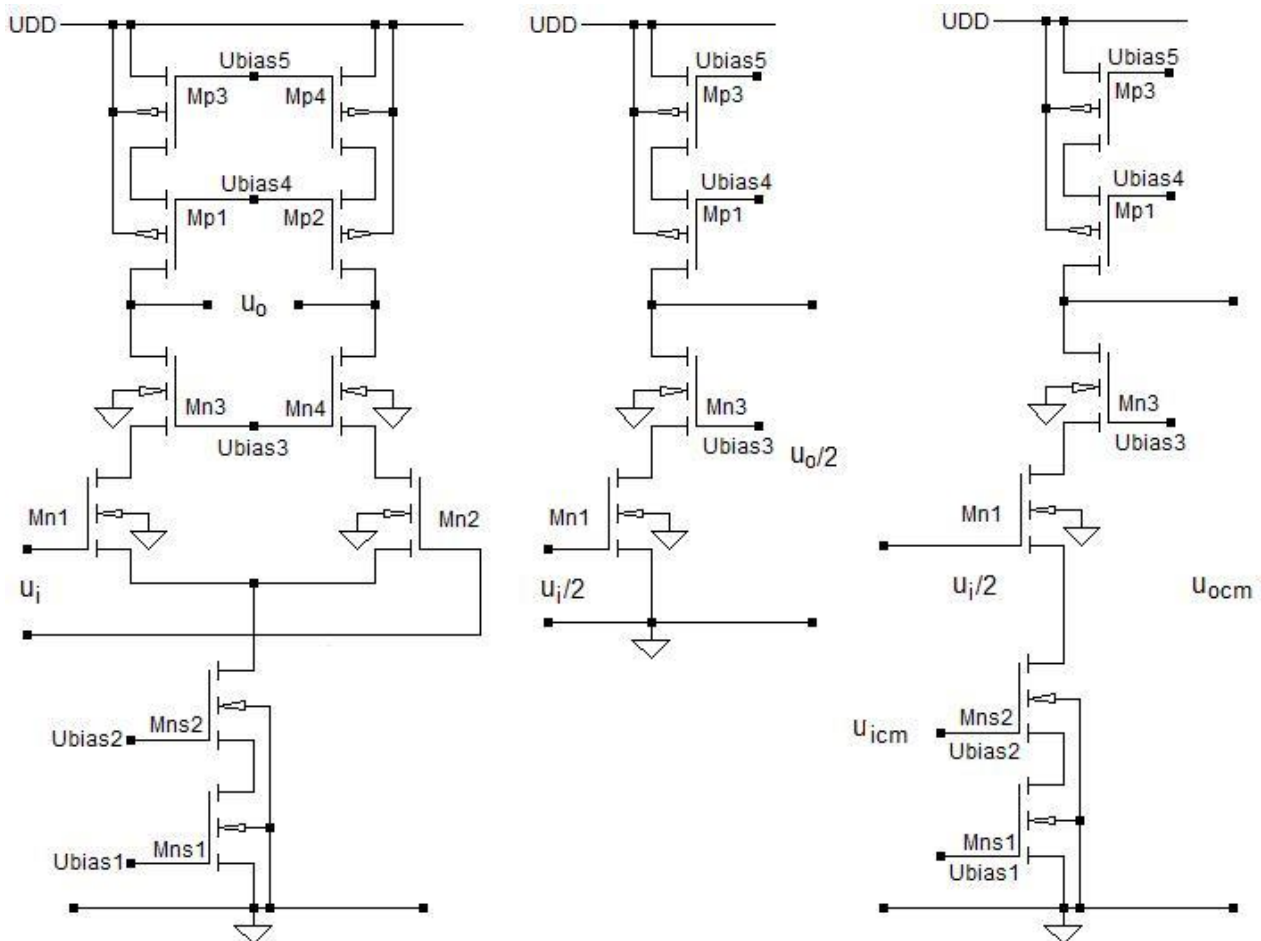
По отношение на диференциалния входен сигнал полусхемата на усилвателя може да се разглежда като класически каскоден усилвател от т. 2.5.1, при който съпротивлението r_L се формира от каскодно свързаните транзистори Mp1 и Mp3 (както в т. 2.1.3), а r_{on3-1} е съпротивлението на последователно свързаните транзистори Mn3-Mn1. Тогава съгласно (2-15)

$$|A_{ud}| = g_{mn1}(r_{on3-1} \parallel r_L) = \frac{g_{mn1}}{g_{on3-1} + g_L} \gg 1,$$

където:

$$r_L = g_{mp1}r_{dsp1}r_{dsp3} = \frac{g_{mp1}}{g_{dsp1}g_{dsp3}}; \quad g_L = \frac{1}{g_{mp1}r_{dsp1}r_{dsp3}} = \frac{g_{dsp1}g_{dsp3}}{g_{mp1}};$$

$$r_{on3-1} = g_{mn3}r_{dsn1}r_{dsn3} = \frac{g_{mn3}}{g_{dsn1}g_{dsn3}}; \quad g_{on3-1} = \frac{1}{g_{mn3}r_{dsn1}r_{dsn3}} = \frac{g_{dsn1}g_{dsn3}}{g_{mn3}}.$$



Фиг. 3-3. Каскоден диференциален усилвател— принципна схема (в ляво) и полусхеми за диференциален (в центъра) и синфазен (в дясно) сигнал.

По отношение на синфазния сигнал схемата комбинира класическия каскоден усилвател от т. 2.5.1 с усилвателно стъпало с резистор в сорса (т. 2.2.3).

Следователно, съгласно (2-15)

$$A_{ucm} = -g_{mn1(eff)}(r_{on3-ns1} \parallel r_L) = -\frac{g_{mn1}}{1 + (g_{mn1} + g_{mbn1})r_s}(r_{on3-ns1} \parallel r_L).$$

В горната формула еквивалентното съпротивление r_L се формира от каскодно свързаните $Mp1-Mp3$ –

$$r_L = g_{mp1}r_{dsp1}r_{dsp3} = \frac{g_{mp1}}{g_{dsp1}g_{dsp3}}; \quad g_L = \frac{1}{g_{mp1}r_{dsp1}r_{dsp3}} = \frac{g_{dsp1}g_{dsp3}}{g_{mp1}}.$$

Съпротивлението r_s е резултат от каскодно свързаните транзистори $Mns2-Mns1$

$$r_s = g_{mns2}r_{dsns2}r_{dsns1} = \frac{g_{mns2}}{g_{dsns2}g_{dsns1}}; \quad g_s = \frac{1}{g_{mns2}r_{dsns2}r_{dsns1}} = \frac{g_{dsns2}g_{dsns1}}{g_{mns2}}.$$

Каскодно свързаните транзистори $Mn3-Mn1$ определят съпротивлението

$$r_{on3-1} = g_{mn3}r_{dsn3}r_{dsn1} = \frac{g_{mn3}}{g_{dsn3}g_{dsn1}}; \quad g_{on3-1} = \frac{1}{g_{mn3}r_{dsn3}r_{dsn1}} = \frac{g_{dsn3}g_{dsn1}}{g_{mn3}}.$$

Съпротивление $r_{on3-ns1}$ е еквивалентното съпротивление на каскодно свързаните двойки транзистори $Mn3-Mn1$ и $Mns2-Mns1$. Получава се верига от четири каскодно свързани транзистори, което определя изключително голяма стойност на съпротивлението, т.е. $r_{on3-ns1} \rightarrow \infty$.

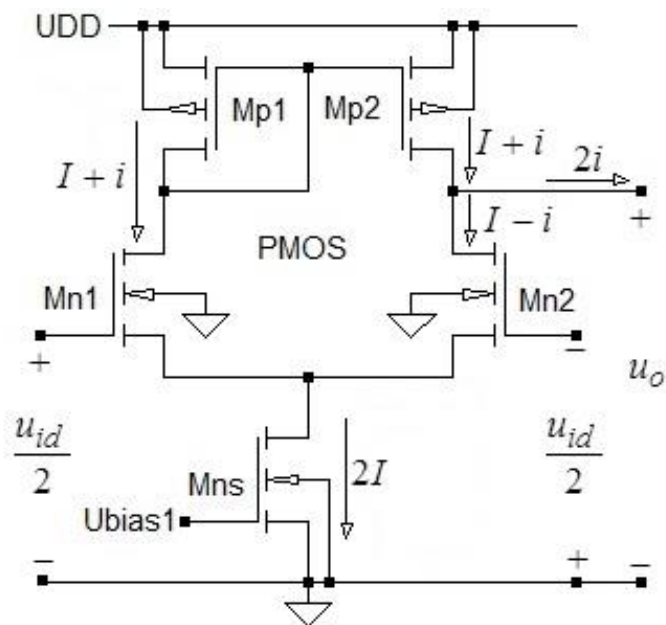
Следователно, $r_{on3-ns1} \gg r_L$.

Като се вземе предвид, че $g_{mn1} > g_{mbn1}$ и $1 \ll g_{mn1}r_s$, за коефициента на усилване за синфазни сигнали A_{ucm} се получава:

$$A_{ucm} = -g_{mn1(eff)}(r_{on3-ns1} \parallel r_L) \approx -\frac{r_L}{r_s}.$$

3.1.3. Диференциален усилвател с токово огледало [1, 2, 3, 5, 6, 9]

В литературата подобни схеми се анализират най-успешно с помощта на интуитивния анализ, представен в [3]. Методът отчита променливите съставки на тока, които са резултат от подадените входни напрежения. За всеки възел се определят токовете, които текат през диференциалното съпротивление между възела и земя. Произведението между тези токове и диференциалното съпротивление през което те текат, определя напрежението в съответния възел. Предимство на метода е, че не е необходимо да се чертаят малосигнални еквивалентни схеми. Използват се минимален брой формули, получени при анализа на основните аналогови стъпала.



Фиг. 3-4. Диференциален усилвател с токово огледало.

В настоящото пособие ще използваме модифициран интуитивен анализ, който отчита постоянната и променливата съставки на тока. За целта, върху схемата най-напред нанасяме постоянните токове с техните реални посоки. След това добавяме или изваждаме променливата съставка на тока, предизвикана от входното напрежение. Накрая определяме променливата съставка на изходния ток, който тече през изходното съпротивление на схемата. Произведението между тока и изходното съпротивление дава изходното напрежение на схемата.

В разглеждания случай, на гейта на Mn1 се подава половината от входното диференциално напрежение. То ще предизвика нарастване на тока през транзистора с $+i = g_{mn} \frac{u_{id}}{2}$, при което токът през Mn1 става $I + i$. Този ток тече и през транзисторите Mp1 и Mp2, които образуват просто токово огледало. На гейта на Mn2 се подава другата половина от входния диференциален сигнал. Тя е с отрицателна полярност спрямо земя. Тогава токът през Mn2 ще бъде $I - i$. Променливата съставка на изходния ток i_o ще намерим чрез баланс на токовете в изходния възел, т. е. $i_o = I + i - (I - i) = 2i = g_{mn} u_{id}$. Изходният ток е излизащ от възела. Той тече през еквивалентното изходно съпротивление на усилвателя, което се определя от паралелно свързаните по променлив ток r_{dsn2} и r_{dsp2} (виж т. 2.2.2 и формула (2-6)).

Следователно, изходното напрежение е

$$u_o = i_o r_o = \frac{2i}{g_{dsn2} + g_{dsp2}} = \frac{g_{mn} u_{id}}{g_{dsn2} + g_{dsp2}},$$

а коефициентът на усиление на напрежението за диференциални сигнали –

$$A_{ud} = \frac{u_o}{u_{id}} = \frac{g_{mn}}{g_{dsn2} + g_{dsp2}}. \quad (2-20)$$

На фиг. 3-6 е показан вариант на схемата на операционен усилвател на проводимост с каскодни токови огледала [2, 5, 7]. Анализът на схемата е идентичен на предишния случай. Единствената разлика е в повишеното изходно съпротивление, което води до увеличение на усилването по напрежение. Следователно, изходният ток отново е

$$i_o = 2Ki = 2Kg_{mn} \frac{u_{id}}{2} = Kg_{mn}u_{id},$$

а изходното съпротивление r_o е еквивалентното съпротивление на паралелно свързаните съпротивления r_{dsp6-4} (определя се от каскодно свързаните $Mp6$ и $Mp4$) и r_{dsn6-4} (определя се от каскодно свързаните $Mn6$ и $Mn4$), т. е.

$$r_o = r_{dsp6-4} \parallel r_{dsn6-4} = \frac{1}{g_{dsp6-4} + g_{dsn6-4}}.$$

Съгласно т. 2.1.3 и формула (2-3)

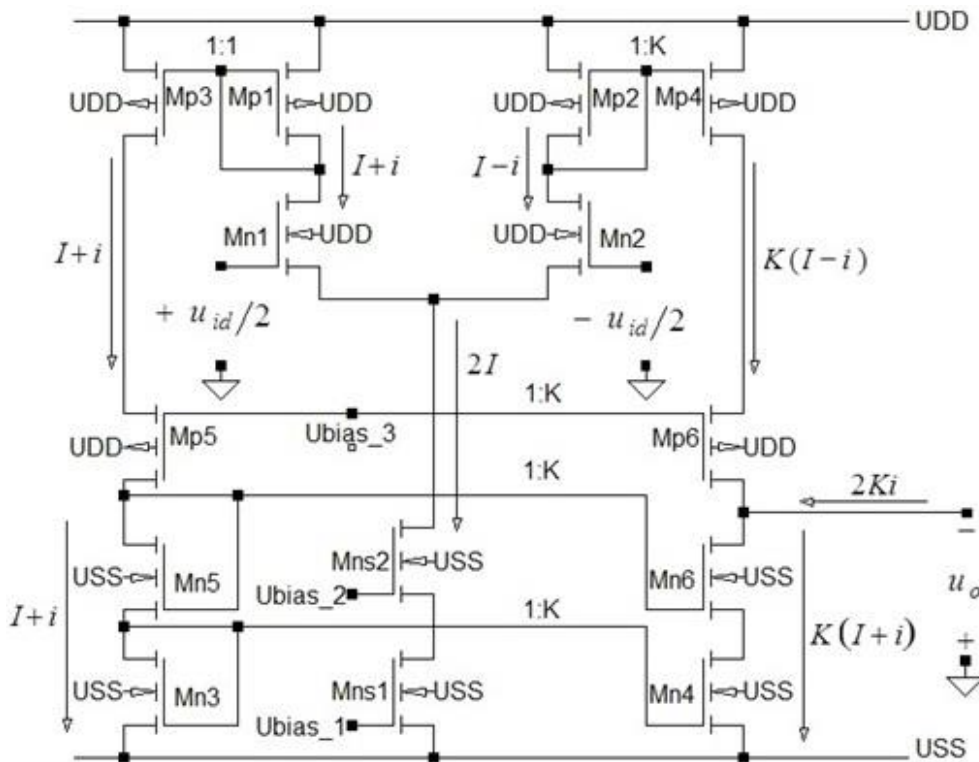
$$g_{dsn6-4} = \frac{1}{r_{dsn6-4}} = \frac{1}{g_{mn6}r_{dsn6}r_{dsn4}} = \frac{g_{dsn6}g_{dsn4}}{g_{mn6}}$$

и съответно

$$g_{dsp6-4} = \frac{1}{r_{dsp6-4}} = \frac{1}{g_{mp6}r_{dsp6}r_{dsp4}} = \frac{g_{dsp6}g_{dsp4}}{g_{mp6}}.$$

Окончателно, за коефициента на усилване на напрежението се получава:

$$A_{ud} = \frac{u_o}{u_{id}} = - \frac{Kg_{mn}}{g_{dsp6-4} + g_{dsn6-4}}.$$



Фиг. 3-6. Операционен усилвател на проводимост с каскодни токови огледала.

На фиг. 3-7 е показан вариант на схемата на операционен усилвател на проводимост с касодно токово огледало с повишен размах на входния сигнал [1, 2, 10]. Наличието на две паралелно включени NMOS и PMOS диференциални двойки осигурява работата на схемата при размах на входните синфазни напрежения от минималната USS до максималната UDD стойности на захранването. Всички токови огледала в схемата са с коефициент на предаване 1, а за опростяване на чертежа свързванията на подложките на PMOS транзисторите към UDD и на NMOS транзисторите към USS не са означени.

Входните транзистори Mn1, Mn2, Mp1 и Mp2 са оразмерени така, че да осигуряват еднакви стойности на стръмностите $g_{mn1} = g_{mn2} = g_{mp1} = g_{mp2} = g_m$.

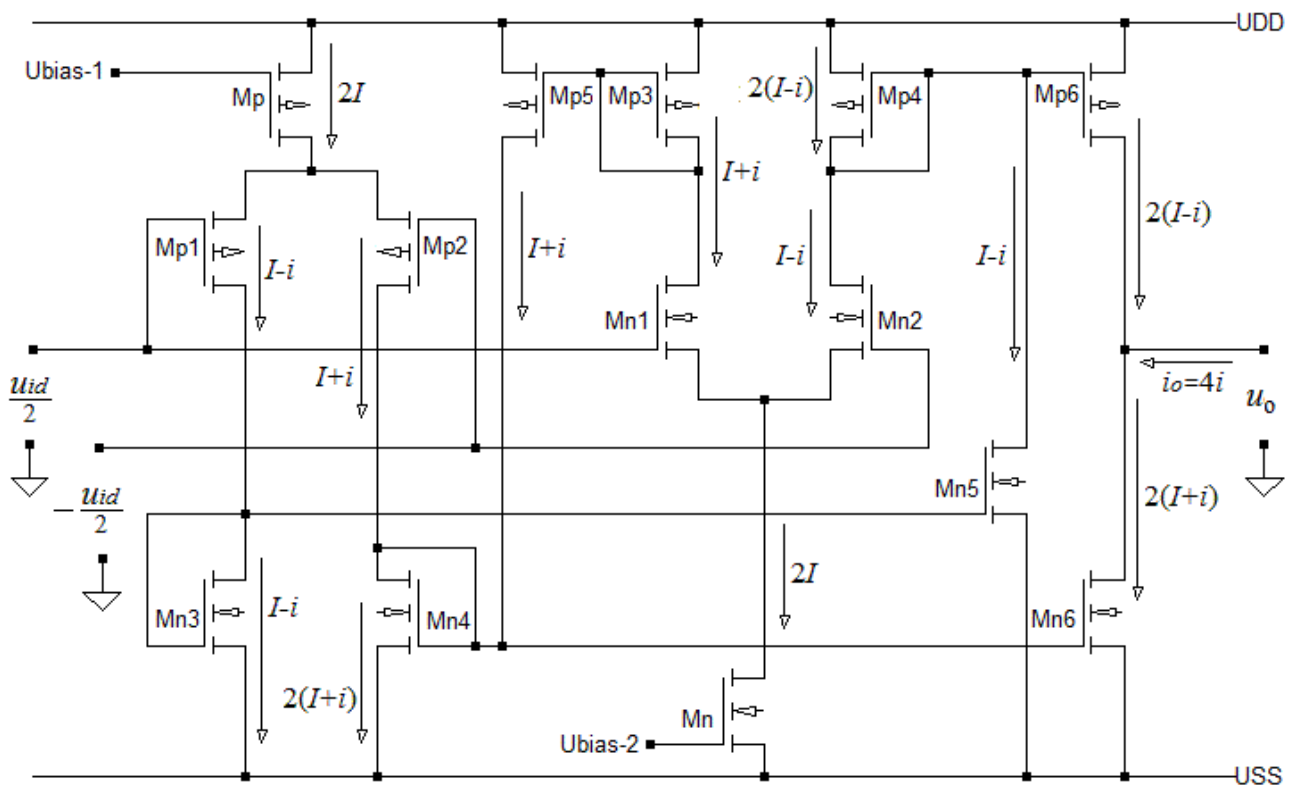
Тогава, стойността на променливата съставка на тока i е $i = g_m \frac{u_{id}}{2}$. Чрез

подходящо сумиране и изваждане на токовете в рамената на двата диференциални усилвателя, показано на фигурата, за изходния ток се получава $i_o = 4i = 2g_m u_{id}$. Изходното съпротивление се определя аналогично на случая от

фиг. 4-5 – $r_o = r_{dsp6} \parallel r_{dsn6} = \frac{1}{g_{dsp6} + g_{dsn6}}$ и за коефициента на усилване се

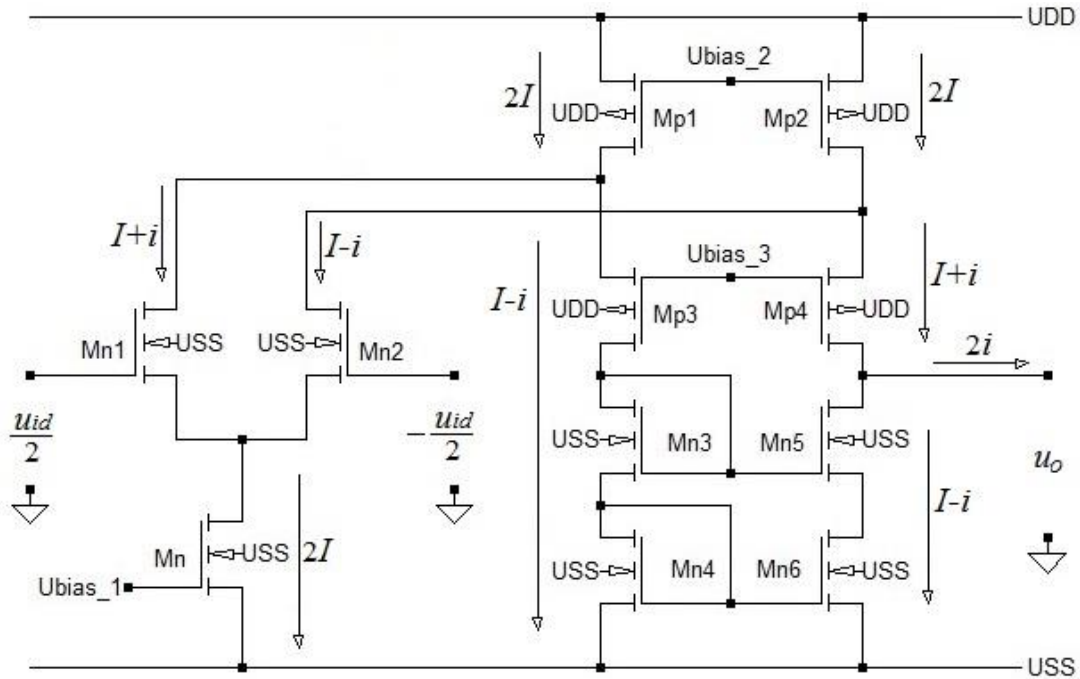
получава израза:

$$A_{ud} = -\frac{u_o}{u_{id}} = -\frac{i_o r_o}{u_{id}} = -\frac{2g_m u_{id}}{u_{id}(g_{dsp6} + g_{dsn6})} = -\frac{2g_m}{g_{dsp6} + g_{dsn6}}.$$



Фиг. 3-7. Операционен усилвател на проводимост с повишен размах на входния сигнал.

3.2.2. Операционен усилвател на проводимост с прегънат каскод [1, 2, 3, 5]



Фиг. 3-8. Операционен усилвател на проводимост с прегънат каскод.

Представеният усилвател се състои от диференциалната двойка Mn1-Mn2 и изходно стъпало с диференциален вход и несиметричен изход. Схемата се базира на прегънатия каскод на фиг. 2-19 и може да се анализира въз основа на резултатите, получени в т. 2.5.2.

Друга възможност за анализ е да се използва модифицирания интуитивен подход. За целта са означени постоянните и променливи съставки на токовете през всеки от транзисторите. При показаната полярност на входното диференциално напрежение u_{id} , токът през Mn1 е $I + i$, а през Mn2 е $I - i$, при което $i = g_{mn} \frac{u_{id}}{2}$.

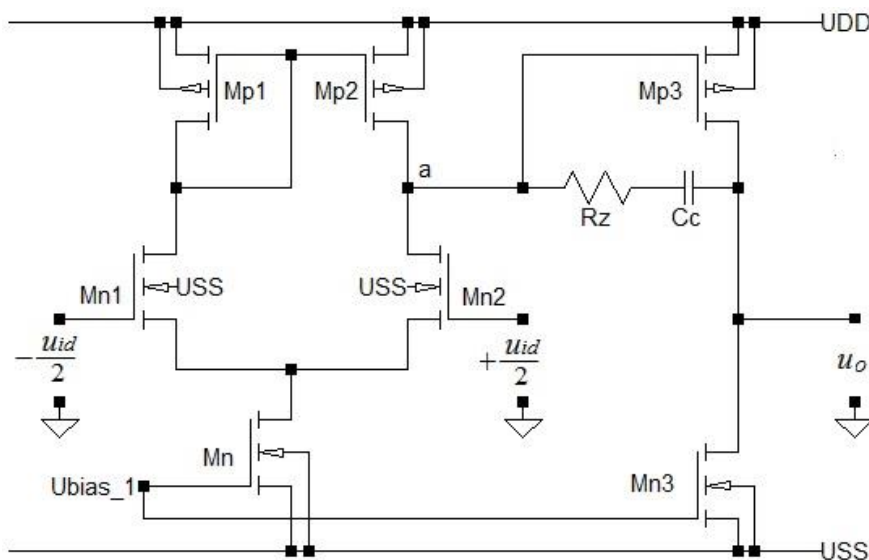
Транзисторите Mp1 и Mp2 са източници на постоянен ток $2I$. Следователно, токът през Mp3, Mn3 и Mn4 е $I - i$, а токът през Mn4 е $I + i$. С помощта на каскодното токово огледало Mn3-Mn6 токът през Mn3 и Mn4 се предава към Mn5 и Mn6. В резултат, на изхода на усилвателя протича ток $i_o = 2i$. Този ток тече през изходното съпротивление r_o , което е еквивалентното съпротивление на двата паралелни изходни клона – r_{dsn5-6} (дължащо се на двата каскодно свързани транзистора Mn5 и Mn6) и r_{dsp4-2} (дължащо се на транзистора Mp4, който е каскодно свързан с двата паралелно свързани транзистора Mp2и Mn2), т. е.

$$r_o = \frac{1}{g_{dsn5-6} + g_{dsp4-2}}, \quad \text{където} \quad g_{dsn5-6} = \frac{g_{dsn5}g_{dsn6}}{g_{mn5}}; \quad g_{dsp4-2} = \frac{g_{dsp4}g_{ds2}}{g_{mp4}} \quad \text{и}$$

$$g_{ds2} = g_{dsn2} + g_{dsp2}. \quad \text{За коефициента на усилване се получава:}$$

$$A_u = \frac{u_o}{u_{id}} = \frac{i_o r_o}{u_{id}} = \frac{g_{mn}}{g_{dsn5-6} + g_{dsp4-2}}$$

3.4.3. Операционен усилвател на проводимост на Милер [2, 3, 5, 9]



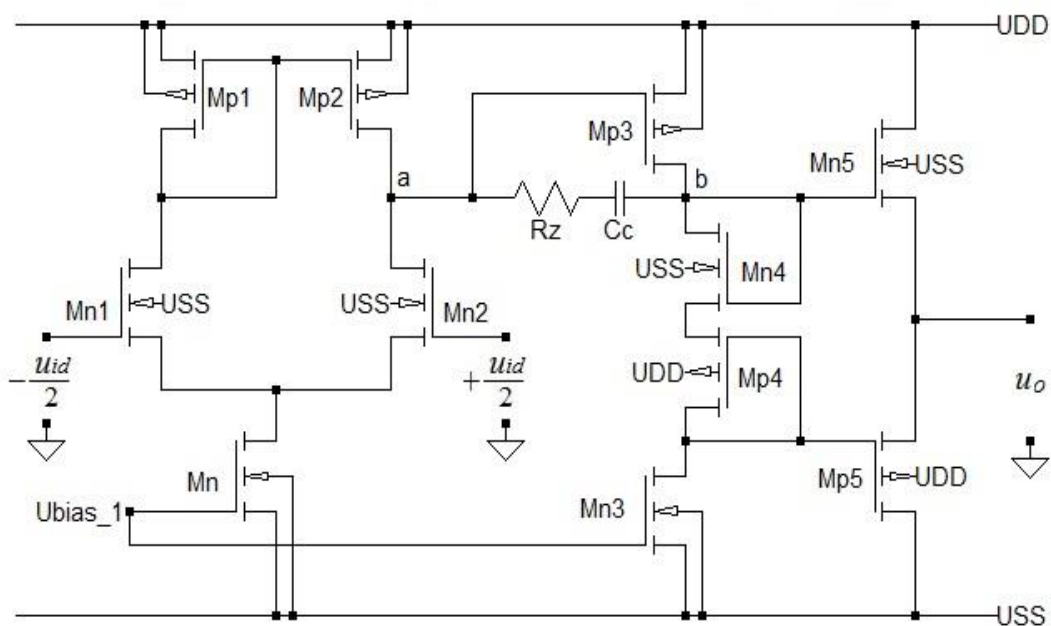
Фиг. 3-9. ОТА на Милер

Операционният усилвател на проводимост на Милер (ОТА на Милер) се състои от две стъпала – диференциален усилвател с токово огледало (виж т. 3.1.3) и класически усилвател с общ сорс (виж т. 2.2.1).

От (2-20), (2-4) и (2-5) следва:

$$A_{ud} = A_{ud1}A_{ud2} = \frac{g_{mn2}}{g_{dsn2} + g_{dsp2}} \frac{g_{mp3}}{g_{dsp3} + g_{dsn3}}, \quad r_o = \frac{1}{g_{dsp3} + g_{dsn3}}.$$

3.4.4. Стандартен операционен усилвател [2, 7, 10]



Фиг. 3-10. Стандартен операционен усилвател.

Стандартният операционен усилвател по същество представлява ОТА на Милер, към който е добавено стъпало с ниско изходно съпротивление. Следователно, той се състои от три стъпала – диференциален усилвател с токово огледало (виж т. 3.1.3), класически усилвател с общ сорс (виж т. 2.2.1) и двукратно изходно стъпало (сорсови повторители – виж т. 2.4).

Съгласно (2-20), (2-4), (2-12) и (2-13) за коефициента на усилване на диференциалните сигнали A_{ud} и изходното съпротивление r_o се получава:

$$A_{ud} = A_{ud1}A_{ud2}A_{u3} = \frac{g_{mn2}}{g_{dsn2} + g_{dsp2}} \frac{g_{mp3}}{g_{dsp3} + g_{dsn3}} \frac{g_{mn5} + g_{mp5}}{g_{mn5} + g_{mbr5} + g_{mp5} + g_{mbp5}}$$

$$r_o = \frac{1}{g_{mn5} + g_{mbr5} + g_{mp5} + g_{mbp5}}.$$

Литература

- [1] Behzad Razavi. Design of Analog CMOS Integrated Circuits. Irwin Electronics & Computer Engineering, 2nd Edition, 2017.
- [2] R. Baker. CMOS Circuit Design, Layout, and Simulation. IEEE Press Series on Microelectronic Systems, 3rd Edition, 2010.
- [3] Phillip E. Allen, Douglas R. Holberg. CMOS Analog Circuit Design. The Oxford Series in Electrical and Computer Engineering, 3rd Edition, 2012.
- [4] Danica Stefanovic, Maher Kayal. Structured analog CMOS design. Springer Science+Business Media B.V., 2008.
- [5] Tony Chan Carusone, David Johns, Ken Martin. Analog Integrated Circuit Design. John Wiley & Sons, Inc., 2012.
- [6] Sedra and Smith. Microelectronic Circuits. The Oxford Series in Electrical and Computer Engineering, 7th edition, 2015.
- [7] Tertulien Ndjountche. CMOS Analog Integrated Circuits. Taylor & Francis Group, 2011.
- [8] Alan B. Greben. Bipolar and MOS analog Integrated Circuit Design. John Wiley & Sons, Inc., 2003.
- [9] Манолов, Е.Д. Аналогови интегрални схеми: схемотехника и проектиране. Изд. на ТУ-София, 2002.
- [10] Манолов, Е.Д. Ръководство за лабораторни упражнения по схемотехника на интегралните схеми. Изд. на ТУ-София, 2014.

АНАЛИЗ НА АНАЛОГОВИ CMOS ИНТЕГРАЛНИ СХЕМИ ПРИ МАЛЪК ВХОДЕН СИГНАЛ

Учебно пособие

Автор: © доц. д-р инж. Емил Димитров Манолов

Рецензент: © проф. д-р инж. Марин Христов Христов

Поръчка № 107/2017 г.

Формат 60/84/16

Тираж 48 броя

ISBN: 978-619-167-293-6

МП Издателство на Технически университет – София