

## Упражнение № 1

### Запознаване с основните характеристики на 0.35 $\mu\text{m}$ CMOS технология на AMS (AustriaMicroSystems)

**Задача 1.** Разгледайте BSIM3v3 *typical mean condition* моделите (*tm*-моделите) на nMOS и pMOS транзисторите от 0.35 $\mu\text{m}$  CMOS технология на AMS. Анализирайте структурата и посочете основните блокове в описанието на моделите. Посочете основните им параметри.

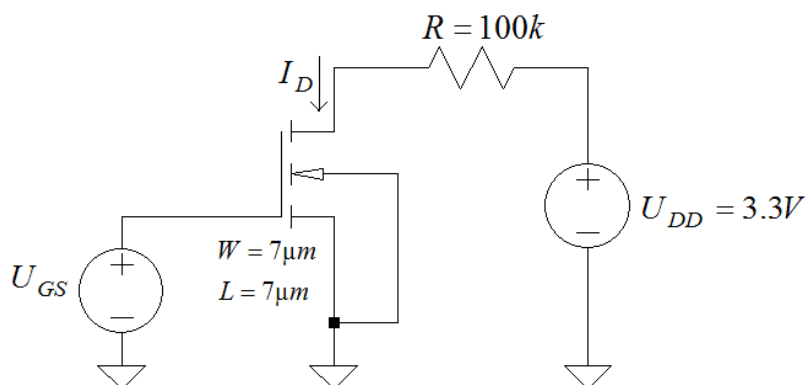
**Задача 2.** С помощта на *tm*-моделите симулирайте зависимостта на дрейновия ток  $I_D$  на nMOS и pMOS транзистори с  $W/L=10$  от напрежението между гейта и сорса  $U_{GS}$  при  $U_{DS} = 3.3V$ . Представете резултатите в логаритмичен мащаб по оста  $I_D$ . Посочете областите на слаба инверсия (*weak inversion*) и силна инверсия (*strong inversion*). Определете диапазона на изменение на токовете в двете области.

**Задача 3.** Изследвайте изходните характеристики на nMOS и pMOS транзистори с  $W/L=10$  в режим на слаба инверсия. Дефинирайте областите на работа на транзисторите и посочете границата между тях. Как се променя дрейновият ток на насищане при еднакви стъпални изменения на гейтовото напрежение?

**Задача 4.** Определете чрез симулация граничната честота  $f_T$  на nMOS и pMOS транзисторите от изследваната технология. Изследвайте зависимостта на  $f_T$  от  $L$  и  $U_{eff}$ .

**Задача 5.** За представената схема с товарен резистор (фиг. 1-22) симулирайте зависимостта на дрейновия ток  $I_D$  на nMOS транзистора от напрежението между гейта и сорса  $U_{GS}$  и начертайте зависимостите:  $I_D = f(U_{GS})$ ;  $\sqrt{I_D} = f(U_{GS})$ ;  $\ln(I_D) = f(U_{GS})$ ;  $U_{DS} = f(U_{GS})$  и  $g_m = f(U_{GS})$ . От получените графики определете ориентировъчната стойност на праговото напрежение. Посочете областите на слаба инверсия (*weak inversion*) и силна инверсия (*strong inversion*). В областта на силна инверсия посочете линейната (*linear*) област и областта на насищане (*saturation*). Анализирайте получените резултати.

Повторете изследванията за pMOS транзистор.



Фиг. 1-22.

Схема с товарен резистор.

## Упражнение № 2

### Симулиране на основните характеристики на CMOS транзистори от 0.35 $\mu$ m CMOS технология на AMS

**Задача 1.** Предложете схема и симулирайте предавателните (проходните) характеристики на nMOS и pMOS транзистори с отношение  $W/L=10$  при  $U_{DS} = 0.75V, 1.5V, 2.25V$  и  $3V$ . За целта използвайте *tm*-модела. Анализирайте получените графики и определете ориентировъчно праговете напрежения и областите на работа на транзисторите.

**Задача 2.** Като използвате *tm*-модела, симулирайте и анализирайте предавателните характеристики на транзисторите от Задача 1 за температурния диапазон между  $-40^{\circ}C$  и  $+120^{\circ}C$  при  $U_{DS} = 3.3V$ . Определете ориентировъчната стойност на температурния коефициент на праговото напрежение на транзисторите.

**Задача 3.** Предложете схема и симулирайте изходните характеристики на nMOS и pMOS транзистори, работещи в силна инверсия при отношение  $W/L=10$ . За целта използвайте *tm*-модела. Анализирайте получените графики и определете ориентировъчно областите на работа на транзисторите.

**Задача 4.** Симулирайте изходните характеристики на nMOS и pMOS транзистори, работещи в силна инверсия при отношение  $W/L=10$  за четирите *worst case* случая (*wo*, *wz*, *wp* и *ws*). Сравнете получените графики с резултатите, получени при изпълнението на Задача 3.

**Задача 5.** Изследвайте зависимостта на диференциалното изходно съпротивление на nMOS и pMOS транзисторите от:

- напрежението  $U_{DS}$  при параметър  $U_{GS}$ ;
- напрежението  $U_{DS}$  при параметър  $L$ .

Какви трябва да бъдат стойностите на  $U_{DS}$ ,  $U_{GS}$  и  $L$ , за да получим голямо изходно съпротивление?

**Задача 6.** Предложете схема за изследване и симулирайте честотната зависимост на диференциалното изходно съпротивление на nMOS и pMOS транзистори с отношение  $W/L=10$  при  $U_{GS} = 1V$  и  $U_{DS} = 1.65V$ . Обяснете получения резултат.

**Задача 7.** Предложете схема за изследване и симулирайте честотната зависимост на диференциалното входно съпротивление на nMOS и pMOS транзистори с отношение  $W/L=10$  при  $U_{GS} = 1V$  и  $U_{DS} = 1.65V$ . Обяснете получените резултати.

### Упражнение № 3

#### Определяне на основните параметри за ръчни изчисления на CMOS транзистори от 0.35μm CMOS технология на AMS

**Задача 1.** Определете праговото напрежение  $U_{TNO}$  ( $U_{TP0}$ ) и фактора на стръмността  $K_n$  ( $K_p$ ) на CMOS транзисторите от 0.35μm CMOS технологичен процес на AMS чрез симулации с *tm*-модела.

**Задача 2.** С помощта на *worst case* моделите изследвайте отклонението на параметрите  $U_{TNO}$  ( $U_{TP0}$ ) и  $K_n$  ( $K_p$ ) от типичните им стойности.

**Задача 3.** Чрез симулация с *tm*-модела изследвайте зависимостта на праговото напрежение  $U_{TNO}$  ( $U_{TP0}$ ) от напрежението между подложката и сорса  $U_{SB}$  ( $U_{BS}$ ). С помощта на получените резултати определете стойността на параметъра на ефекта на подложката  $\gamma_n$  ( $\gamma_p$ ).

**Задача 4.** Определете стойността на коефициента на модулация на дължината на канала  $\lambda_n$  ( $\lambda_p$ ) на MOS транзисторите при  $L = 2\mu m$ ,  $|U_{eff}| = 0.2V$  и  $|U_{DS}| = 1.65V$ .

**Задача 5.** Изследвайте зависимостта на коефициента на модулация на дължината на канала  $\lambda_n$  ( $\lambda_p$ ) на MOS транзисторите от:

- напрежението между дрейна и сорса  $U_{DS}$ ;
- дължината на канала  $L$ ;
- стойността на напрежението между гейта и сорса  $U_{GS}$ .

**Задача 6.** Обобщете получените резултати и попълнете табл. 1-1. Сравнете стойностите от табл. 1-1 със съдържанието на табл. 4-1 (стр.78).

Табл. 1-1

Параметри на CMOS транзистори, реализирани по 0.35μm технология на AMS.

	nMOS	pMOS
$U_{TNO}$ ( $U_{TP0}$ )	.....V	.....V
$K_n$ ( $K_p$ )	.....μA/V <sup>2</sup>	.....μA/V <sup>2</sup>
$\lambda_n$ ( $\lambda_p$ ) ( $L = 2\mu m,  U_{eff}  = 0.2V,  U_{DS}  = 1.65V$ )	.....V <sup>-1</sup>	.....V <sup>-1</sup>
$\gamma_n$ ( $\gamma_p$ )	.....V <sup>1/2</sup>	.....V <sup>1/2</sup>

## Упражнение № 4

### Изследване и сравнение на параметрите и характеристиките на CMOS токови огледала

**Задача 1.** Дефинирайте основните параметри и характеристики на токовите огледала. Предложете начини за определянето им чрез симулация.

**Задача 2.** Опишете последователността при оразмеряване и сравнете параметрите и характеристиките на простото токово огледало, каскодното токово огледало и каскодното токово огледало с понижена стойност на минималното изходно напрежение.

**Задача 3.** Като използвате *tm*-моделите на 0.35 $\mu\text{m}$  CMOS технология на AMS, оразмерете и изследвайте чрез симулация схемите на:

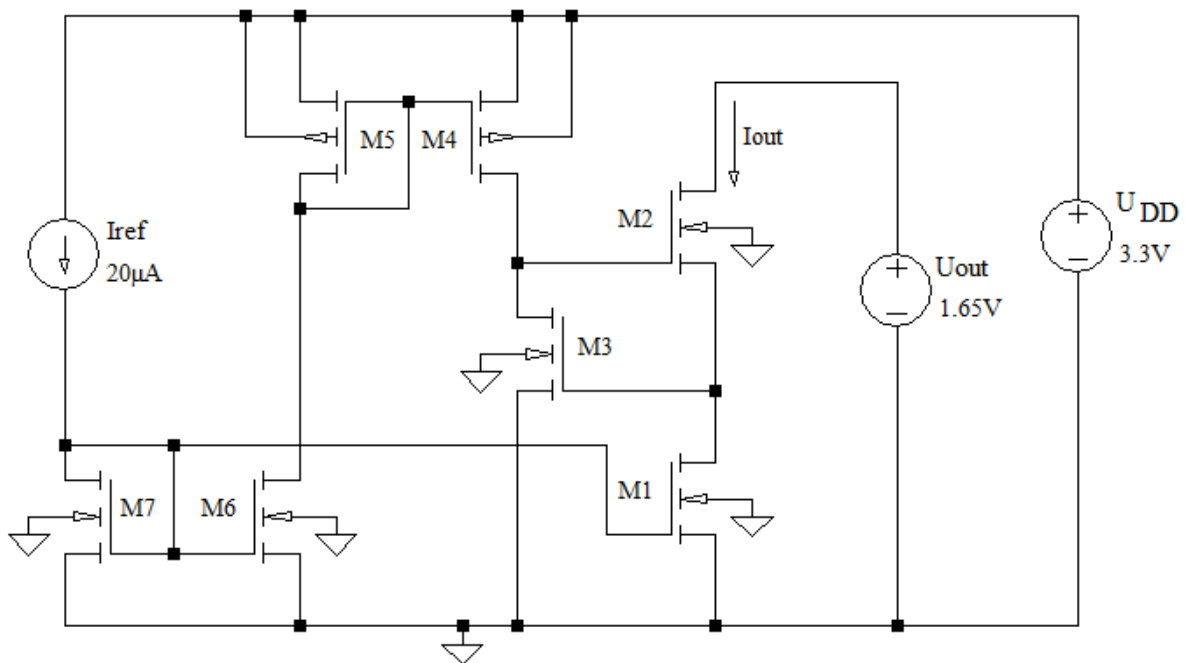
- просто токово огледало с nMOS транзистори (фиг. 2-1);
- просто токово огледало с pMOS транзистори;
- токово огледало на Уилсън ([1], фиг. 2-20);
- модифицирано токово огледало на Уилсън ([1], фиг. 2-21);
- токово огледало с регулируем каскод (фиг. 2-12)

при отношения на токовете 1:3 и стойности на  $I_{ref}$  от 10 $\mu\text{A}$  до 100 $\mu\text{A}$ .

**Задача 4.** Изследвайте схемите от Задача 3 с помощта на *worst case* моделите на 0.35 $\mu\text{m}$  CMOS технология на AMS.

**Задача 5.** Обобщете получените резултати в таблици, сравнете и анализирайте характеристиките на изследваните огледала.

**Задача 6.** Предложете и изследвайте схеми за сумиране и изваждане на токове, реализирани на базата на токови огледала.



Фиг. 2-12. Токово огледало с регулируем каскод.

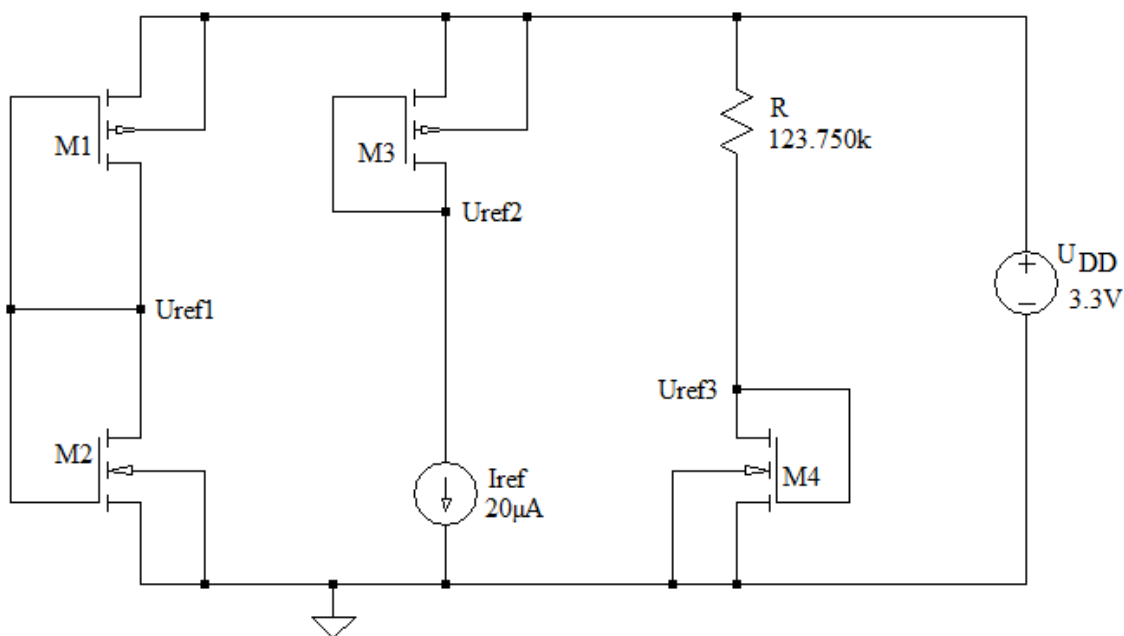


## Упражнение № 6

### Оразмеряване и симулиране на задаващи източници на напрежение с CMOS транзистори

**Задача 1.** Дефинирайте основните изисквания към веригите за установяване на стабилно напрежение. Предложете схеми за симулирането им.

**Задача 2.** Оразмерете задаващите източници на напрежение с CMOS транзистори (фиг. 2-22) за следните стойности на опорните напрежения:  $U_{ref1} = U_{DD}/2 = 1.65V$  ;  $U_{ref2} = 2U_{DD}/3 = 2.2V$  ;  $U_{ref3} = U_{DD}/4 = 0.825V$ . С помощта на симулации с *tm*-модела определете чувствителността  $S_{U_{DD}}^{U_{ref}}$  и температурните коефициенти  $TCU_{ref}$  на изходните напрежения. Изследвайте източниците и за четирите *worst case* модела. Обобщете резултатите и ги нанесете в таблица.



Фиг. 2-22. Задаващи източници на напрежение с CMOS транзистори.

УПЪТВАНЕ: 
$$S_{U_{DD}}^{U_{ref}} = \frac{\Delta U_{ref}}{U_{ref}} \bigg/ \frac{\Delta U_{DD}}{U_{DD}} = \frac{\Delta U_{ref}}{\Delta U_{DD}} \bigg/ \frac{U_{ref}}{U_{DD}}.$$

**Задача 3.** Оразмерете CMOS band-gap източника на стабилно напрежение от фиг. 2-19 при отношение на площите на транзисторите  $Q2$  и  $Q1$  равно на 4. Чрез последователни симулации минимизирайте зависимостта на изходното напрежение от температурата. Изследвайте зависимостта на изходното напрежение от стойността на захранващото напрежение и *worst case* параметрите на транзисторите.

**Задача 4.** Модифицирайте и изследвайте CMOS band-gap схемата за случай на използване на касковно токово огледало във веригата на обратната връзка. Сравнете и обяснете получените резултати за двата варианта.

## Упражнение № 7

### Изследване и сравнение на основните параметри и характеристики на CMOS диференциални усилватели

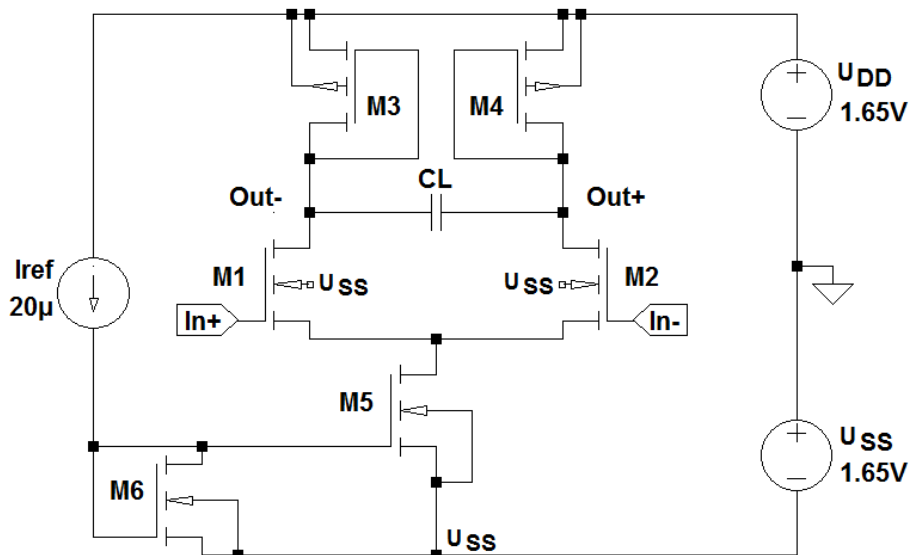
**Задача 1.** Начертайте еквивалентната схема на MOS транзистор за малки сигнали при ниски честоти и дефинирайте основните ѝ параметри.

**Задача 2.** Изследвайте и сравнете предавателните характеристики на диференциална двойка с nMOS транзистори (фиг. 3-1):

- за отношения на размерите на входните транзистори  $W/L=1$  и  $W/L=10$  при  $I_{ref}=20\mu A$ ;
- за стойности на  $I_{ref}=20\mu A, 50\mu A, 80\mu A$  при  $W/L=10$ .

**Задача 3.** Анализирайте, изследвайте и сравнете амплитудно-честотните характеристики на CMOS диференциалните усилватели:

- със симетричен изход и динамичен товар (фиг. 3-4);
- със симетричен изход и нискоомен товар (фиг. 3-7);



Фиг. 3-7.  
CMOS диференциален усилвател със симетричен изход и нискоомен товар.

- с несиметричен изход и токово огледало ([1], фиг. 6-8)

при ток на задаващия източник  $I_{ref}=40\mu A$  и  $C_L=10pF$ .

**Задача 4.** Разгледайте схемата на CMOS диференциален усилвател с управление през подложката ([1], фиг. 10-2) и я сравнете с класическата схема на ДУ с несиметричен изход и токово огледало ([1], фиг. 6-8).

**Задача 5.** Анализирайте и изследвайте зависимостта на амплитудно-честотната характеристика на CMOS диференциалния усилвател с несиметричен изход и токово огледало от:

- тока  $I_{ref}$ ;
- отношението на размерите на входните транзистори  $W/L$ ;
- товарния капацитет  $C_L$  и
- стойността на входния синфазен сигнал.

**Задача 6.** Обобщете получените резултати в таблици.

## Упражнение № 8

### Проектиране и симулиране на CMOS операционни усилватели на проводимост

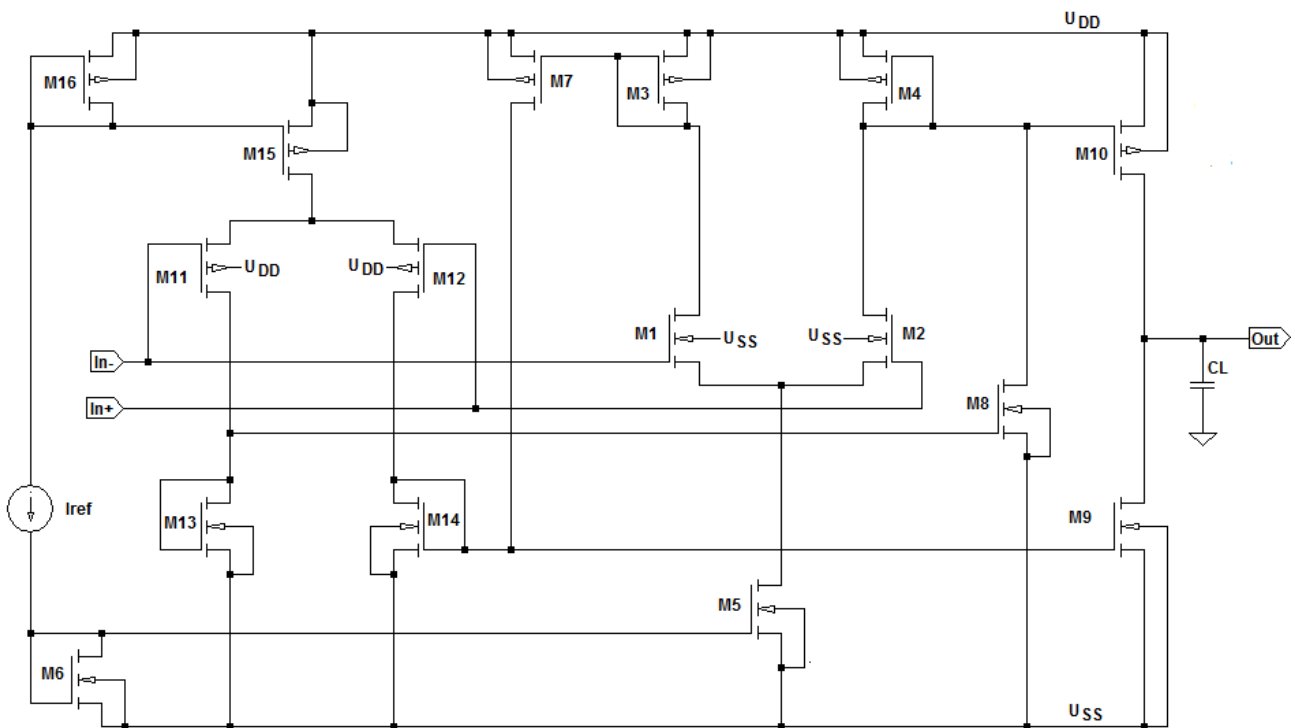
**Задача 1.** Посочете основните параметри и характеристики на операционните усилватели на проводимост (ОТА) и начертайте тестсхеми за определянето им чрез симулиране.

**Задача 2.** Оразмерете базовата схема на ОТА от фиг. 3-8 за честота на единично усилване  $f_u = 1\text{MHz}$  при  $C_L = 20\text{pF}$ .

- Определете чрез симулиране остатъчното входно напрежение  $U_{io}$ , коефициента на усилване за диференциален сигнал  $A_{ud}$ , запаса по фаза  $PM$  и скоростта на изменение на изходния сигнал  $SR$ ;
- Изследвайте влиянието на синфазното напрежение  $U_{cm}$  върху АЧХ;
- Изследвайте зависимостта на параметрите  $A_{ud}$ ,  $PM$  и  $SR$  от стойността на  $I_{ref}$  и капацитета  $C_L$ .

**Задача 3.** Оразмерете схемата на ОТА с повишен размах на входния сигнал от фиг. 3-13 за честота на единично усилване  $f_u = 5\text{MHz}$  при  $C_L = 10\text{pF}$ .

- Определете чрез симулиране остатъчното входно напрежение  $U_{io}$ , коефициента на усилване за диференциален сигнал  $A_{ud}$ , запаса по фаза  $PM$  и скоростта на изменение на изходния сигнал  $SR$ .
- Изследвайте влиянието на синфазното напрежение  $U_{cm}$  върху АЧХ на схемата. Сравнете резултата с получения за предишната схема.



Фиг. 3-13. ОТА с повишен размах на входния сигнал.



## Упражнение № 9

### Проектиране и симулиране на CMOS операционен усилвател

**Задача 1.** Посочете основните параметри и характеристики на операционните усилватели и начините за определянето им чрез симулиране.

**Задача 2.** Оразмерете схемата на двустъпалния операционен усилвател от фиг. 3-14 за честота на единично усилване  $f_u = 5\text{MHz}$  и  $r_{out} \leq 500\Omega$  и определете чрез симулиране:

- остатъчното входно напрежение  $U_{io}$ ;
- допустимия диапазон на изменение на синфазния сигнал  $U_{cmmin} - U_{cmmax}$ ;
- коефициента на усилване за диференциални сигнали  $A_{ud}$  и честотата на единично усилване  $f_u$  при липса на товар;
- запаса по фаза  $PM$  и запаса по напрежение  $GM$  при липса на товар;
- изходното съпротивление  $r_{out}$ ;
- коефициента на потискане на синфазните сигнали  $CMRR$ ;
- коефициента на потискане на пулсациите на захранващото напрежение  $PSSR$ .

**Задача 3.** Изследвайте схемата от Задача 2 при дължина на каналите на транзисторите  $L = 0.7\mu\text{m}$ , като се запазят отношенията  $W/L$ . Сравнете резултатите с получените в Задача 2 и обяснете разликите.

**Задача 4.** За схемата от Задача 2 изследвайте:

- амплитудно-честотната и фазовата характеристики при различни *worst case* модели на транзисторите;
- АЧХ за три стойности на синфазния сигнал –  $U_{cm} < U_{cmmin}$ ,  $U_{cmmin} < U_{cm} < U_{cmmax}$  и  $U_{cm} = U_{cmmax}$ ;
- зависимостта на параметрите  $A_{ud}$ ,  $f_u$ ,  $PM$ ,  $GM$  и  $r_{out}$  от стойността на  $I_{ref}$ , отношението  $W/L$  на входните транзистори, капацитета  $C_c$ , резистора  $R_z$  и товарния капацитет  $C_L$ .

Нанесете резултатите в табл. 3-2.

Табл. 3-2

	$A_{ud}$	$f_u$	$PM$	$GM$	$r_{out}$
$I_{ref}$					
$W_1/L_1 (W_2/L_2)$					
$C_c$					
$R_z$					
$C_L$					

## Упражнение № 10

### Оразмеряване и симулиране на операционен усилвател на ток и компаратор

**Задача 1.** Посочете основните параметри на операционните усилватели на ток и начертайте тестови схеми за определянето им чрез симулация.

**Задача 2.** Чрез симулиране на операционния усилвател на ток (фиг. 3-18) при стойности на отношенията  $W/L$  от *Пример 3-5*, определете:

- входното съпротивление  $r_{in}, k\Omega$ ;
- изходното съпротивление  $r_{out}, k\Omega$ ;
- проходния импеданс  $A_R, k\Omega$  и честотната лента  $f_{-3dB}, kHz$ ;
- скоростта на нарастване на изходния сигнал  $SR^+, V/\mu S$ .

Товарният капацитет е  $C_L = 10 pF$ , а задаващият ток  $I_{ref}$  е равен на  $10\mu A$  и  $50\mu A$ .

Нанесете резултатите в табл. 3-4 и ги сравнете с резултатите от изчисленията в примера.

Табл. 3-4

		$r_{in}, k\Omega$	$r_{out}, k\Omega$	$A_R, k\Omega$	$f_{-3dB}, kHz$	$SR^+, V/\mu S$ ( $i = 10\mu A$ )
$I_{ref} = 10\mu A$	изчислено	2.08	312.5	1562	50	5
	симулирано					
$I_{ref} = 50\mu A$	изчислено	0.93	62.5	312.5	250	5
	симулирано					

**Задача 3.** Посочете основните параметри на компараторите на напрежение и начертайте тестови схеми за определянето им чрез симулация.

**Задача 4.** Оразмерете схемата на компаратора от фиг. 3-21 при  $SR^+ = SR^- = 10V/\mu S$  и товарен капацитет  $C_L = 100 pF$ .

**Задача 5.** Симулирайте компаратора и:

- снемете времедиаграмите в характерните му точки и обяснете функционирането му;

- определете скоростта на нарастване и спадане на изходния сигнал  $SR^+$  и  $SR^-$  при товарен капацитет  $C_L = 50 pF$  и  $C_L = 100 pF$ .

- определете времената за закъснение при включване и изключване  $t_{on}$  и  $t_{off}$  при товарен капацитет  $C_L = 50 pF$  и  $C_L = 100 pF$ .

Сравнете резултатите от симулациите с теоретичните и оценете разликите.

**Задача 6.** Симулирайте предавателната характеристика на компаратора при различни стойности на опорното напрежение  $U_{ref}$ . Обяснете получените графични резултати.

# ОСНОВНИ ФОРМУЛИ И ЗАВИСИМОСТИ, ИЗПОЛЗВАНИ ПРИ ОРАЗМЕРЯВАНЕ НА СХЕМИТЕ В РЪКОВОДСТВОТО

## Основни параметри на MOS транзисторите

$\mu_n$  - подвижност на електроните;  $\mu_p$  - подвижност на дупките

$C_{OX}$  - специфичен капацитет на окиса под гейта;

$W$  - широчина на канала;  $L$  - дължина на канала;

$K_n = \mu_n C_{OX}$  - фактор на стръмността за nMOS транзистор;

$K_p = \mu_p C_{OX}$  - фактор на стръмността за pMOS транзистор;

$U_{TN}$  ( $U_{TP}$ ) - прагово напрежение на nMOS (pMOS) транзистор;

$U_{TN0}$  ( $U_{TP0}$ ) - прагово напрежение на nMOS (pMOS) транзистор при свързани нахъсо сорс и подложка ( $U_{SB} = 0$ ).

**Стойност на праговото напрежение при различни стойности на  $U_{SB}$ :**

$$U_{TN} = U_{TN0} + \gamma_n \left( \sqrt{U_{SB} + |2\phi_F|} - \sqrt{|2\phi_F|} \right)$$

$\gamma_n$  - параметър на ефекта на подложката,  $\gamma_n \approx (0.4 \div 0.8)V^{1/2}$ ,

$\phi_F$  - потенциал на Ферми,  $|2\phi_F| \approx 0.6V$ .

## ПОСТОЯННОТОКОВИ ЗАВИСИМОСТИ В СИЛНА ИНВЕРСИЯ

**Работа на nMOS транзистор в силна инверсия, в линейната област**

*Условия:*

$$\left\{ \begin{array}{l} U_{eff} = U_{GS} - U_{TN} \geq 0.1V \\ U_{DS} < U_{eff} = U_{GS} - U_{TN} = U_{DSAT} \end{array} \right.$$

*Уравнение за дрейновия ток:*

$$I_D = K_n \frac{W}{L} \left( U_{GS} - U_{TN} - \frac{U_{DS}}{2} \right) U_{DS}$$

**Работа на nMOS транзистор в силна инверсия, в областта на насищане**

*Условия:*

$$\left\{ \begin{array}{l} U_{eff} = U_{GS} - U_{TN} \geq 0.1V \\ U_{DS} \geq U_{eff} = U_{GS} - U_{TN} = U_{DSAT} \end{array} \right.$$

*Уравнение за дрейновия ток:*

$$I_{DSAT} = \frac{K_n W}{2 L} (U_{GS} - U_{TN})^2$$

$$I_D = I_{DSAT} [1 + \lambda(U_{DS} - U_{DSAT})]$$

**Забележка:** Представените уравнения са в сила и за pMOS транзистори при условие, че напреженията се вземат по абсолютна стойност.

## ПОСТОЯННОТОКОВИ ЗАВИСИМОСТИ В СЛАБА ИНВЕРСИЯ, В ОБЛАСТТА НА НАСИЩАНЕ

Условия:

$$\begin{cases} U_{eff} = U_{GS} - U_{TN} < 0.1V \\ U_{DS} \geq 4\phi_T \approx 100mV \end{cases}$$

Уравнение за дрейновия ток:

$$I_D \cong I_{D0} \frac{W}{L} \exp\left(\frac{U_{GS} - U_{TN}}{n\phi_T}\right), \quad \text{където } n = 1 + \frac{C_{j0}}{C_{OX}} \approx 1.5,$$

$I_{D0}$  - зависи от технологията и има стойност няколко десетки nA,

$C_{j0}$  - специфичен капацитет между подложката и сорса

## ПРОМЕНЛИВОТОКОВИ ПАРАМЕТРИ В СИЛНА ИНВЕРСИЯ, В ОБЛАСТТА НА НАСИЩАНЕ

Стръмност:

$$g_m = K_n \frac{W}{L} U_{eff} = \sqrt{2K_n \frac{W}{L} I_D} = \frac{2I_D}{U_{eff}}$$

Изходна проводимост:

$$g_{ds} = \frac{1}{r_{ds}} = \lambda I_{DSAT} \approx \lambda I_D$$

Стръмност спрямо подложката:

$$g_{mb} = \frac{\gamma g_m}{2\sqrt{U_{SB} + |2\phi_F|}} \approx 0.2 g_m$$

Приблизителни стойности на основните параметри за ръчни изчисления на транзисторите от 0.35μm CMOS технология на AustriaMicroSystems. Параметрите се използват при ръчните пресмятания на аналоговите CMOS схеми в това ръководство. Стойностите им са получени от *tm*-модела по методите, описани в т. 1.7, и са закръглени с цел опростяване на изчисленията.

Табл. 4-1

	nMOS	pMOS
$U_{TN0} (U_{TP0})$	0.45 V	-0.6 V
$K_n (K_p)$	100 μA/V <sup>2</sup>	40 μA/V <sup>2</sup>
$\lambda_n (\lambda_p)$ ( $L = 2\mu m,  U_{eff}  = 0.2V,  U_{DS}  = 1.65V$ )	0.014 V <sup>-1</sup>	0.018 V <sup>-1</sup>
$\gamma_n (\gamma_p)$	0.55 V <sup>1/2</sup>	0.33 V <sup>1/2</sup>