



**ТЕХНИЧЕСКИ УНИВЕРСИТЕТ – СОФИЯ**  
**ФАКУЛТЕТ ЕЛЕКТРОННА ТЕХНИКА И ТЕХНОЛОГИИ**

**УТВЪРЖДАВАМ**

Декан : .....  
/доц. д-р инж. Емил Манолов/

## **УЧЕБНА ПРОГРАМА**

*по дисциплината: **Съвременни аналогови CMOS интегрални схеми***

*Код от учебния план съгласно ЕСТК: **факултативен курс***

*Брой кредити: **5 /пет/***

*Образователно-квалификационна степен: **“МАГИСТЪР”***

*Професионална квалификация: **“Инженер по електроника ”***

*Специалност: **"Електроника"***

*Професионално направление: **5.2 Електротехника, електроника и автоматика***

*Катедра: **“Електронна техника”***

## 1. ЦЕЛ НА ОБУЧЕНИЕТО ПО УЧЕБНАТА ДИСЦИПЛИНА

**Съвременни аналогови CMOS интегрални схеми** е факултативна учебна дисциплина от магистърската програма на специалност *“Електроника”*. Разработена е в сътрудничество със специалисти от Melexis България АД и IDT България. Целевата група на дисциплината се състои от студенти от бакалавърските и магистърските курсове на Факултета по електронна техника и технологии, Факултета по телекомуникации и Факултета по автоматика на ТУ-София, студенти от Физическия факултет на СУ, специализанти и докторанти в областта на интегралната схемотехника.

Знанията и уменията по *Съвременни аналогови CMOS интегрални схеми* създават предпоставки за многостранна реализация на студентите в традиционните направления на електрониката и микроелектрониката и в специализираните области на проектиране, тестване и приложение на интегрални схеми.

**Целта на учебната дисциплина** е студентите да изучат основните стъпала на CMOS интегралните схеми за аналогова и дискретна обработка на сигнали; да могат да прилагат получените знания при анализа, проектирането и приложението на интегрални схеми и, в съответствие със своите потребности и интереси, да могат да придобиват нови знания и възможности в тази предметна област.

В края на обучението си студентът:

- ще бъде запознат със съвременните подходи и тенденции при проектирането на CMOS монолитни интегрални схеми;
- ще може да проектира основните схемни елементи за изграждане на CMOS интегрални схеми с аналогова и дискретна обработка на сигнали;
- ще може да определя аналитично и чрез симулация параметрите и характеристиките на основните схемни елементи на CMOS интегралните схеми;
- ще може да оценява влиянието на дестабилизиращите фактори (вариации на технологичния процес, на температурата и на захранващото напрежение) върху ефективността на различни технически решения;

## 2. УЧЕБНО СЪДЪРЖАНИЕ

### 2.1 Извадка от учебния план за учебната дисциплина.

№ по ред	Вид на занятията	Семестър	Хорариум, ч.	
			Седмично	Общо за семестъра
1.	<i>Лекции</i>	II	2	30
2.	<i>Лабораторни упражнения</i>	II	2	30
3.	<i>Семинарни упражнения</i>	-	-	-
4.	<i>Курсов проект</i>	-	-	-
5.	<i>Курсова работа</i>	-	-	-
6.	<i>Самоподготовка</i>	II	3	45
	<b>Всичко</b>		7	<b>105</b>
	<b>Кредити</b>	II		<b>5</b>

### 2.2 Входно-изходни връзки:

**2.2.1 Необходими предварителни знания по:** полупроводникови елементи, теоретична електротехника, теория на електронните схеми, аналогова и цифрова схемотехника, микроелектроника.

**2.2.2 Учебни курсове, ползващи дисциплината:** учебно-изследователска работа, курсов проект по специалността, дипломно проектиране, учебни курсове от магистърската програма.

### 2.3 Лекции

1. Основни принципи и тенденции при проектирането на монолитни интегрални схеми. Модели на CMOS интегралните елементи, подходящи за ръчни анализи и изчисления.....2ч.
2. Вериги за осигуряване на постояннотоковия режим – токови огледала, източници на ток и напрежение.....4ч.
3. Елементарни усилвателни стъпала с CMOS транзистори. Стъпала с динамичен товар.....2ч.
4. Диференциални усилватели – базови схеми.....2ч.
5. ОТА с повишено усилване – телескопичен, с прегънат каскод, с регулиран каскод.....2ч.
6. Двустъпален ОУ с честотна компенсация по Miller.....2ч.
7. Варианти на ОУ – двустъпален ОУ с паралелна честотна компенсация; двустъпален ОУ с каскодна честотна компенсация; многостъпални ОУ.....2ч.
8. Диференциални схеми – предимства и недостатъци. Обратна връзка за синфазния сигнал с непрекъснато действие и с комутируеми кондензатори.....2ч.
9. Схеми с комутируеми кондензатори – интегратор, усилвател. Тактов генератор за управление. Bootstrap ключове.....2ч.
10. Усъвършенствани bandgap схеми - с NPN и PNP транзистори и с понижено захранващо напрежение. Съгласуване (matching) и собствен шум.....2ч.
11. LDO регулатори - с NMOS регулиращ транзистор; с външен капацитет, с вграден капацитет.....2ч.
12. Статични и динамични компаратори .....2ч.
13. Входни и изходни стъпала на ОУ – с максимален размах на входния сигнал; с подобро потискане на смущенията от захранването; МДМ (chopper) усилвател; изходни стъпала клас АВ.....2ч.
14. Проблеми при проектирането на аналогови ИС - analog front-end; ESD; EMC.....2ч.

### 2.4. Лабораторни упражнения

1. Проектиране и симулационно изследване на вериги за осигуряване на постояннотоковия режим – токови огледала, източници на ток и напрежение.....3ч.
2. Проектиране и симулационно изследване на диференциални усилватели.....2ч.
3. Проектиране и симулационно изследване на ОТА с повишено усилване телескопичен, с прегънат каскод, с регулиран каскод.....2ч.
4. Проектиране и симулационно изследване на двустъпален ОУ с честотна компенсация по Miller.....2ч.
5. Проектиране и симулационно изследване на варианти на ОУ .....2ч.
6. Проектиране и симулационно изследване на диференциални схеми.....3ч.
7. Проектиране и симулационно изследване на схеми с комутируеми кондензатори..2ч.

8. Проектиране и симулационно изследване на усъвършенствани bandgap схеми - с NPN и PNP транзистори и с понижено захранващо напрежение. Съгласуване (matching) и собствен шум.....2ч.
9. Проектиране и симулационно изследване на LDO регулатори.....2ч.
10. Проектиране и симулационно изследване на компаратори .....2ч.
11. Проектиране и симулационно изследване на входни и изходни стъпала на ОУ ....3ч.
12. Проблеми при проектирането на аналогови ИС - analog front-end; ESD; EMC.....5ч.

**2.5 Семинарни упражнения - не са предвидени**

**2.6 Курсов проект – не е предвиден**

**2.7 Курсова работа - не е предвидена**

### **3. ПРЕПОДАВАНЕ И УЧЕНЕ**

**3.1 Лекционно обучение** се провежда в зала с използването на мултимедийни презентации, прожектор, тебешир и черна дъска.

#### **3.2 Лабораторни упражнения**

Лабораторните занятия се провеждат в компютърна зала, където всеки студент изпълнява самостоятелно поставените задачи. Темите на упражненията следват лекционния курс. Цялата лабораторна група работи върху една и съща тема. Студентите предварително изучават теоретичната част и самостоятелно се подготвят за входящ тест. При изпълнението на лабораторните упражнения се затвърждават и разширяват получените по време на лекциите теоретични знания. Едновременно с това, в процеса на работа, студентите придобиват практически навици и умения да използват разнообразни интегрални схемни елементи и да изследват техните основни характеристики и параметри чрез симулация.

Последното лабораторно упражнение с хорариум 5 часа се провежда в базата на Melexis АД.

**3.3 Семинарни упражнения – не са предвидени**

**3.4 Специфични особености на разписанието на занятията:** Лекциите задължително предшестват упражненията.

**3.5 Форми на сътрудничество** между студентите и преподавателския екип по дисциплината. Възможностите са: консултации в приемните часове на преподавателите, електронна поща и съвместна работа с преподавателския екип по научни и професионални задачи.

### **4. РЕСУРСИ ПО ДИСЦИПЛИНАТА**

#### **4.1 Академични ресурси**

Преподавателите по дисциплината следва да имат научна специалност от направления 02.20.01 *Теория на електронните вериги и електронна схемотехника*

Учебната дисциплина се провежда по методическото ръководство на доц. д-р инж. Емил Димитров Манолов, който е хабилитиран по научната специалност 02.20.01 *Теория на електронните вериги и електронна схемотехника*. Дисертационният му труд е по научната специалност 02.20.03 *Интегрална схемотехника, материали, технология и специално обзавеждане*. Има публикувани 3 учебни пособия и над 100 научни труда, както и участия в международни, национални, вътрешно-университетски и отраслови проекти, свързани с темите на дисциплината. Член е на IEEE. За контакти: тел. 02 965 22 20; edm@tu-sofia.bg.

Лектор и ръководител на част от лабораторните упражнения по темите на курса е маг. инж. Георги Панов. Същият има 14 годишен опит като аналогов дизайнер в подразделенията на Infineon Technologies и Intel в Германия. В момента работи в IDT България и е задочен докторант към катедра “Електронна техника”. За контакти: тел. 0876 15 80 96; gpanov@tu-sofia.bg.

В провеждането на лабораторните упражнения ще бъдат включени и изявени специалисти от Melexis България АД.

#### **4.2 Информационни ресурси:**

TONY CHAN CARUSONE, DAVID A. JOHNS, KENNETH W. MARTIN. *Analog integrated circuit design*, 2nd ed., John Wiley & Sons, Inc., 2012.

WILLY SANSEN. *Analog Design Essentials*. Springer International Series in Engineering and Computer Science, 2006.

R. J. BAKER. *CMOS Circuit Design, Layout, and Simulation*. IEEE Press, Willey & Sons, 2008.

PHILLIP E. ALLEN, DOUGLAS R. HOLBERG. *CMOS Analog Circuit Design*. Oxford Series in Electrical and Computer Engineering, 2002.

МАНОЛОВ, Е.Д. *Аналогови интегрални схеми: схемотехника и проектиране*. ТУ-София, 2002.

МАНОЛОВ, Е.Д. *Ръководство за лабораторни упражнения по схемотехника на интегралните схеми*. ТУ-София, 2014.

#### **4.3 Материални ресурси:**

Компютърен клас в катедра Електронна техника, ФЕТТ със самостоятелно работно място за всеки студент, учебен софтуер (PSpice, LTSpice, Cadance).

### **5. СИСТЕМА ЗА ОЦЕНЯВАНЕ НА СТУДЕНТИТЕ**

#### **5.1. Схема за оценяване на знанията**

Постигането на поставената цел на обучението по учебната дисциплина се контролира чрез събеседване на студентите с комисия, състояща се от водещите преподаватели и представители на фирми от областта на микроелектрониката. Знанията на студентите се оценяват в зависимост от степента на постигане на общите и специфичните образователни цели на дисциплината.

Успешно представилите се студенти получават сертификат за завършен на курс и учебната дисциплина се записва в дипломата им.

**СЪСТАВИТЕЛИ:** .....  
(доц. д-р инж. Емил Д. Манолов)  
.....  
(маг. инж. Георги Панов)

**РЪКОВОДИТЕЛ КАТЕДРА „ЕТ“:**.....  
(доц. д-р инж. Петър Якимов)

Програмата е обсъдена и приета от Катедрения съвет на кат. “Електронна техника” (Протокол No .....).

Учебната програма е приета от ФС на ФЕТТ (Протокол № .....)