

4. ОСНОВНИ ГРАДИВНИ СЪПАЛА НА АНАЛОГОВИТЕ ИНТЕГРАЛНИ СХЕМИ

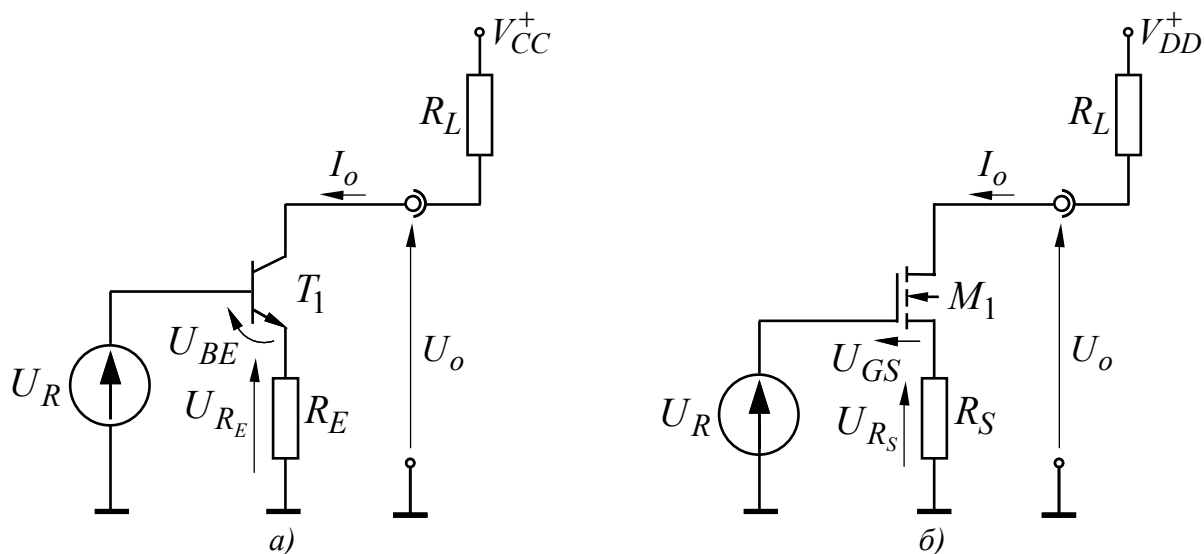
Развитието на микроелектронните технологии са предпоставка за създаването на разнообразни монолитни интегрални схеми. Обект на разглеждане в тази глава са структурата и принципите на работа на основните градивни съпала на аналоговите интегрални схеми и приложението им за реализация на интегрални операционни усилватели. Освен това са представени и някои особености при използване на градивните съпала в електронни схеми с дискретни елементи.

4.1. Източници на ток и токови огледала

Източниците на ток (*current sources*) осигуряват константен изходен ток и се използват в интегралните схеми предимно за установяване на работната точка. Токовете огледала (*current mirrors*) осигуряват усилване или затихване на входния ток в изхода. Това означава, че те работят като източници на ток, управлявани с ток (ИТУТ). Всяко токово огледало може да се използва като генератор на ток при условие, че входният ток се поддържа константа. В този смисъл източниците на ток могат да се разглеждат като специално приложение на токовете огледала.

4.1.1. Източници на ток

Двете основни схеми на източници на ток с биполярен и MOS транзистор са дадени съответно на фиг. 4.1а и фиг. 4.1б. При използването им в интегрални схеми около транзистора не се чертае кръг.



Фиг. 4.1. Основни схеми на генератори на ток: а) с биполярен транзистор; б) с MOS транзистор с индуциран N канал.

В схемите изходният ток I_o се взема от колектора (дрейна) на транзисторите, като протича от захранващото напрежение V_{CC}^+ (V_{DD}^+) към товара R_L . За да бъде токът I_o стабилен, той трябва да се задава с помощта на стабилен източник на напрежение U_R . Ако се пренебрегне базовият ток на транзистора в схемата от фиг. 4.1а, за изходния ток се получава

$$(4.1) \quad I_o = \frac{U_R - U_{BE}}{R_E} \stackrel{U_{BE} \approx 0,6V}{\approx} \frac{U_R - 0,6V}{R_E}.$$

Влиянието на U_{BE} може да се намали чрез увеличаване на U_R . Ако $U_R \gg U_{BE}$, формула (4.1) се опростява и добива вида $I_o \approx U_R / R_E$. От друга страна увеличаването на U_R може да ограничи обхвата на изходното напрежение. Генераторът на ток работи при условие, че транзисторът е в нормален активен режим. Това изисква $U_{CE} > U_{CEsat}$ и тогава

$$(4.2) \quad U_o = U_{R_E} + U_{CE} > U_{R_E} + U_{CEsat} = U_R - U_{BE} + U_{CEsat}.$$

При увеличаване на товарното съпротивление R_L изходният ток почти не се променя, но изходното напрежение U_o намалява. Минималното изходно напрежение, за което транзисторът е все още в нормален активен режим, се определя от формулата

$$(4.3) \quad U_{o \min} = U_R - U_{BE} + U_{CEsat} \stackrel{\substack{U_{CEsat} \approx 0,2V \\ U_{BE} \approx 0,6V}}{\approx} U_R - 0,4V.$$

За $U_o > U_{o \min}$ и $U_R = const$ схемата работи като генератор на ток.

Изходното съпротивление на схемата от фиг. 4.1а е голямо и стойността му се определя от формулата

$$(4.4) \quad r_{oA} = \left. \frac{u_o}{i_o} \right|_{U_R = const} \approx r_{CE} (1 + g_m R_E).$$

За схемата от фиг. 4.1б $I_o = I_D$ и напрежението на опорния източник следва да има стойност

$$(4.5) \quad U_R = U_{R_s} + U_{GS} = I_o R_S + U_{GS} = I_o R_S + U_{TN} + \sqrt{\frac{2I_o}{k_n'}},$$

където $k_n' = \mu_n C_{ox} \frac{W}{L}$.

Определянето на стойността на изходния ток I_o е по-сложно, тъй като MOS транзисторите не позволяват проста апроксимация за U_{GS} , както за $U_{BE} \approx 0,6V$ при биполярни транзистори. Въпреки това за дискретни MOS транзистори е възможно да се зададат I_o и U_R според стойността на R_S :

$$(4.6) \quad R_S = \frac{U_R - U_{TN}}{I_o} - \sqrt{\frac{2}{k_n' I_o}}.$$

Тази формула не може точно да се приложи за интегрални MOS транзистори, тъй като праговото напрежение не остава константа поради ефекта на подложката.

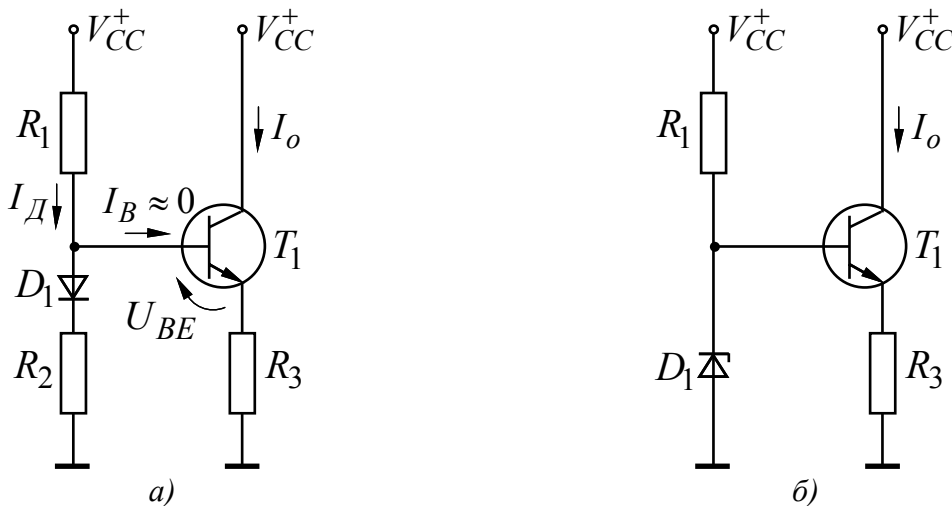
За нормалната работа на генератора на ток от фиг. 4.1б е необходимо MOS транзисторът да бъде в режим на насищане (за него изходните характеристики са почти хоризонтални). При това минималната стойност на изходното напрежение е $U_{o\min} = U_{R_s} + U_{DSAT}$. Тъй като $U_{DSAT} > U_{CEsat}$, границата е по-висока, отколкото за биполярните транзистори.

В сравнение със схема ОС в обратна връзка по ток изходното съпротивление има вида

$$(4.7) \quad r_{oA} = \left. \frac{u_o}{i_o} \right|_{U_R = const} \approx r_{DS}(1 + g_m R_S).$$

В електронни схеми с дискретни елементи като генератори на ток се използват схемите от фиг. 4.2а и фиг. 4.2б. В схемата от фиг. 4.2а при условие, че $U_{D_1} \approx U_{BE}$ и $I_D \gg I_B \approx 0$, се получава

$$(4.8) \quad \left. \begin{aligned} I_D &\approx \frac{V_{CC}^+ - U_{D_1}}{R_1 + R_2} \\ I_D R_2 &\approx I_o R_3 \end{aligned} \right\} \Rightarrow I_o = \frac{V_{CC}^+ - U_{D_1}}{R_1 + R_2} \frac{R_2}{R_3} \text{ за } U_{D_1} \approx U_{BE} \approx 0,6V.$$



Фиг. 4.2. Източници на ток за схеми с дискретни елементи: а) с компенсация на напрежението U_{BE} ; б) с ценеров диод.

В схемата се осъществява температурна компенсация на U_{BE} чрез напрежението на диода. При увеличаване на температурата колекторният ток нараства, а напрежението на диода намалява и компенсира частично или напълно първоначалното изменение на I_C .

Във втората схема (фиг. 4.2б) изходният ток е

$$(4.9) \quad I_o \approx \frac{U_Z - U_{BE}}{R_3} \approx \frac{U_Z - 0,6V}{R_3},$$

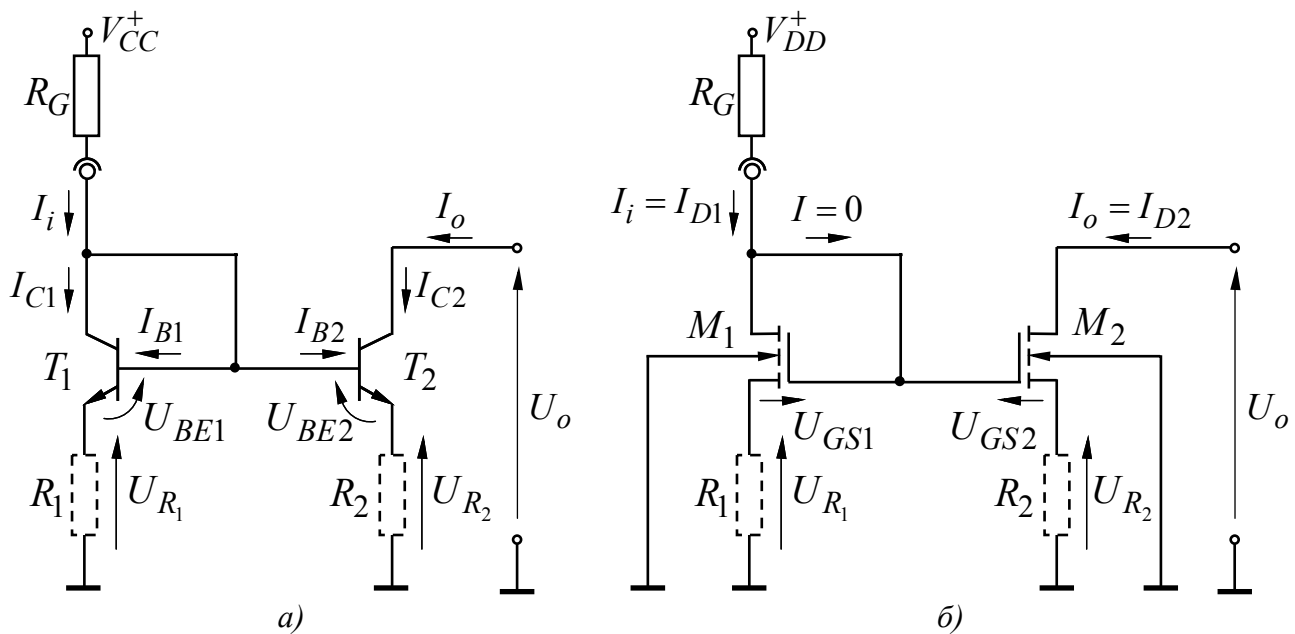
където U_Z е напрежението на стабилизация на диода.

Температурната чувствителност в схемата от фиг. 4.2б зависи от температурния коефициент на ценовия диод.

4.1.2. Токови огледала

Двете основни схеми на прости токови огледала са дадени на фиг. 4.3а и фиг. 4.3б. Схемата от фиг. 4.3а съдържа два транзистора T_1 и T_2 и два резистора R_1 и R_2 (при дискретно изпълнение). Допълнителният резистор R_G позволява да се установи константен задаващ ток I_i . За схемата от фиг. 4.3а според втория закон на Кирхоф може да се напише

$$(4.10) \quad (I_{C1} + I_{B1})R_1 + U_{BE1} = (I_{C2} + I_{B2})R_2 + U_{BE2}.$$



Фиг. 4.3. Просто токово огледало: а) с NPN транзистори; б) с pMOS транзистори.

В работен режим и двата транзистора са в нормален активен режим, като за токовете важат следните формули:

$$I_{C1} = I_{S1} e^{\frac{U_{BE1}}{\Phi_T}}, \quad I_{B1} = \frac{I_{C1}}{\beta}, \quad I_{C2} = I_{S2} e^{\frac{U_{BE2}}{\Phi_T}} \left(1 + \frac{U_{CE2}}{U_A} \right) \text{ и } I_{B2} = \frac{I_{C2}}{\beta},$$

където U_A е напрежението на Ерли на T_2 , а I_{S1} и I_{S2} са токовете на насищане.

Освен това са валидни и формулите

$$I_i = I_{C1} + I_{B1} + I_{B2} \text{ и } I_o = I_{C2}.$$

При условие, че се приеме $U_{BE1} \approx U_{BE2}$, $I_{C1} \gg I_{B1}$ и $I_{C2} \gg I_{B2}$, за (4.10)

се получава

$$(4.11) \quad I_{C1}R_1 \approx I_{C2}R_2 \text{ или}$$

$$(4.12) \quad k_I = \frac{I_o}{I_i} \approx \frac{R_1}{R_2}.$$

При това отношението на токовете зависи от отношението на резисторите, но не и от параметрите на транзисторите.

В случай, че $R_1 = R_2 = 0$ според (4.10) $U_{BE1} = U_{BE2}$, тогава за отношението на токовете при $U_o \ll U_A$ се намира

$$(4.13) \quad k_I = \frac{I_o}{I_i} \approx \frac{I_{S1}}{I_{S2}} \approx \frac{S_1}{S_2},$$

където S_1 и S_2 са площите на преходите база – емитер.

Коефициентът на пропорционалност k_I може да бъде равен, по-малък или по-голям от единица.

За схемата с MOS транзистори (фиг. 4.3б) дрейновите токове са

$$(4.14) \quad I_{D1} = \frac{K_1}{2} (U_{GS1} - U_{TN})^2 (1 + \lambda_1 U_{DS1}) \quad \text{и} \quad I_{D2} = \frac{K_2}{2} (U_{GS2} - U_{TN})^2 (1 + \lambda_2 U_{DS2}).$$

Тъй като гейтовите токове са нула, входният и изходният ток съответстват на дрейновите токове:

$$(4.15) \quad I_i = I_{D1} \quad \text{и} \quad I_o = I_{D2}.$$

Тогава за схемата може да се напише следният израз:

$$(4.16) \quad I_{D1} R_1 + U_{GS1} = I_{D2} R_2 + U_{GS2}.$$

За $R_1 = R_2 = 0$ и $U_{DS1} = U_o$ отношението на токовете може да се получи от (4.14) – (4.16):

$$(4.17) \quad k_I = \frac{I_o}{I_i} \approx \frac{K_2}{K_1} \frac{(1 + \lambda_2 U_{DS2})^{\lambda_1, \lambda_2 \ll 1}}{(1 + \lambda_1 U_{DS1})} \approx \frac{K_2}{K_1} \approx \frac{W_2 / L_2}{W_1 / L_1}.$$

Както се вижда от (4.17), отношението на токовете може да се избира в широки граници чрез избор на хоризонталните размери на MOS транзисторите. И тук k_I зависи от геометричните размери на транзисторите, а не от електрическите параметри.

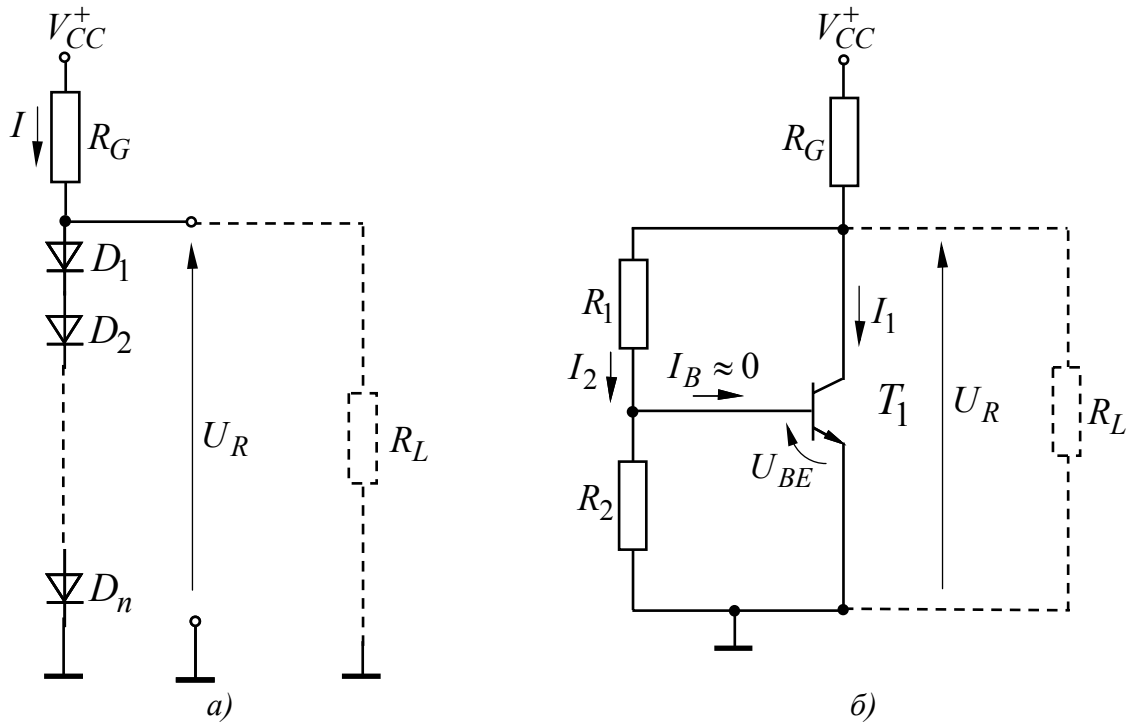
4.2. Източници на опорно напрежение за крайни стъпала

Източниците на опорно напрежение (*voltage references*) в интегралните схеми трябва да осигуряват стабилни напрежения в крайните стъпала на аналоговите интегрални схеми. Те се използват за установяване на режима на работа на крайните транзистори. Изходното напрежение U_R на тези източници трябва слабо да зависи от дестабилизиращите фактори – вариации на хранящите напрежения, толерансите на интегралните елементи и температурата. На фиг. 4.4а и фиг. 4.4б са дадени две основни схеми на източници на опорно напрежение. За схемата от фиг. 4.4а изходното напрежение е $U_R = nU_D$ и не зависи от хранящото напрежение, а следователно и от вариациите му. Недостатък на тази схема е, че U_R може да има стойности само кратни на U_D . В интегрални схеми диоди се реализират с помощта на транзистори. NPN или PNP

транзистор със свързан накъсо преход база – емитер се използва като т.нар. биполярен диод.

Друга схема на източник на напрежение е показана на фиг. 4.4б. Ако в нея се пренебрегне базовият ток на T_1 , токът I_2 се определя от напрежението U_{BE} на транзистора:

$$(4.18) \quad I_2 = U_{BE} / R_2.$$



Фиг. 4.4. Източник на опорно напрежение: а) с диоди; б) с NPN транзистор, обхванат от ООВ по напрежение.

Тогава за изходното напрежение на генератора се намира

$$(4.19) \quad U_R \approx I_2(R_1 + R_2) = U_{BE} \left(1 + \frac{R_1}{R_2} \right).$$

В сравнение със схемата от фиг. 4.4а основното предимство на схемата от фиг. 4.4б е, че може да се получават произволни стойности на U_R чрез промяна на отношението R_1/R_2 . Недостатък и на двете схеми е, че U_R зависи от околната температура.

В MOS схемите, както е показано на фиг. 4.5, източници на напрежение, подобно на схемата с диод, могат да се получат при свързване накъсо на гейта и дрейна, съответно в nMOS и pMOS транзистор.

За схемата на преобразувател на ток в напрежение (фиг. 4.5г) задаващият ток и получаваното опорно напрежение U имат вида

$$I \approx \frac{K_D}{2} (U_{GS} - U_{TN})^2 \Rightarrow U = U_{TN} + \sqrt{\frac{2I}{K_D}}.$$

Тогава за изходния ток съгласно (4.17) се намира

$$I_D \approx \frac{K_M}{2} (U_{GS} - U_{TN})^2 \stackrel{U_{GS}=U}{=} I \frac{K_M}{K_D}.$$

Фиг. 4.5. Задаващи източници на опорно напрежение в MOS интегрални схеми: а) с нормален диод; б) с pMOS транзистор; в) с rMOS транзистор; г) с използване на токово огледало с мащабиране на тока.

4.3. Съставни транзистори

В някои приложения коефициентът на усилване по ток не е достатъчен. В тези случаи се използват схеми Дарлингтон [20, 30]. Съставните транзистори (схемите Дарлингтон) са съвкупност от два транзистора, еквивалентни на един транзистор с коефициент на усилване по ток приблизително равен на произведението от коефициентите на усилване по ток на индивидуалните транзистори:

$$\beta \approx \beta_1 \beta_2.$$

Под наименованието Дарлингтон транзистор (*Darlington transistor*) схемите Дарлингтон се предлагат като елементи в отделен корпус за монтаж на печатна платка. Изводите се наричат база, емитер и колектор както на дискретен транзистор. Разбира се, схема Дарлингтон може да се изгради и от два отделни биполярни транзистора. В тази подточка Дарлингтон транзисторът е интегрална схема, която съдържа само една Дарлингтон схема.

4.3.1. Съставен NPN транзистор

На фиг. 4.6 е показана схема и графично означение на NPN Дарлингтон транзистор, съставен от два транзистора и един токоотвеждащ резистор. В нея емитерът на T_1 е свързан с базата на T_2 , като $I_{E1} = I_{B2}$ за $R = \infty$. Колекторите на T_1 и T_2 са свързани накъсо и общият колекторен ток на съставния транзистор е

$$(4.20) \quad I_C = I_{C1} + I_{C2} = \beta_1 I_{B1} + \beta_2 I_{B2}, \text{ а}$$

$$(4.21) \quad I_{B2} = I_{E1} = I_{B1}(1 + \beta_1),$$

където β_1 и β_2 са коефициентите на усилване по ток на транзисторите T_1 и T_2 . След заместване на (4.21) в (4.20) се намира

$$(4.22) \quad I_C = \beta_1 I_{B1} + \beta_2 (1 + \beta_1) I_{B1} = (\beta_1 + \beta_2 + \beta_1 \beta_2) I_{B1} \approx \beta_1 \beta_2 I_{B1}.$$

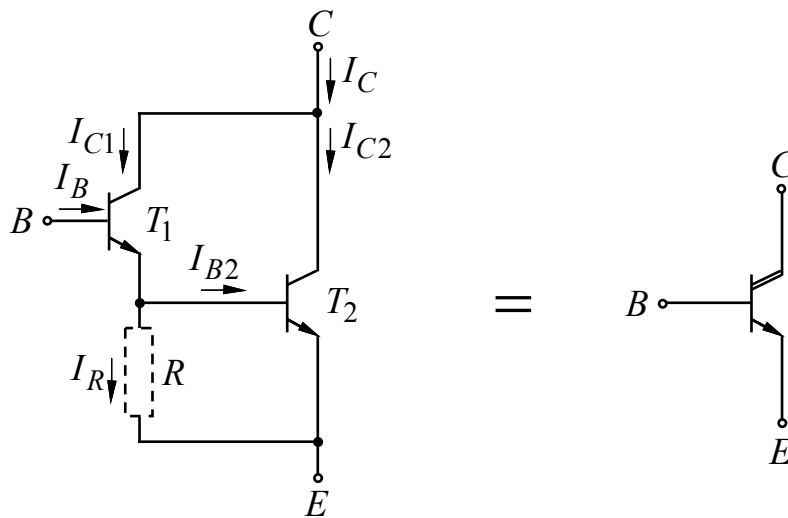
Тогава за коефициента на усилване по ток на съставния транзистор се получава

$$(4.23) \quad \beta = \frac{I_C}{I_{B1}} \approx \beta_1 \beta_2,$$

а напрежението база – емитер е

$$(4.24) \quad U_{BE} = U_{BE1} + U_{BE2} = U_T \left(\ln \frac{I_{C1}}{I_{S1}} + \ln \frac{I_{C2}}{I_{S2}} \right) = U_T \ln \frac{I_{C1} I_{C2}}{I_{S1} I_{S2}},$$

където I_{S1} и I_{S2} са обратните токове на насищане на T_1 и T_2 . В повечето случаи отношението е $I_{S2} \approx 2 \dots 3 I_{S1}$ и за неголеми напрежения $U_{BE} \approx 1,2 \dots 1,5V$ [22].



Фиг. 4.6. Схема и графично означение на NPN Дарлингтон транзистор.

Тогава, например за мощни NPN транзистори $\beta_1 = 20$ и $\beta_2 = 50$, коефициентът на усилване на съставния транзистор е $\beta = \beta_1 \cdot \beta_2 = 20 \cdot 50 = 1000$.

За да се получи по-голям коефициент на усилване β , между $B - E$ на транзистора T_2 се включва резистор със съпротивление R (вж. фиг. 4.6). По този начин може да се повиши колекторният ток на T_1 и съответно β_1 . Тогава токът I_{E1} не е равен на I_{B2} , а $I_{E1} = I_R + I_{B2}$, като токът I_R се определя от големината на съпротивлението R . В този случай I_{E1} може да има стойност, при която β_1 вече може да има стойност, близка до β_2 .

Входното съпротивление на схемата в този случай се определя от формулата

$$(4.25) \quad r_{BE} = r_{BE1} + \beta_1 (r_{BE2} \parallel R) \approx 2r_{BE1}, \quad R \gg r_{BE2}$$

където $r_{BE1} \approx \beta_1 \beta_2 U_T / I_{C2} \approx \beta_1 r_{BE2}$ за $I_{C1} \approx I_{C2} / \beta_2$.

Стръмността на съставния транзистор може да се определи от формулата

$$(4.26) \quad g_m = \frac{\beta}{r_{BE}} \approx \frac{\beta_1 \beta_2}{2\beta_1 r_{BE2}} \approx \frac{g_{m2}}{2}.$$

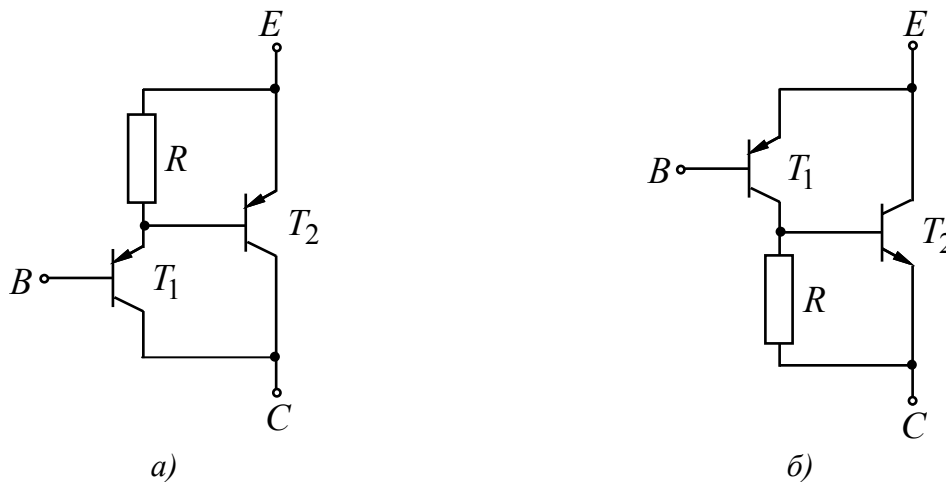
4.3.2. Съставни PNP транзистори

На фиг. 4.7 са дадени два варианта на съставни PNP транзистори:

– *Нормалният* PNP съставен транзистор съдържа два PNP транзистора и той непосредствено съответства на NPN Дарлингтон. Той е известен като PNP съставен транзистор без думата нормален;

– *Комплементарен* PNP Дарлингтон съдържа един PNP и един NPN транзистор и той индиректно е комплементарен на NPN Дарлингтон транзистор, като PNP транзисторът T_1 определя полярността. NPN транзисторът T_2 е само за допълнително усилване по ток.

За комплементарния PNP транзистор коефициентът на усилване по ток се определя по формула (4.23), докато стръмността е $g_m \approx g_{m2}$, а входното съпротивление е $r_{BE} = r_{BE1}$.



Фиг. 4.7. Схема на PNP Дарлингтон транзистор: а) нормален; б) комплементарен.

4.4. Усилватели с динамичен товар

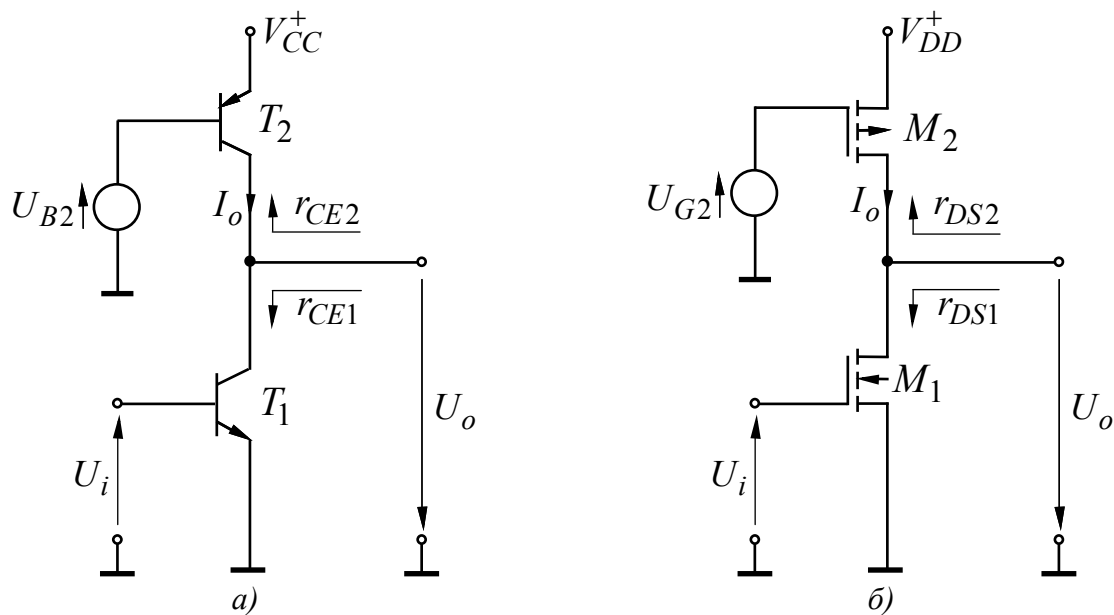
4.4.1. Усилвателни стъпала ОЕ и ОС с динамичен товар

Коефициентът на усилване по напрежение на едно стъпало ОЕ или ОС е приблизително от 10 до 100. По-големи стойности могат да се получат, ако вместо резистор R_C или R_D в колектора или дрейна се включи допълнителен транзистор. По този начин се получават *усилватели с динамичен товар*. За тях по постоянен ток съпротивлението в колекторната или дрейновата верига на основния транзистор ще бъде определено от отношението на $U_{CE,Q}$ и $I_{C,Q}$ ($U_{DS,Q}$ и $I_{D,Q}$), а по променлив ток – от съпротивлението r_{CE} или r_{DS} на допълнителния транзистор. При това свързване може да се осигури достатъчно голям ток и голяма стръмност, като в същото време и еквивалентното товарно съпротивление R_L' е с голяма стойност.

Двете основни схеми на усилватели с динамичен товар, използващи биполярни и MOS транзистори, са дадени на фиг. 4.8а и б. За тях коефициентите на усилване се определят от стръмността, изходното съпротивление на основния транзистор T_1 или M_1 и от съпротивлението на динамичния товар:

$$(4.27) \quad A_U = \frac{u_o}{u_i} \Big|_{i_o=0} = \begin{cases} -g_{m1}(r_{CE1} \parallel r_{CE2}) = -\frac{g_{m1}}{g_{CE1} + g_{CE2}} \\ -g_{m1}(r_{DS1} \parallel r_{DS2}) = -\frac{g_{m1}}{g_{DS1} + g_{DS2}} \end{cases},$$

където $g_{CE1} = 1/r_{CE1}$ и $g_{CE2} = 1/r_{CE2}$ са изходните проводимости на T_1 и T_2 , $g_{DS1} = 1/r_{DS1}$ и $g_{DS2} = 1/r_{DS2}$ са изходните проводимости на M_1 и M_2 .



Фиг. 4.8. Основна схема на усилвател с динамичен товар: а) използваща биполярни транзистори; б) използваща MOS транзистори.

Входното съпротивление на усилвателите от фиг. 4.8 се определя от T_1 или M_1 , а изходното съпротивление се формира от паралелното съединение на съпротивленията r_{CE} или r_{DS} на двата транзистора:

$$(4.28) \quad r_{iA} = \frac{u_i}{i_i} = \begin{cases} r_{BE1} & \text{и} \\ \infty & \end{cases}$$

$$(4.29) \quad r_{oA} = \frac{u_o}{i_o} \Big|_{u_i=0} = \begin{cases} r_{CE1} \parallel r_{CE2} \\ r_{DS1} \parallel r_{DS2} \end{cases}.$$

При включване на товар R_L и отчитане на вътрешното съпротивление на източника U_i коефициентът на усилване се определя от формула (1.4).

При използване на транзистори с еднакви параметри и при високоомен външен товар може да се получи максимален коефициент на усилване.

За схемата от фиг. 4.8а с $g_{m1} \approx I_0/U_T$ и $r_{CE1} \approx r_{CE2} = U_A/I_0$ се получава

$$(4.30) \quad A_U \approx -\frac{U_A}{2U_T} \approx -500 \dots 3000.$$

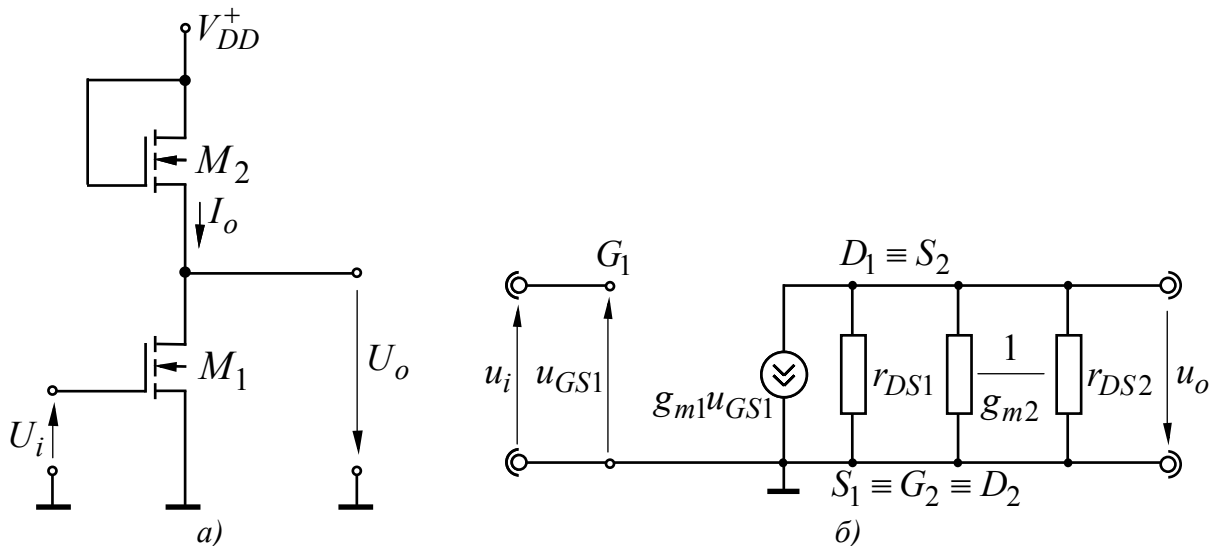
За схемата от фиг. 4.8б $g_{m1} \approx \sqrt{2K_1 I_0}$ и $r_{DS1} \approx r_{DS2} = U_A / I_0$ се намира

$$(4.31) \quad A_U = -\frac{U_A}{U_{GS1} - U_{TN}} \approx -40 \dots 200.$$

При използване на усилвателите от фиг. 4.8а и фиг. 4.8б в електронни схеми с дискретни елементи преднапрежението на базите и гейтовете на допълнителните транзистори се задава с делители както в стъпалата с ОЕ и ОС. Освен това емитерът или сорсът не се свързват директно към масата, а през резистор и паралелно на него блокиращ кондензатор. Включването на блокиращ кондензатор не допуска намаляване на коефициента A_U по променлив ток.

4.4.2. Усилвателно стъпало ОС с динамичен товар, използващо еднотипни MOS транзистори

Принципната електрическа схема на усилвателното стъпало с два nMOS транзистора е дадена на фиг. 4.9а. За нея гейтът на M_2 е свързан накъсо с дрейна ($U_{GS2} = 0$). Това осигурява работа на M_2 в режим на насищане, понеже $U_{DS2} > U_{GS2} - U_{TN}$ (при $U_{DS2} = U_{GS2}$ се получава $U_{TN} > 0$, което винаги е изпълнено).



Фиг. 4.9. Усилвателно стъпало ОС с динамичен товар, използващо два еднотипни MOS транзистора: а) електрическа схема; б) малосигнална еквивалентна схема.

Основните динамични параметри на схемата от фиг. 4.9а могат да се определят от анализ на малосигналната еквивалентна схема, дадена на фиг. 4.9б. Тя се получава при разглеждане на усилвателя по променлив ток и заместването на транзисторите с малосигналните им модели. В нея за транзистора M_2 , понеже гейтът и дрейнът са свързани накъсо, източникът на ток в изходната верига на

модела се преобразува в съпротивление със стойност $1/g_{m2}$. Тогава за изходното напрежение се получава

$$(4.32) \quad u_o = -g_{m1}u_{GS1}(r_{DS1} \parallel \frac{1}{g_{m2}} \parallel r_{DS2}) \text{ или}$$

$$(4.33) \quad A_U = \frac{u_o}{u_i} \Big|_{i_o=0} = -g_{m1}(r_{DS1} \parallel \frac{1}{g_{m2}} \parallel r_{DS2}) \frac{1}{g_{m2}} \ll r_{DS1}, r_{DS2} \approx -\frac{g_{m1}}{g_{m2}} = -\sqrt{\frac{K_1}{K_2}} \approx -\sqrt{\frac{W_1/L_1}{W_2/L_2}}$$

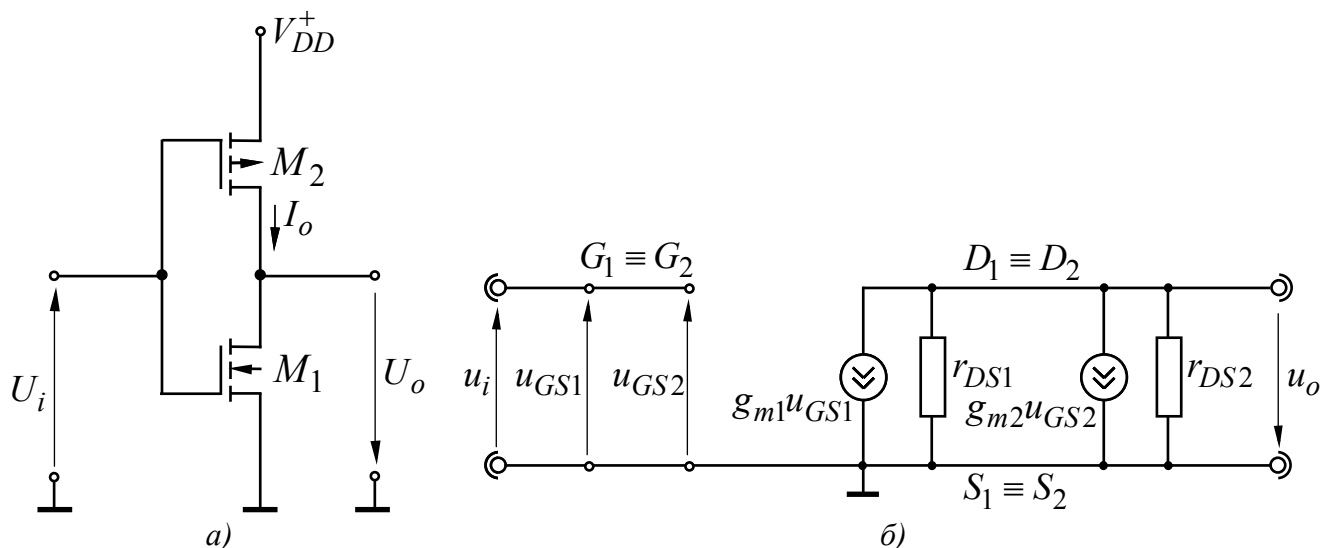
Анализът на формула (4.33) показва, че коефициентът на усилване зависи само от геометричните размери на каналите на M_1 и M_2 и не зависи от електрическите параметри и техните вариации от температурата.

Входното съпротивление се определя от транзистора M_1 и има много голяма стойност, изходното съпротивление обаче е малко и се определя от формулата

$$(4.34) \quad r_{oA} = \frac{u_o}{i_o} \Big|_{u_i=0} = r_{DS1} \parallel \frac{1}{g_{m2}} \parallel r_{DS2} \approx \frac{1}{g_{m2}} \quad \text{за} \quad \frac{1}{g_{m2}} \ll r_{DS1}, r_{DS2}.$$

4.4.3. CMOS усилвателно стъпало

Комплементарните MOS интегрални схеми или просто CMOS (complementary metal-oxide semiconductor) схемите съдържат nMOS и pMOS транзистори, реализирани върху една p-тип подложка. При това за изграждане на pMOS транзистори в обема на подложката се създава т. нар. n-тип джоб [44].



Фиг. 4.10. CMOS усилвателно стъпало: а) електрическа схема; б) малосигнална еквивалентна схема.

Електрическата схема на основното CMOS усилвателно стъпало е дадена на фиг. 4.10а. В нея двата транзистора са свързани последователно по постоянен ток и паралелно по променлив ток. Входният сигнал се подава между гейтовете

на транзисторите M_1 и M_2 , а изходният сигнал се получава от общата точка на дрейновете им. В случай, че двата транзистора са с еднакви параметри при подаване на захранващо напрежение V_{DD}^+ , на изхода се установява напрежение $U_{o,DC} = V_{DD}^+ / 2$. При условие, че постоянната съставка на входния сигнал е $U_{i,DC} = V_{DD}^+ / 2$, работната точка Q на схемата се установява в средата на предавателната характеристика. Тогава при промяна на напрежението V_{DD}^+ и при условие, че се поддържа $U_{i,DC} = V_{DD}^+ / 2$, точката Q ще остава в средата. В резултат на това, независимо от стойността на V_{DD}^+ , може да се осигурява най-голяма неизкривена амплитуда.

По отношение на входния сигнал M_1 и M_2 са свързани по схема ОС. За положителната полувървна на входния променлив сигнал напрежението U_{GS1} на M_1 се увеличава, а на M_2 – намалява. В резултат на това дрейновият ток през M_1 нараства, а дрейновият ток през M_2 намалява. Разликата между двата тока протича през товара. При това M_2 действа като динамичен товар за M_1 . За отрицателната полувървна на входния променлив сигнал M_1 е динамичен товар за M_2 .

Основните динамични параметри на усилвателя могат да се определят въз основа на еквивалентната схема, дадена на фиг. 4.10б. От анализ на изходната верига съгласно закона на Ом за изходното променливо напрежение се намира

$$(4.35) \quad u_o = -(g_{m1}u_{GS1} + g_{m2}u_{GS2})(r_{DS1} \parallel r_{DS2}) \text{ или}$$

$$(4.36) \quad \boxed{A_U = \left. \frac{u_o}{u_i} \right|_{i_o=0} = -(g_{m1} + g_{m2})(r_{DS1} \parallel r_{DS2})}.$$

Освен това за входното и изходното съпротивление се получават формулите

$$(4.37) \quad r_{iA} = \infty \text{ и}$$

$$(4.38) \quad r_{oA} = r_{DS1} \parallel r_{DS2}.$$

4.5. Каскодни усилватели и повторители

Върху стойността на високата гранична честота на усилвателните стъпала ОЕ и ОС според формулите, дадени в подточка 3.3.2, ограничаващ фактор оказва ефектът на Милер. Този ефект се изразява чрез пада на напрежение върху капацитета на Милер C_M , свързан между базата и колектора на схема ОЕ или между гейта и дрейна на схема ОС (вж. Приложение 2). Приведените към входа и изхода еквивалентни капацитети имат стойности $C' = C_M(1 + |A_U|)$ и $C'' = C_M(1 + 1/|A_U|) \approx C_M$ за $|A_U| \gg 1$.

Еквивалентният входен капацитет C' и вътрешното съпротивление R_G на източника на входен сигнал формират НЧФ (вж. Приложение 1) с относително ниска стойност на граничната честота. Това значително намалява f_h на схемата особено при големи вътрешни съпротивления.

Този проблем може да се реши чрез използване на каскодни усилватели (cascode amplifiers), в които схема ОЕ и ОБ или ОС и ОГ се свързват каскадно (или верижно) по променлив ток. При това коефициентът на усилване A_U на схемата ОЕ или ОС намалява значително, тъй като се натоварва с нискоомния вход на ОБ или ОГ.

4.5.1. Каскодни усилватели ОЕ-ОБ и ОС-ОГ

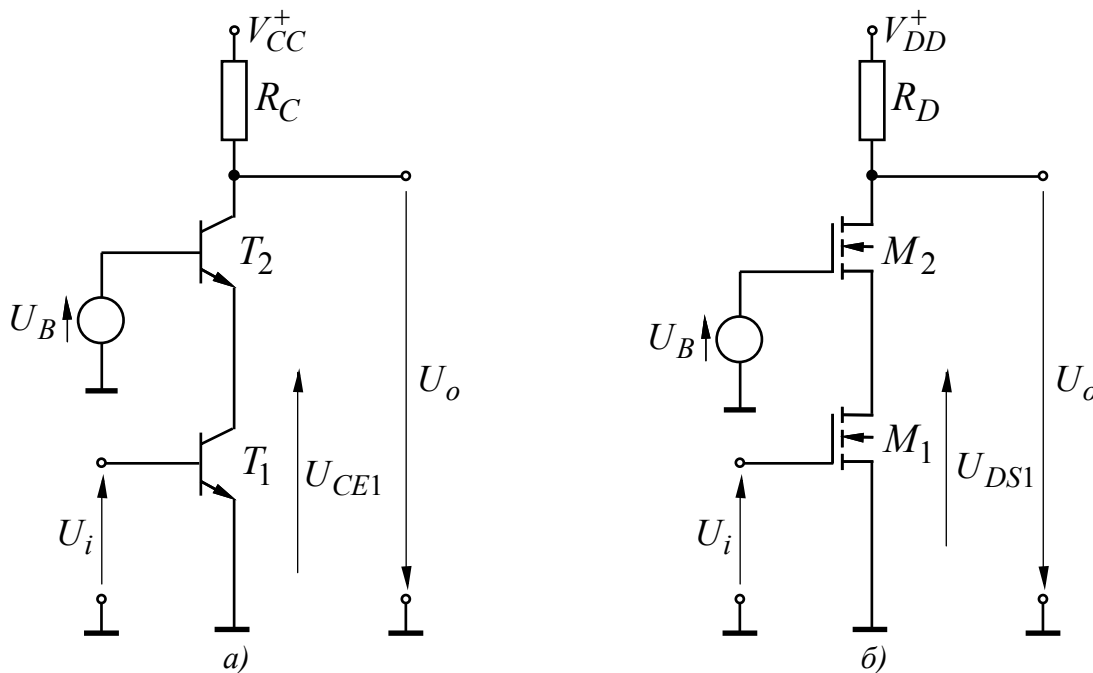
На фиг. 4.11а и фиг. 4.11б са дадени принципните схеми съответно на каскодните усилватели ОЕ-ОБ и ОС-ОГ. За работната точка през двата транзистора протича един и същи ток, ако се пренебрегне базовият ток в каскода ОЕ-ОБ: $I_{C1,Q} \approx I_{C2,Q} \approx I_0$ или $I_{D1,Q} \approx I_{D2,Q} \approx I_0$.

За каскода ОЕ-ОБ пълният коефициент на усилване по напрежение е

$$(4.39) \quad A = \frac{u_o}{u_i} = A_{U,OE} \frac{r_{i,OB}}{r_{o,OE} + r_{i,OB}} A_{U,OB} = -g_{m1} r_{CE1} \frac{1/g_{m2}}{r_{CE1} + 1/g_{m2}} g_{m2} R_C \approx -g_{m1} R_C \text{ при } r_{CE1} \gg 1/g_{m2}.$$

Формула (4.39) съответства на формулата за усилването на еднотранзисторния усилвател ОЕ. Това се обуславя от факта, че коефициентът на усилване на стъпалото ОЕ в каскода само дефазира входното напрежение:

$$A_{U,OE} \approx -g_{m1} r_{i,OB} = -g_{m1} / g_{m2} \approx -1.$$



Фиг. 4.11. Каскоден усилвател: а) ОЕ-ОБ; б) ОС-ОГ.

Следователно еквивалентният входен капацитет е $C' = C_M(1 + |A|) \approx 2C_M$, при което се избягва ефектът на Милер.

Този анализ може да се приложи и за схемата с MOS транзистори при условие, че M_1 и M_2 имат еднакви размери, т.е. $K_1 = K_2$.

Източникът на напрежение U_B установява работната точка на T_2 (и M_2) и трябва да се избере от условията

$$U_{CE1} = U_B - U_{BE2} > U_{CE1sat} \quad \text{и} \quad U_{DS1} = U_B - U_{GS2} > U_{DSAT1}.$$

За допълнително увеличаване на коефициента на усилване в някои интегрални схеми съпротивленията R_C и R_D се заменят с източници на ток.

4.5.2. Каскодни повторители

Каскоден повторител на напрежение се получава, като в схемата на еднотранзисторния емитерен или сорсов повторител резисторът R_E или R_S , включени в емитера или сорса, се замени с транзистор. При това той изпълнява ролята на динамично съпротивление. Двете основни схеми на каскодни повторители, използващи биполярни или MOS транзистори, са дадени на фиг. 4.12а и фиг. 4.12б. За работната точка, ако се пренебрегнат базовите токове на транзисторите в схемата от фиг. 4.12а, през двата транзистора протича един и същи ток I_0 .

Постояннотоковото съпротивление в емитерната (или сорсовата) верига на T_1 (или M_1) е сума от съпротивлението на резистора R'_E (или R'_S) и постояннотоковото съпротивление на транзистора T_2 (или M_2), а променливотоковото съпротивление е $r_{CE2}(1 + g_{m2}R'_E)$ (или $r_{DS2}(1 + g_{m2}R'_S)$).

Въз основа на формулите за ОК и ОД (вж. т. 3.2.2) коефициентът на усилване за каскодните повторители зависи от стръмността на транзистора T_1 (или M_1) и от съпротивлението на динамичния товар:

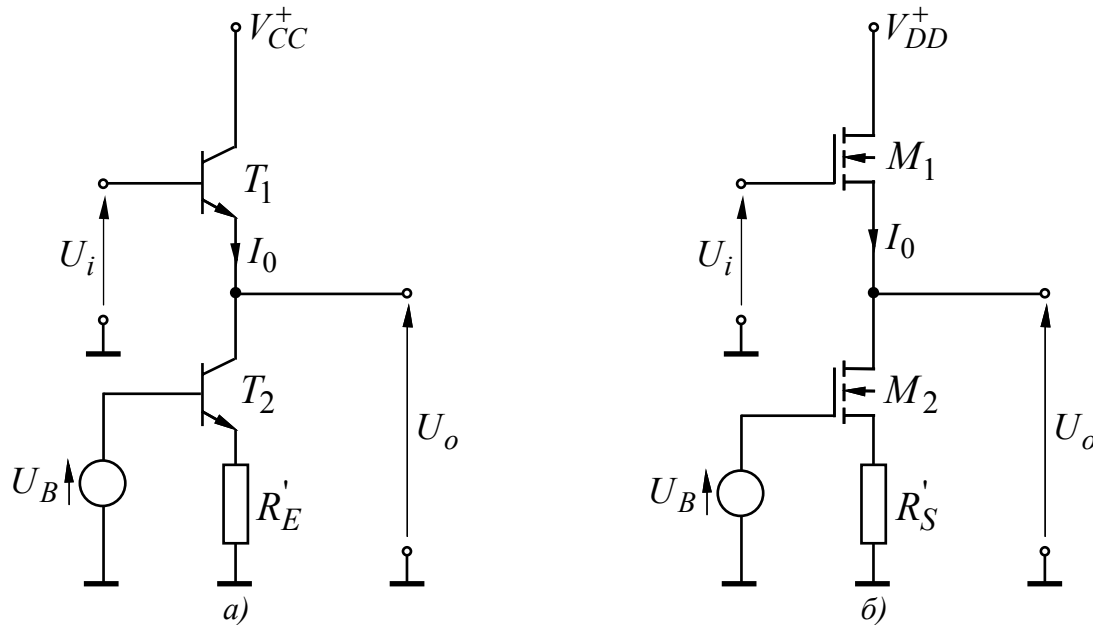
$$(4.40) \quad A_U = \left. \frac{u_o}{u_i} \right|_{i_o=0} \approx \begin{cases} \frac{g_{m1}r_{CE2}(1 + g_{m2}R'_E)}{1 + g_{m1}r_{CE2}(1 + g_{m2}R'_E)} & g_{m1}r_{CE2}(1 + g_{m2}R'_E) \gg 1 \\ \approx 1 \\ \frac{g_{m1}r_{DS2}(1 + g_{m2}R'_S)}{1 + g_{m1}r_{DS2}(1 + g_{m2}R'_S)} & g_{m1}r_{DS2}(1 + g_{m2}R'_S) \gg 1 \\ \approx 1. \end{cases}$$

Както се вижда от формула (4.40), коефициентът на усилване е много близък до единица, понеже r_{CE2} и r_{DS2} са големи.

За схемите с дискретни елементи емитерът или сорсът на T_2 или M_2 обикновено се свързва през неголеми съпротивления R'_E или R'_S към масата. По този начин се стабилизира постояннотоковият режим на транзисторите. В интегралните схеми настройката на работната точка се осъществява с токови огледала.

Изходното съпротивление на каскодните повторители се получава въз основа на формулите за простите стъпала ОК или ОД:

$$(4.41) \quad r_{oA} \approx \begin{cases} \frac{R_G}{\beta_1} + \frac{1}{g_{m1}} \approx \frac{R_G}{\beta_1} & \text{за схема ОК с динамичен товар} \\ 1/g_{m1} & \text{за схема ОД с динамичен товар.} \end{cases}$$



Фиг. 4.12. Каскоден повторител: а) с ОК; б) с ОД.

4.6. Диференциални усилватели

Диференциалният усилвател ДУ (*difference amplifier*) е симетричен усилвател с два входа и два изхода. Той съдържа две схеми ОЕ или ОС, където емитерите или сорсовете са свързани към общ източник на ток.

4.6.1. Основни понятия и базови схеми с биполярни и MOS транзистори

На фиг. 4.13а и фиг. 4.13б са показани базовите схеми на диференциални усилватели с генератори на ток $2I_0$, включени към общата точка на емитерите (или сорсовете) на двата транзистора. Най-общо ДУ работи с положително и отрицателно захранващо напрежение, което често е от симетричен източник.

Поради наличието на генератор на ток сумата от токовете остава константа:

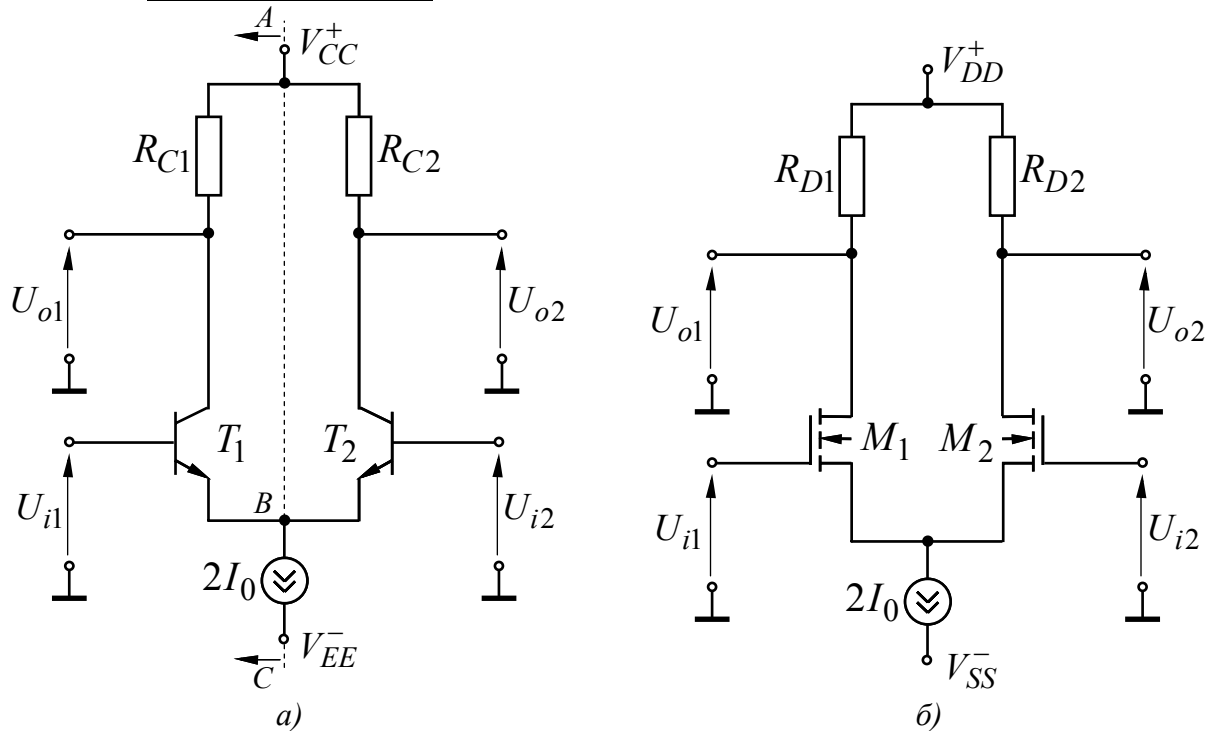
$$(4.42) \quad 2I_0 = \begin{cases} I_{C1} + I_{B1} + I_{C2} + I_{B2} \approx I_{C1} + I_{C2} & \text{за } \beta = I_C / I_B \gg 1 \\ I_{D1} + I_{D2}. \end{cases}$$

Разликата между напреженията U_{i1} и U_{i2} определя *входното диференциално напрежение (input differential voltage)*, т.е.

$$(4.43) \quad U_{iD} = U_{i1} - U_{i2}.$$

Ако към двата входа на ДУ се подадат напрежения с еднаква амплитуда и фаза се получава т.нар. *входно синфазно напрежение* (*input common-mode voltage*), за което може да се напише

$$(4.44) \quad U_{iCM} = \frac{U_{i1} + U_{i2}}{2}.$$



Фиг. 4.13. Основна схема на диференциален усилвател: а) с биполярни транзистори; б) с MOS транзистори.

При условие, че $R_{C1} = R_{C2} = R_C$ или $R_{D1} = R_{D2} = R_D$ и към входа се подаде синфазно напрежение $U_{i1} = U_{i2} = U_{iCM}$ ($U_{iD} = 0$), ДУ работи симетрично и токът от източника на ток се разпределя на равни части през двата транзистора:

$$I_{C1} = I_{C2} \approx I_0 \text{ или } I_{D1} = I_{D2} = I_0.$$

Изходните напрежения имат вида

$$U_{o1} = U_{o2} = V_{CC}^+ - I_0 R_C \text{ или } U_{o1} = U_{o2} = V_{DD}^+ - I_0 R_D.$$

При изменение на U_{iCM} не настъпва изменение на разпределението на тока, а това означава, че изходните напрежения остават константа. Отношението на изменението на изходните напрежения спрямо входното синфазно напрежение определя *коэффициента на усилване на синфазен сигнал* (*common-mode gain*):

$$(4.45) \quad A_{CM} = \left. \frac{du_{o1}}{du_{iCM}} \right|_{u_{iD}=0} = \left. \frac{du_{o2}}{du_{iCM}} \right|_{u_{iD}=0}.$$

За идеален ДУ $A_{CM} \rightarrow 0$. В практически схеми A_{CM} е с приблизителни стойности $A_{CM} \approx -10^{-4} \dots -1$. Понеже стъпалото инвертира входното напрежение, коэффициентът A_{CM} е винаги с отрицателен знак.

При диференциален входен сигнал U_{iD} разпределението на токовете се променя, а в резултат на това се изменят и изходните напрежения. За тези случаи коефициентът на усилване на диференциален входен сигнал има вида

$$(4.46) \quad A_D = \left. \frac{du_{o1}}{du_{iD}} \right|_{U_{iCM} = const} = \left. \frac{du_{o2}}{du_{iD}} \right|_{U_{iCM} = const}.$$

За практически схеми A_D е в обхвата $A_D \approx -10 \dots -100$, когато се използва омично съпротивление R_C или R_D , и в обхвата $A_D \approx -100 \dots -1000$, когато се използват генератори на ток вместо резистори.

Отношението на диференциалния коефициент към синфазния коефициент се нарича коефициент на потискане на синфазните сигнали (*common-mode rejection ratio – CMRR*):

$$(4.47) \quad CMRR = \frac{A_D}{A_{CM}}.$$

За идеален ДУ $A_{CM} \rightarrow 0$ и тогава $CMRR \rightarrow \infty$. В реалните схеми се постига $CMRR = 10^3 \dots 10^5$, което е в зависимост от вътрешното съпротивление на генератора на ток.

При работната точка ($U_{iD} = 0$) токовете и напреженията са точно симетрични. На практика обаче това не е точно така поради толерансите на пасивните и активните елементи. При това възниква несиметрично разпределение на токовете и $U_{o1} \neq U_{o2}$. Асиметрията в диференциалните усилватели се характеризира чрез параметъра *напрежение на несиметрия (offset voltage) U_{off}* . То се определя като входното диференциално напрежение, което трябва да се приложи, за да се получат равни изходни напрежения:

$$(4.48) \quad U_{iD} = U_{off} \Rightarrow U_{o1} = U_{o2}.$$

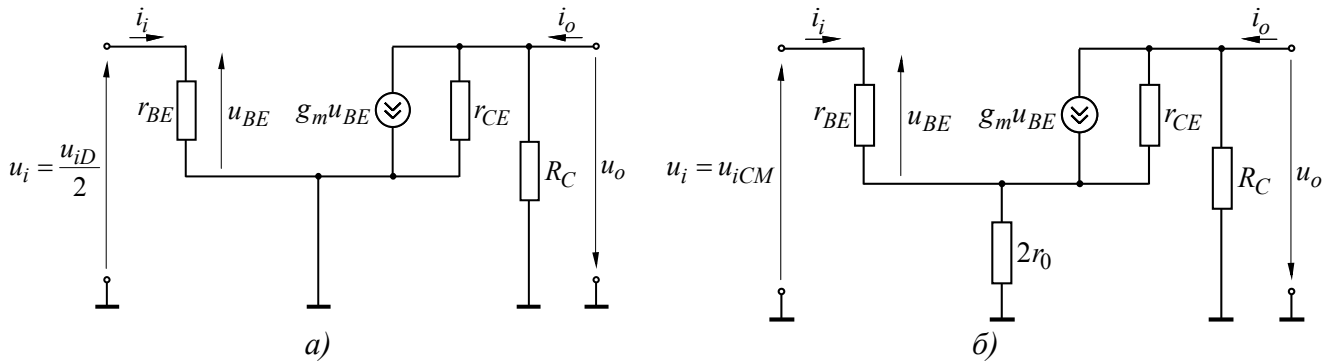
4.6.2. Електрически параметри за диференциален и синфазен сигнал

При анализа на основните диференциални усилватели в случай, че $R_{C1} = R_{C2} = R_C$ или $R_{D1} = R_{D2} = R_D$ и транзисторите са с еднакви параметри, схемите са симетрични спрямо мислената линия \overline{ABC} . Това позволява при анализа да се разглежда само *едната страна (рамо) на схемата*, като общият коефициент на усилване може да се получи чрез сумиране. На фиг. 4.14а и фиг. 4.14б са дадени малосигналните еквивалентни полусхеми за диференциален и синфазен сигнал. Двете полусхеми представят едно от рамената на ДУ (фиг. 4.13а), обусловени от линията \overline{ABC} .

За диференциален променлив входен сигнал напреженията на базите на T_1 и T_2 (фиг. 4.14а) се изменят в противофаза, което изменя колекторните токове в противоположна посока. При наличието на пълна симетрия в ДУ амплитудната стойност на колекторните токове (съответно на емитерните токове) е една и

съща. Те обаче са в противофаза и през $2r_0$ (вътрешното съпротивление на източника на ток) ток не тече. Тогава B има нулев потенциал за диференциалния сигнал. При подаване на синфазен променлив сигнал колекторните токове на T_1 и T_2 се изменят синфазно и през $2r_0$ тече сумата от емитерните токове. Тогава точката B ще има потенциал, различен от нула.

Следователно малосигналната еквивалентна схема за диференциален сигнал съответства на схема ОЕ без ООВ по ток, малосигналната еквивалентна схема за синфазен сигнал съответства на схема ОЕ с ООВ по ток.



Фиг. 4.14. Малосигнална еквивалентна полусхема: а) за диференциален входен сигнал; б) за синфазен входен сигнал.

Въз основа на малосигналната еквивалентна схема от фиг. 4.14а за основните параметри важат следните формули:

$$(4.49) \quad A_D = \frac{u_{o1}}{u_{iD}} \Big|_{\substack{i_{o1}=i_{o2}=0 \\ u_{iCM}=0}} = \frac{u_o}{2u_i} \Big|_{i_o=0} = \frac{1}{2} A_{U,OE} \approx -\frac{1}{2} g_m R_C \quad \text{за } R_C \ll r_{CE},$$

$$(4.50) \quad r_{o,D} = \frac{u_{o1}}{i_{o1}} \Big|_{\substack{u_{o1}=-u_{o2} \\ u_{iD}=0, u_{iCM}=0}} = \frac{u_o}{i_o} \Big|_{u_i=0} = r_{oA,OE} \approx R_C \quad \text{за } R_C \ll r_{CE} \text{ и}$$

$$(4.51) \quad r_{i,D} = \frac{u_{iD}}{i_{i1}} \Big|_{u_{iCM}=0} = \frac{2u_i}{i_i} = 2r_{iA,OE} \approx 2r_{BE},$$

където входното напрежение в малосигналната еквивалентна полусхема е $u_{iD}/2$, а не u_{iD} .

Анализът на малосигналната еквивалентна полусхема за синфазен сигнал дава следните резултати за основните параметри:

$$(4.52) \quad A_{CM} = \frac{u_{o1}}{u_{iCM}} \Big|_{\substack{i_{o1}=i_{o2}=0 \\ u_{iD}=0}} = \frac{u_o}{u_i} \Big|_{i_o=0} = A_{U,OE} \approx -\frac{R_C}{2r_0},$$

$$(4.53) \quad r_{o,CM} = \frac{u_{o1}}{i_{o1}} \Big|_{\substack{u_{o1}=u_{o2} \\ u_{iD}=0, u_{iCM}=0}} = \frac{u_o}{i_o} \Big|_{u_i=0} = r_{oA,OE} \approx R_C \text{ и}$$

$$(4.54) \quad r_{i,CM} = \frac{u_{iCM}}{i_{i1}} = \frac{u_i}{i_i} = r_{iA,OE} \approx r_{BE} + 2\beta r_0 \approx 2\beta r_0.$$

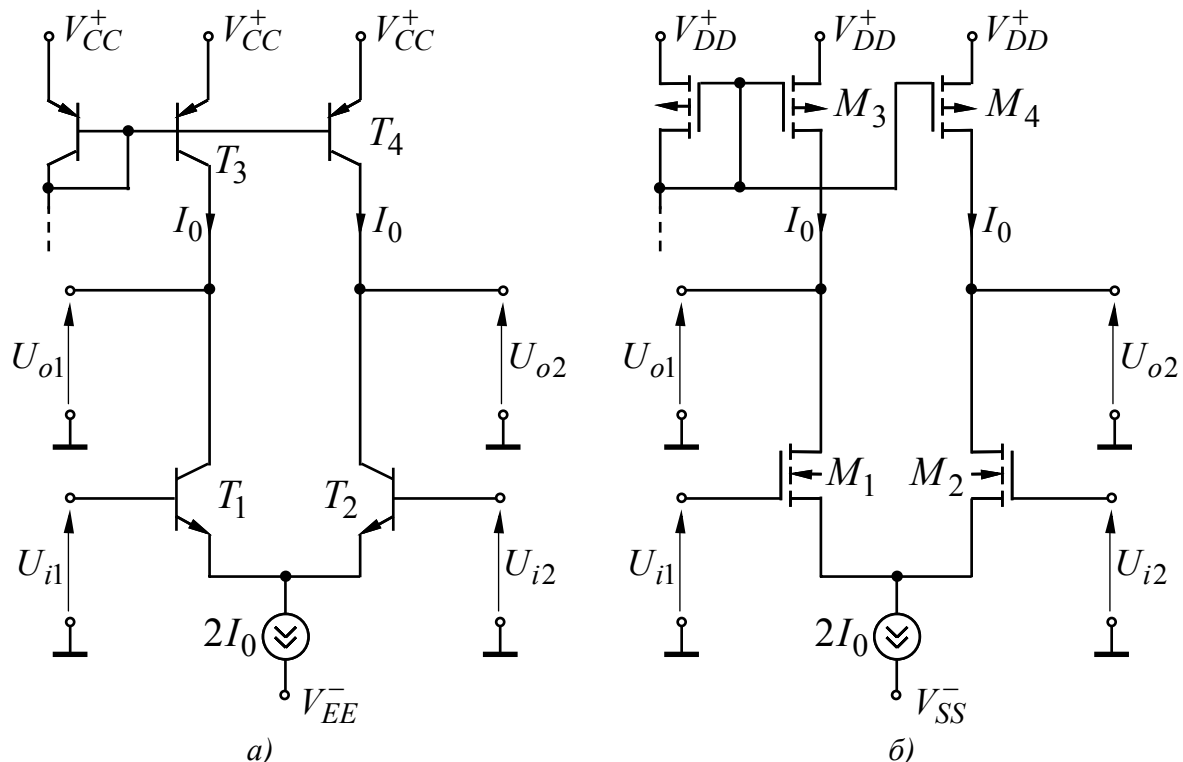
Съгласно формула (4.47) за коефициента $CMRR$ се намира формулата

$$(4.55) \quad CMRR = \frac{A_D}{A_{CM}} \approx g_m r_0.$$

Основните параметри за усилвателя с MOS транзистори (фиг. 4.13б) се получават по аналогичен начин. За целта малосигналният модел на биполярния транзистор се заменя с този за MOS транзистор, а съпротивлението R_C се заменя с R_D .

4.6.3. Схемни варианти с динамичен товар

За осигуряване на големи стойности на коефициента A_D съпротивленията в колекторните или дрейновите вериги могат да се заменят с динамични товари. В този случай в малосигналните еквивалентни схеми и във формулите R_C или R_D се заместват с изходните съпротивления на динамичния товар ($R_C \rightarrow r_{CE}$ или $R_D \rightarrow r_{DS}$). На фиг. 4.15а и фиг. 4.15б са дадени схеми на диференциални усилватели с динамични товари.



Фиг. 4.15. Диференциален усилвател с динамични товари: а) използващ биполярни транзистори; б) използващ MOS транзистори.

Въз основа на формули (4.27), (4.49) и (4.52) за коефициентите A_D и A_{CM} на схемата от фиг. 4.15а се получават:

$$(4.56a) \quad A_D = \left. \frac{u_{o1}}{u_{iD}} \right|_{i_{o1}=i_{o2}=0} = -\frac{1}{2} g_{m1} (r_{CE1} \parallel r_{CE3}) \stackrel{r_{CE1} \approx r_{CE3}}{=} -\frac{1}{4} g_{m1} r_{CE3} \text{ и}$$

$$(4.56b) \quad A_{CM} = \left. \frac{u_{o1}}{u_{iCM}} \right|_{i_{o1}=i_{o2}=0} \approx -\frac{r_{CE3}}{2r_0}.$$

Тогава за коефициента $CMRR$ се получава

$$(4.57) \quad CMRR = \frac{A_D}{A_{CM}} \approx \frac{g_m r_0}{2}.$$

За задаване на работните точки на основните схеми и схемите с динамичен товар източникът на ток $2I_0$ се представя с генератор на ток и токово огледало (вж. фиг. 4.3а и б). В някои високочестотни усилватели вместо генератор на ток между общата точка на емитерите и отрицателното захранващо напрежение се свързва резистор R_0 . По този начин се разширява работната честотна лента, но се намалява коефициентът $CMRR$, понеже съпротивлението R_0 обикновено е значително по-малко от вътрешното съпротивление r_0 на реален генератор на ток.

4.7. Изходни (крайни) стъпала – класове на работа и видове схеми

Важна функция на изходното стъпало (*output stage*), е да осигури на усилвателя малко изходно съпротивление така че да се получи изходен сигнал върху товара без намаляване на коефициента на усилване. Тъй като изходните стъпала са крайни стъпала в усилвателите, те обикновено работят със сравнително големи сигнали. Малосигналните апроксимации и модели са неприложими или трябва да бъдат използвани много внимателно. Въпреки това линейността е много важна в работата на изходните стъпала. Важни параметри при оценката на крайните стъпала са коефициентът k_h и разсейваната мощност. Така например за голяма част от аудиоусилвателите клирфакторът трябва да бъде по-малко от един процент.

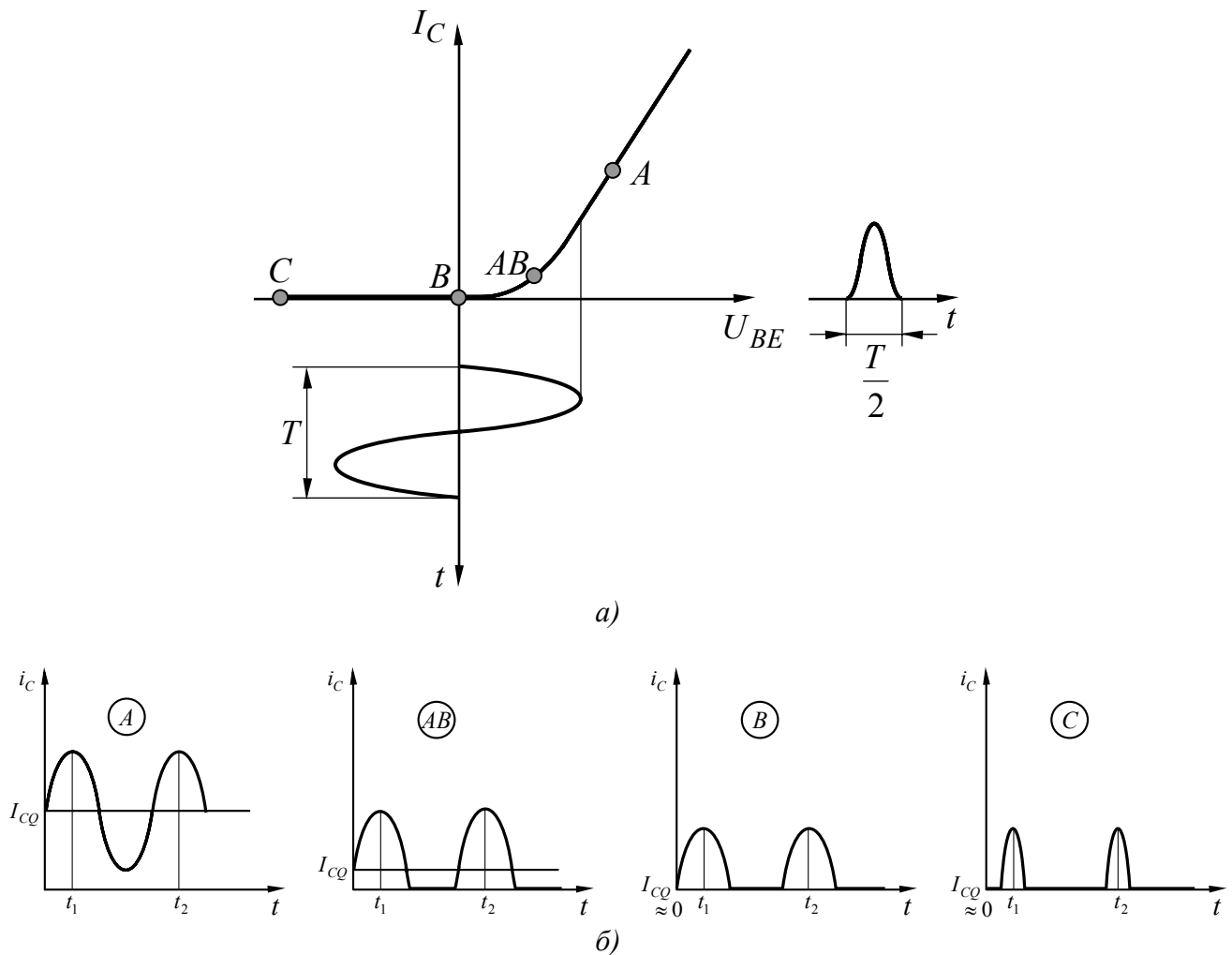
Обикновено като изходни стъпала в аналоговите интегрални схеми се използват едностъпални или многостъпални схеми с ОК или ОД.

4.7.1. Класове на работа

Изходните стъпала се класифицират в зависимост от получената форма на колекторния ток, когато е приложен входен сигнал. При това се получават няколко различни *класове* (или *режими*) *на работа*. Обект на разглеждане в тази подточка са *класовете A, AB, B, C и D*. На фиг. 4.16 са дадени в графичен вид предавателна характеристика $I_C = f(U_{BE})$ на биполярен транзистор с насложен входен и изходен сигнал, както и форми на колекторния ток при

входен сигнал със синусоидална форма според положението на работната точка Q .

За усилвателите, работещи в клас A , работната точка се разполага в средата на предавателната характеристика. Транзисторът е отпушен през време на целия период на входното напрежение. Въвежда се понятието *ъгъл на токова отсечка* (токов ъгъл) θ като половината от времето в ъглови градуси, през което тече ток в транзистора. Следователно при клас A $\theta = 360^\circ / 2 = 180^\circ$. За усилвателите, работещи в клас A , нелинейните изкривявания на изходния сигнал са най-малки, но имат ниска ефективност ($\eta < 25\%$).



Фиг. 4.16. Класове на работа на транзистори на крайно стъпало: а) предавателна характеристика на един транзистор и положения на работни точки; б) форми на колекторния ток при синусоидален входен сигнал и стойности на тока I_{CQ} в режим на покой.

Усилвателите, работещи в клас B и клас AB , имат значително по-голяма ефективност (к.п.д. е с максимална стойност 78%) от усилвателите в клас A . Усилвателите, работещи в клас B и клас AB , се използват за усиление на по-големи входни сигнали, при което и нелинейните изкривявания на изходния сигнал са също по-големи. За клас B работната точка е разположена в началото на проводната характеристика или за $U_{BE} = 0$. Ток тече само през единия от

полупериодите на входното напрежение, като $\theta = 90^\circ$. За клас *AB* работната точка се разполага в активната област на предавателната характеристика, като $90^\circ < \theta < 180^\circ$.

За усилвателите клас *C* работната точка е разположена във втори квадрант, където транзисторът е запушен при липса на входен сигнал. Ток тече само през част от единия полупериод, като $\theta < 90^\circ$. Изходният сигнал е със значителни нелинейни изкривявания.

Усилвателите клас *A*, *AB* и *B* се разглеждат в тази глава. Те се използват като изходни стъпала в операционни усилватели и аудиоусилватели. Усилвателите клас *C* обикновено се използват в RF (radio-frequency) усилватели за мобилни телефони, радио- и TV предаватели [7, 19, 21, 31]. Проектирането на усилватели клас *C* е специална тема и не се разглежда в този учебник.

При усилвателите, работещи в клас *D* (*D-усилватели*), транзисторите от крайното стъпало работят в ключов режим. Коефициентът на полезно действие е голям и може да достигне стойности 90 ... 95%. Кратко описание на структурата и принципа на работа на *D-усилвателите* са дадени в т. 8.5.

4.7.2. Изходни стъпала, работещи в клас *A*

Тъй като каскодните повторители с ОК и ОД имат малко изходно съпротивление, те най-често се използват като изходни стъпала, работещи в клас *A*. Понеже структурата на каскодните повторители вече е представена в т. 4.5.2, тук се разглежда само работата им при голям сигнал.

На фиг. 4.17 е показан емитерен повторител T_1 с константен ток I , осигурен чрез T_2 . Тъй като емитерният ток е $i_{E1} = I + i_L$, режимният ток I трябва да бъде по-голям от най-големия отрицателен ток през товара. В противен случай T_1 се запуща. Предавателната характеристика на емитерния повторител от фиг. 4.17 се описва с формулата

$$(4.58) \quad u_o = u_i - u_{BE1},$$

където u_{BE1} зависи от емитерния ток i_{E1} и съответно от тока през товара i_L .

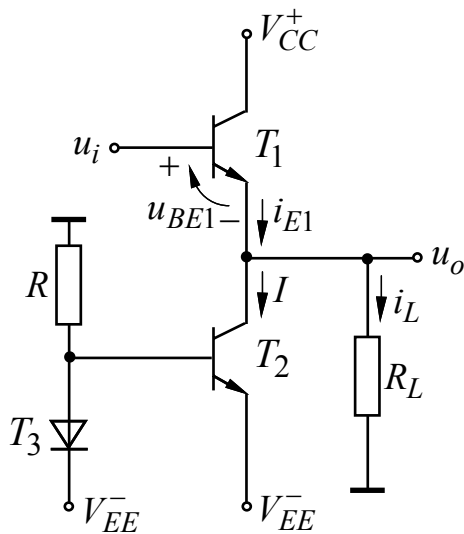
Ако се пренебрегнат относително малките изменения на u_{BE1} (около $60mV$ за всяко изменение на емитерния ток с коефициент 10 [22]), се получава линейната предавателна характеристика от фиг. 4.18. Както може да се види, ограничението при положителен сигнал е определено от насищането на T_1 :

$$(4.59) \quad U_{o\max} = V_{CC}^+ - U_{CE1sat}.$$

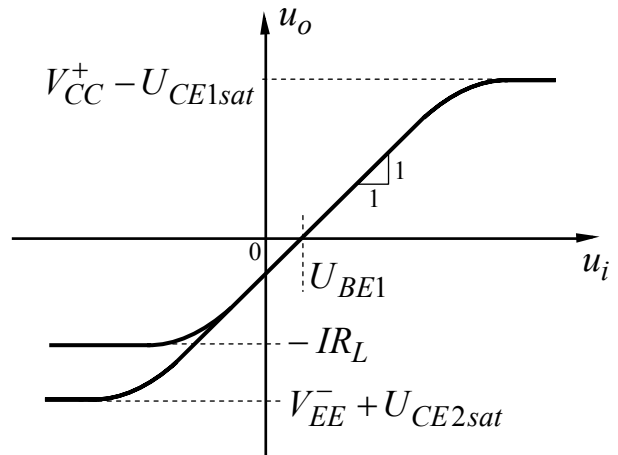
При отрицателен входен сигнал в зависимост от стойностите на I и R_L ограничението се достига при запущване на T_1 :

$$(4.60a) \quad U_{o\min} = -IR_L \text{ или от насищането на } T_2,$$

$$(4.60b) \quad U_{o\min} = V_{EE}^- + U_{CE2sat}.$$



Фиг. 4.17. Емитерен повторител със зададен режим чрез константен ток I , осигурен чрез T_2 .



Фиг. 4.18. Предавателна характеристика на емитерния повторител от фиг. 4.17.

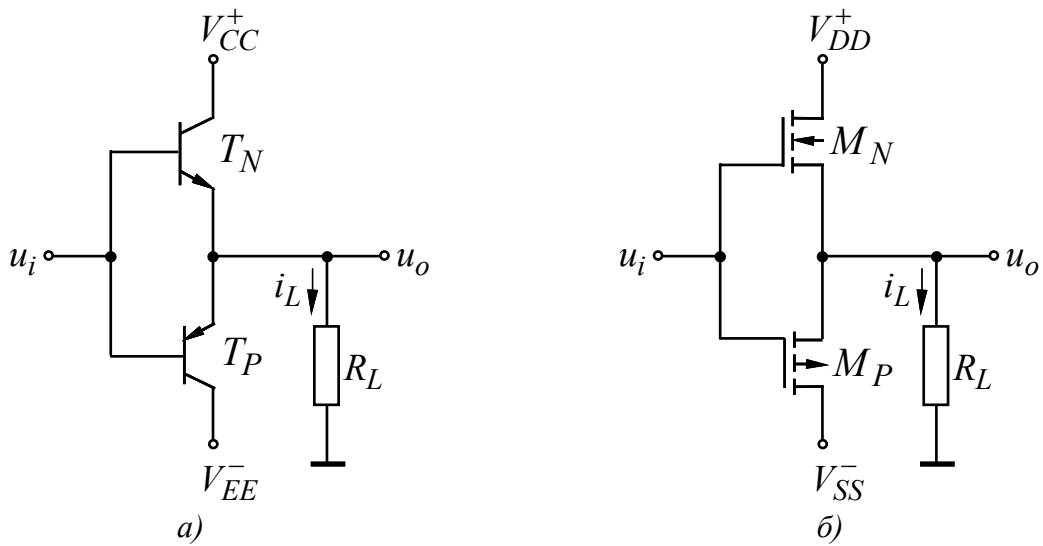
При подаване на входен сигнал със синусоидална форма мощността, отдадена на товара, е $P_L = (U_{om} / \sqrt{2})^2 / R_L$ или $P_L = U_{om}^2 / 2R_L$. При $V_{CC}^+ = -V_{EE}^-$ пълната консумирана мощност от захранващите източници е $P_{CC} = 2V_{CC}I$ (средната стойност на тока през T_1 е I , тъй като токът през T_2 е константен). Тогава за к.п.д. съгласно (1.10) се получава $\eta = U_{om}^2 / (4IR_LV_{CC})$. Понеже $U_{om} \leq V_{CC}$ и $U_{om} \leq IR_L$, максималният к.п.д., който може да се постигне, е 25%. Тази стойност е сравнително малка, поради това изходните стъпала от клас А рядко се използват за големи изходни мощности ($> 1W$).

По-голям изходен ток може да се получи при замяна на T_1 със съставен транзистор. За намаляване на изходното съпротивление в схемата с ОК или намаляване на паразитните капацитети в схемата с ОД може да се използва двустъпален каскоден повторител. При това за задаване на тока се използва генератор на ток с две токови огледала.

4.7.3. Изходни стъпала, работещи в клас В

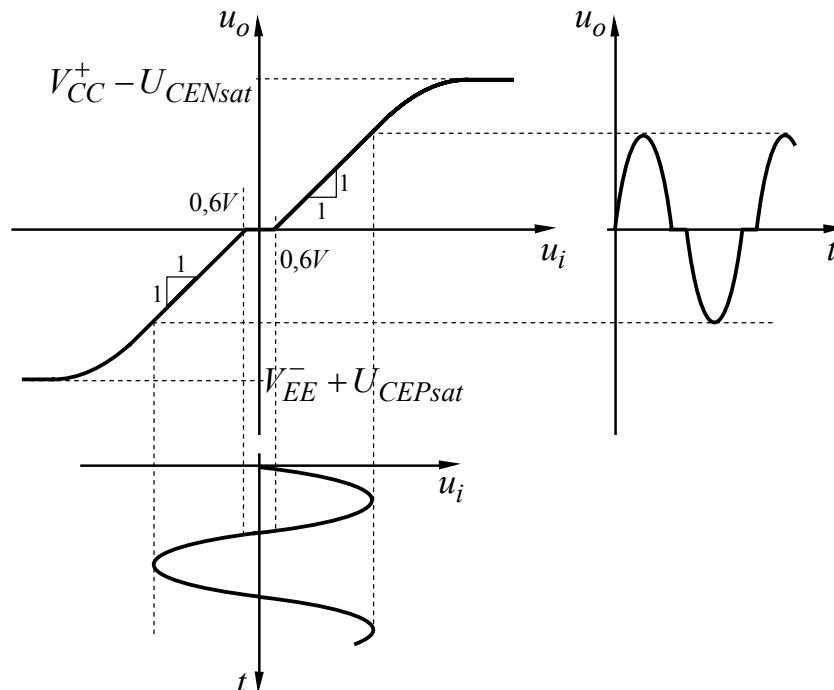
На фиг. 4.19а и фиг. 4.19б са дадени основните схеми на изходни стъпала с комплементарни биполарни и MOS транзистори. При този начин на свързване на двата транзистора те не провеждат ток едновременно.

Когато входното напрежение u_i е нула, двата транзистора в схемата от фиг. 4.19а са запушени и изходното напрежение u_o е нула. При увеличаване на u_i в положителна посока и надвишаване на $0,6V$ транзисторът T_N се отпушва и работи като емитерен повторител. В този случай u_o следва u_i (т.е. $u_o = u_i - u_{BE_N}$) и T_N осигурява тока през товара. В същото време преходът база – емитер на T_P ще бъде обратнополяризиран чрез U_{BE} на T_N , което е $0,6V$. Тогава T_P е запушен.



Фиг. 4.19. Основна схема на изходно стъпало от клас В: а) използваща биполярни транзистори; б) използваща MOS транзистори.

Ако входното напрежение е отрицателно и по-малко от $-0,6V$, T_P се отпушва и работи като емитерен повторител. Отново u_o следва u_i (т.е. $u_o = u_i + u_{EBP}$), обаче в този случай T_P осигурява тока през товара, като T_N е запушен. Следователно схемата действа като „push-pull” стъпало: когато u_i е положително, чрез T_N („pushes” – бутни) се „отдава” (англ.: *sources*) ток към товара, а когато u_i е отрицателно, чрез T_P („pulls” – дръпни) се „приема” (англ.: *sinks*) ток от товара.



Фиг. 4.20. Предавателна характеристика на изходно стъпало от клас В с примерен входен и изходен сигнал.

Примерна предавателна характеристика на схемата е показана на фиг. 4.20. Вижда се, че съществува обхват на u_i , центриран около нулата, където двата транзистора са запушени и u_o е нула. Тази „мъртва зона“ (англ. *dead band*) определя „стъпалце“ във формата на u_o . Ефектът на изкривяване (*crossover distortion*) на u_o е особено ясно изразен при неголяма амплитуда на входния сигнал.

Принципът на работа на схемата с MOS транзистори (фиг. 4.19б) е аналогичен на схемата с биполярни транзистори.

Енергиен анализ на изходно стъпало, работещо в клас В

При протичане на голям изходен ток от порядъка на няколко ампера за реализацията на изходните стъпала се използват мощни транзистори с разсейвана мощност от няколко вата до няколко десетки вата. Мощните транзистори имат различна топологична структура, корпуси и параметри от тези на маломощните транзистори. На фиг. 4.21 са показани характеристиките на едното рамо на изходно стъпало с биполярни транзистори, товарната права, работната точка Q за клас В и времедиаграмите на напрежението u_{CE} и тока i_C . Прието е, че формата на токовете и напреженията са синусоидални. Във всеки полупериод на входния сигнал работи само един от транзисторите и неговият колекторен ток е равен на тока през товара, като средната му стойност е

$$(4.61) \quad I_{Cav} = \frac{1}{2\pi} \int_0^{\pi} I_{Cm} \sin \omega t d\omega t = \frac{I_{Cm}}{\pi},$$

където I_{Cm} е приблизително равен на амплитудата I_{Lm} на изходния ток.

Тогава мощността, консумирана от захранващия източник от двата транзистора, ще бъде два пъти по-голяма, т.е.

$$(4.62a) \quad P_{CC} = 2I_{Cav}V_{CC} = \frac{2}{\pi} I_{Lm}V_{CC} = 0,636 \cdot V_{CC} \frac{U_{Lm}}{R_L},$$

където амплитудата на тока, протичащ през товара, е $I_{Lm} = U_{Lm} / R_L$, като U_{Lm} е приблизително равен на напрежението U_{Cm} .

Както се вижда от горната формула, консумираната мощност от захранващия източник е право пропорционална на амплитудата на изходното напрежение U_{Lm} . Когато изходният ток се променя от 0 до $I_{Lm} \approx V_{CC} / R_L$ (ако се пренебрегне напрежението U_{CEsat}), мощността, консумирана от захранващия източник, се променя от 0 до P_{CCmax} , като

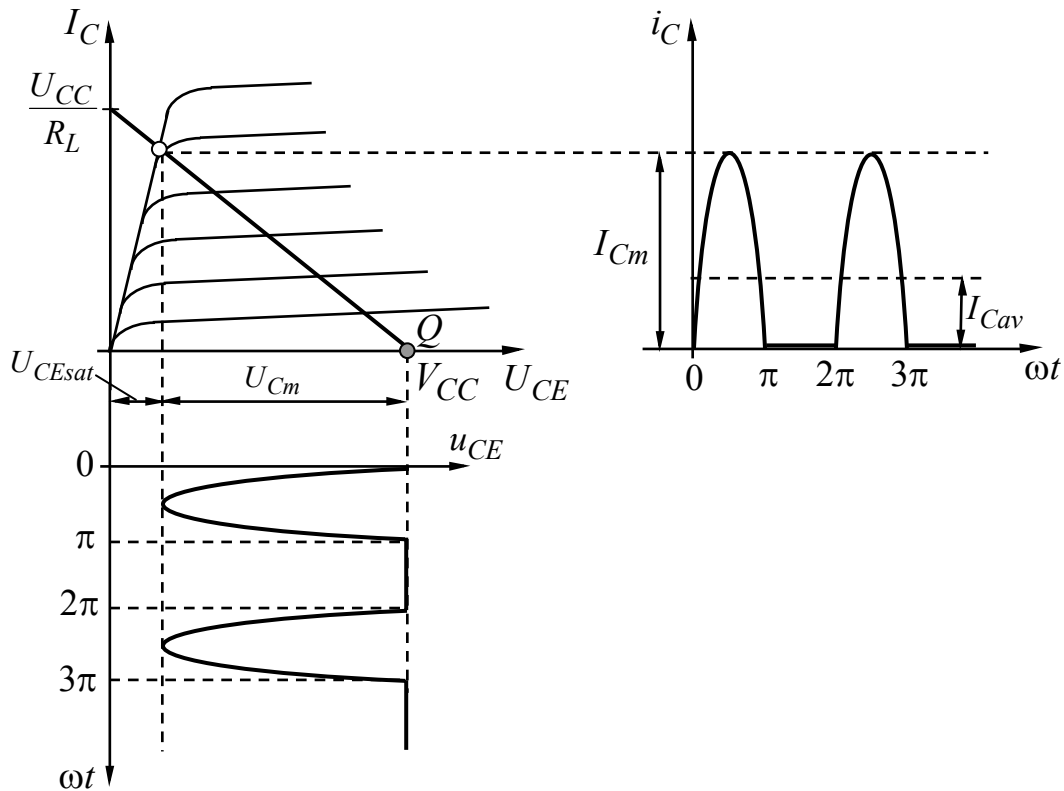
$$(4.62b) \quad P_{CCmax} = 2V_{CC} \frac{V_{CC}}{\pi R_L} = \frac{2}{\pi} \frac{V_{CC}^2}{R_L} = 0,636 \frac{V_{CC}^2}{R_L}.$$

Мощността, която може да се отдаде в товара R_L , е

$$(4.63a) \quad P_L = \frac{1}{2} U_{Lm} I_{Lm} = \frac{1}{2} \frac{U_{Lm}^2}{R_L}.$$

Ако се пренебрегне напрежението на насищане U_{CEsat} , се получава

$$(4.63b) \quad P_{Lmax} = \frac{1}{2} \frac{V_{CC}^2}{R_L}.$$



Фиг. 4.21. Изходни характеристики на едното рамо на стъпало с биполарни транзистори, товарна права и времедиаграми на напрежението u_{CE} и тока i_C .

Коефициентът на полезно действие (к.п.д.) на стъпалото е

$$(4.64) \quad \eta = \frac{P_L}{P_{CC}} = \frac{\pi}{4} \cdot \frac{U_{Lm}}{V_{CC}} = 0,785 \frac{U_{Lm}}{V_{CC}}.$$

Следователно коефициентът η е пропорционален на амплитудата на изходния сигнал и когато тя се променя от 0 до $U_{Lm} = U_{CC}$ (ако се пренебрегне U_{CEsat}), η се променя от 0 до $\eta_{max} = \frac{\pi}{4} = 0,785$ (78,5%).

Разликата между консумираната мощност P_{CC} и полезната мощност P_L определя загубната мощност P_C върху колекторните преходи на транзисторите. За всеки един от транзисторите разсейваната (загубната) мощност се определя от следния израз:

$$(4.65) \quad P_C = \frac{1}{2} (P_{CC} - P_L) = \frac{1}{2} \left(\frac{2}{\pi} I_{Lm} V_{CC} - \frac{1}{2} \frac{U_{Lm}^2}{R_L} \right) = \frac{1}{R_L} \left(\frac{1}{\pi} U_{Lm} V_{CC} - \frac{1}{4} U_{Lm}^2 \right).$$

Формула (4.114) представлява функция от втори ред на напрежението U_{Lm} , която има един екстремум. За определянето му първата производна се приравнява на нула:

$$(4.66) \quad \frac{dP_C}{dU_{Lm}} = \frac{1}{R_L} \left(\frac{1}{\pi} U_{CC} - \frac{1}{2} U_{Lm} \right) = 0.$$

Амплитудата на напрежението, при което функцията има екстремум, е

$$(4.67)$$

$$U_{Lm} = \frac{2}{\pi} V_{CC} = 0,636 V_{CC}.$$

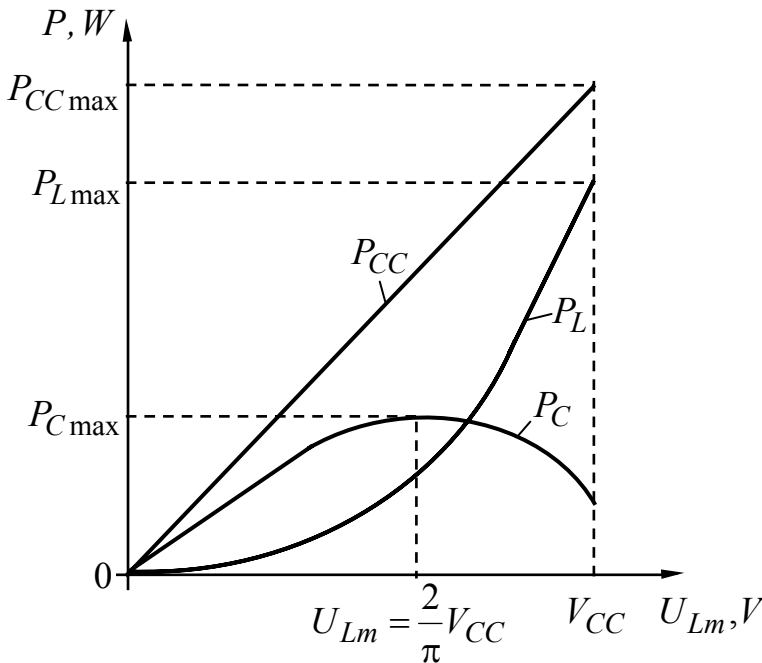
Втората производна на функцията (4.67) е

$$(4.68) \quad \frac{d^2 P_C}{dU_{Lm}^2} = -\frac{1}{2R_L} < 0.$$

Както се вижда от (4.68), втората производна е по-малка от нула, което показва, че функцията (4.65) има максимум, който за U_{Lm} , равно на $V_{CC}(2/\pi)$, е

$$(4.69)$$

$$P_{C \max} = \frac{V_{CC}^2}{\pi^2 R_L} \approx 0,1 \frac{V_{CC}^2}{R_L}.$$



Фиг. 4.22. Зависимости на мощностите P_{CC} , P_L и P_C от изходното напрежение U_{Lm} .

На фиг. 4.22 са дадени в графичен вид зависимостите на мощностите P_{CC} , P_L и P_C от амплитудата на изходното напрежение U_{Lm} .

Топлинен режим на мощни биполярни транзистори

При протичане на голям ток през транзисторите на изходните стъпала възниква загряване на PN преходите, разположени във вътрешността на кристалната структура. Това се дължи на отделената в PN преходите електрическа мощност, която в транзисторите се преобразува в топлина. Тази електрическа мощност се нарича *загубна (разсейвана) мощност P* (или обща загубна мощност P_{tot}) и е сумата от разсейваната мощност в колекторния преход P_C и в емитерния преход P_E :

$$(4.70) \quad P = P_C + P_E = \underbrace{u_{CE} i_C}_{P_C} + \underbrace{u_{BE} i_E}_{P_E} \approx \underbrace{u_{CE} i_C}_{P_C}.$$

В повечето електронни схеми $u_{CE} \gg u_{BE}$, поради което се взема предвид само разсейваната мощност в колекторния преход.

За подобряването на топлоотдаването в транзисторите, респективно за намаляване на топлинното съпротивление корпус на транзисторите – околна среда R_{thc-a} , се увеличава охлаждащата повърхност чрез монтиране към корпуса на *охладителни пластини или ребра (радиатори)* (англ. *heat sink – HS*). Такова охлаждане намира широко приложение при средномощните и мощните транзистори.

На фиг. 4.23 са представени схематично преходът (кристалът), в който се отделя мощност P и се превръща в топлина; корпусът, в който е монтиран транзисторът; изолацията между корпуса и радиатора (която е необходима, когато потенциалът на колектора е различен от този на масата, към която обикновено е свързан радиаторът) и самият охлаждащ радиатор. Топлината, съответно отделената мощност P , преминават от PN – прехода към околното пространство, подобно на ток през резистори с определени съпротивления. Като се има предвид заместващата еквивалентна схема на фиг. 4.22, може да се напише:

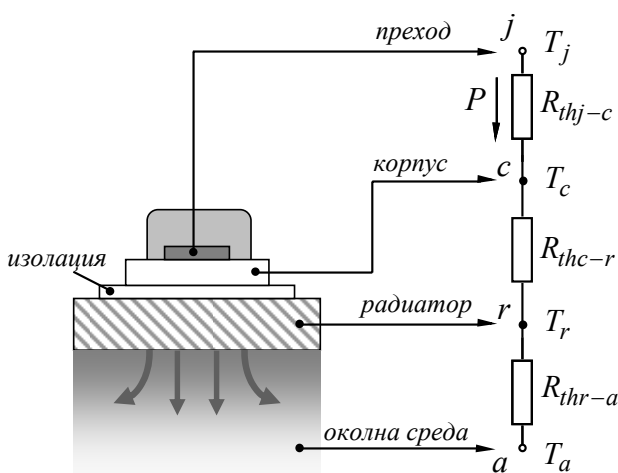
$$(4.71) \quad T_j - T_a = P(R_{th\ j-c} + R_{th\ c-r} + R_{th\ r-a}),$$

където $R_{th\ c-r}$ е топлинното съпротивление корпус – радиатор, а $R_{th\ r-a}$ е топлинното съпротивление радиатор – околна среда.

Тогава действителната мощност, която може да се отдели в транзистора, без да се превишава $T_{j\ max}$ ($T_{j\ max}$ е максималната температура, при която в структурата на транзистора настъпват необратими изменения и той се поврежда; за силициевы транзистори $T_{j\ max}$ е от 150 до 200°C), е

$$(4.72) \quad P \leq \frac{T_{j\ max} - T_a}{R_{th\ j-c} + R_{th\ c-r} + R_{th\ r-a}}.$$

За да се получат по-големи мощности, необходимо е да се осигурят по-малки стойности за $R_{th\ c-r}$ и $R_{th\ r-a}$. Намаляването на съпротивлението $R_{th\ c-r}$



Фиг. 4.23. Еквивалентна топлинна схема на преход – околна среда за транзистор.

може да се постигне, ако между корпуса на транзистора и радиатора се постави термоконтактна силиконова паста. По този начин $R_{th\ c-r}$ се получава по-малко от $1^\circ\text{C}/\text{W}$. Топлинното съпротивление $R_{th\ r-a}$ зависи от охлаждащата повърхност на радиатора. Повърхността S_{HS} на радиатор, представляващ алуминиева плоча с дебелина около 3mm , може да се изчисли приблизително от формулата

$$(4.73) \quad S_{HS} = 1/\alpha_{th} R_{th\ r-a},$$

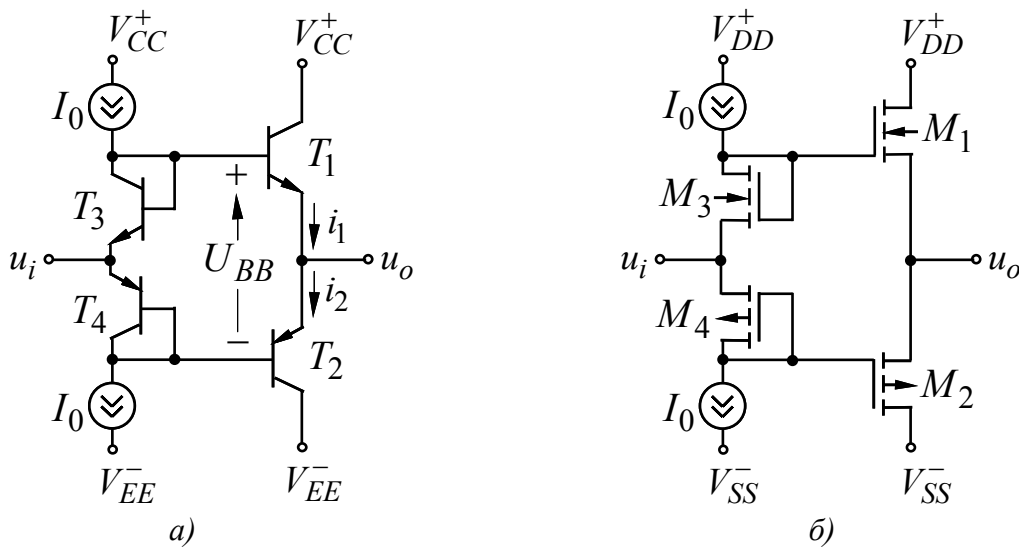
където $\alpha_{th} \approx 1 \dots 2 \text{ (mW/cm}^2\text{°C)}$ [40].

Обикновено охлаждащите радиатори се изработват от мед, алуминий или желязо. Оптимални по отношение на цена и коефициент на топлопроводност са алуминиевите радиатори, затова те най-често се срещат в практиката. В зависимост от структурата се използват основно два типа радиатори: гладки метални пластини (плочи) и ребра.

Когато топлинното съпротивление $R_{th\ r-a}$ е необходимо да бъде по-малко от 1°C/W или радиаторът се получава със значителна площ, за подобряване на въздушното охлаждане се добавя вентилатор. При условие, че въздушният поток протича паралелно на ребрата на радиатора и честотата на въртене на вентилатора е достатъчна ($\nu = 1000 \dots 2000 \text{ оборота/min}$), съпротивлението $R_{th\ r-a}$ се определя основно от мощността P и от ориентацията на радиатора.

4.7.4. Изходни стъпала, работещи в клас АВ

На фиг. 4.24а и фиг. 4.24б са дадени две стъпала, работещи в клас АВ с биполярни и MOS транзистори. В схемата от фиг. 4.24а преднапрежението U_{BB} е генерирано чрез постоянния ток I_0 , протичащ през двойката транзистори T_3 и T_4 в диодно свързване. Тогава за малко входно напрежение двата транзистора са отпуснени и провеждат ток $i_1 = i_2 = I_Q = I_S \exp(U_{BB}/2U_T)$ (за $u_i = 0$ и $u_o = 0$ се получава напрежение $U_{BB}/2$ върху преходите база – емитер на транзисторите T_1 и T_2). Ако u_i се увеличи или намали, през един от транзисторите токът се увеличава. Тъй като транзисторите работят в линеен режим, напълно се елиминират изкривяванията.



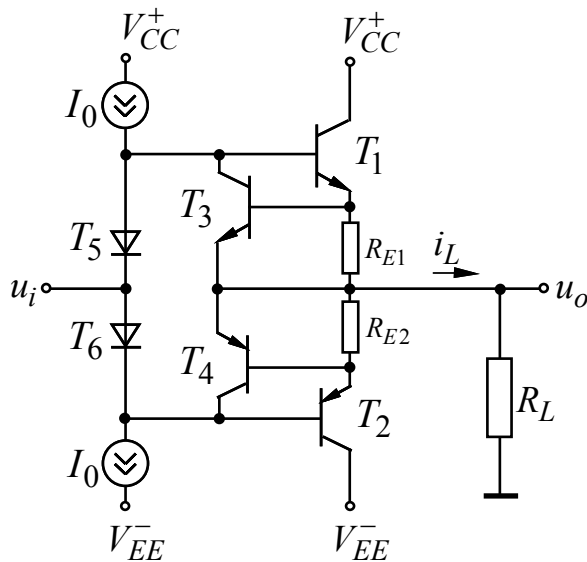
Фиг. 4.24. Основна схема на изходно стъпало от клас АВ: а) използваща биполярни транзистори; б) използваща MOS транзистори.

Принципът на работа на стъпалото от фиг. 4.24б се описва по подобен начин. В него преднапрежението между гейта и сорса на M_1 и M_2 се получава

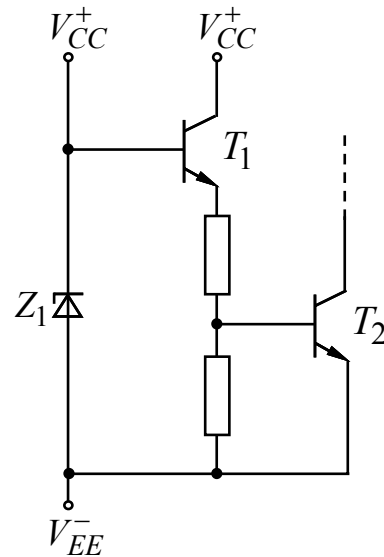
чрез тока I_0 , протичащ през M_3 и M_4 , работещи като източници на опорно напрежение (вж. фиг. 4.5).

Поради малкото изходно съпротивление изходните стъпала лесно могат да се претоварят и следователно лесно да се повредят. Такава повреда се избягва, като се предвидят средства за защита. Например токът през T_1 и T_2 може да се ограничи чрез включване между емитерите им на резистори с подходяща стойност. По-разпространена е т.нар. *електронна защита* на транзисторите. Както е показано на фиг. 4.25, при голям изходен ток, ако напрежението върху R_{E1} или R_{E2} превиши $0,6V$, транзисторът T_3 или T_4 започва да провежда ток, при това ограничавайки всякакво увеличаване на базовия ток на T_1 или T_2 .

Това ограничава изходния ток до $I_{o\max}^+ \approx 0,6V / R_{E1}$ или $I_{o\max}^- \approx 0,6V / R_{E2}$.



Фиг. 4.25. Изходно стъпало от клас АВ със защита по ток.



Фиг. 4.26. Схема за защита от прегряване на чипа на интегрален усилвател.

В допълнение на защитата по ток повечето интегрални схеми на усилватели обикновено имат схема, която е чувствителна към температурата на чипа и включва транзистор в случай, че температурата превиши зададена допустима стойност. Включеният транзистор е свързан така, че да поема режимния ток на крайните транзистори на усилвателя; по този начин фактически се изключва тяхната работа.

На фиг. 4.26 е показана схема за изключване при прегряване (*thermal shutdown*). При ниска температура транзисторът T_2 е запушен. Ако температурата на чипа се повиши, комбинацията от положителния температурен коефициент на ценовия диод Z_1 и отрицателният температурен коефициент на U_{BE1} предизвикват увеличаване на напрежението на емитера на T_1 . Това води до увеличаване и на напрежението на базата на T_2 до стойност, при която T_2 се отпушва.