

Упражнение № 7

Проектиране на клетка – екстракция на топология, сравнение и ресимулация

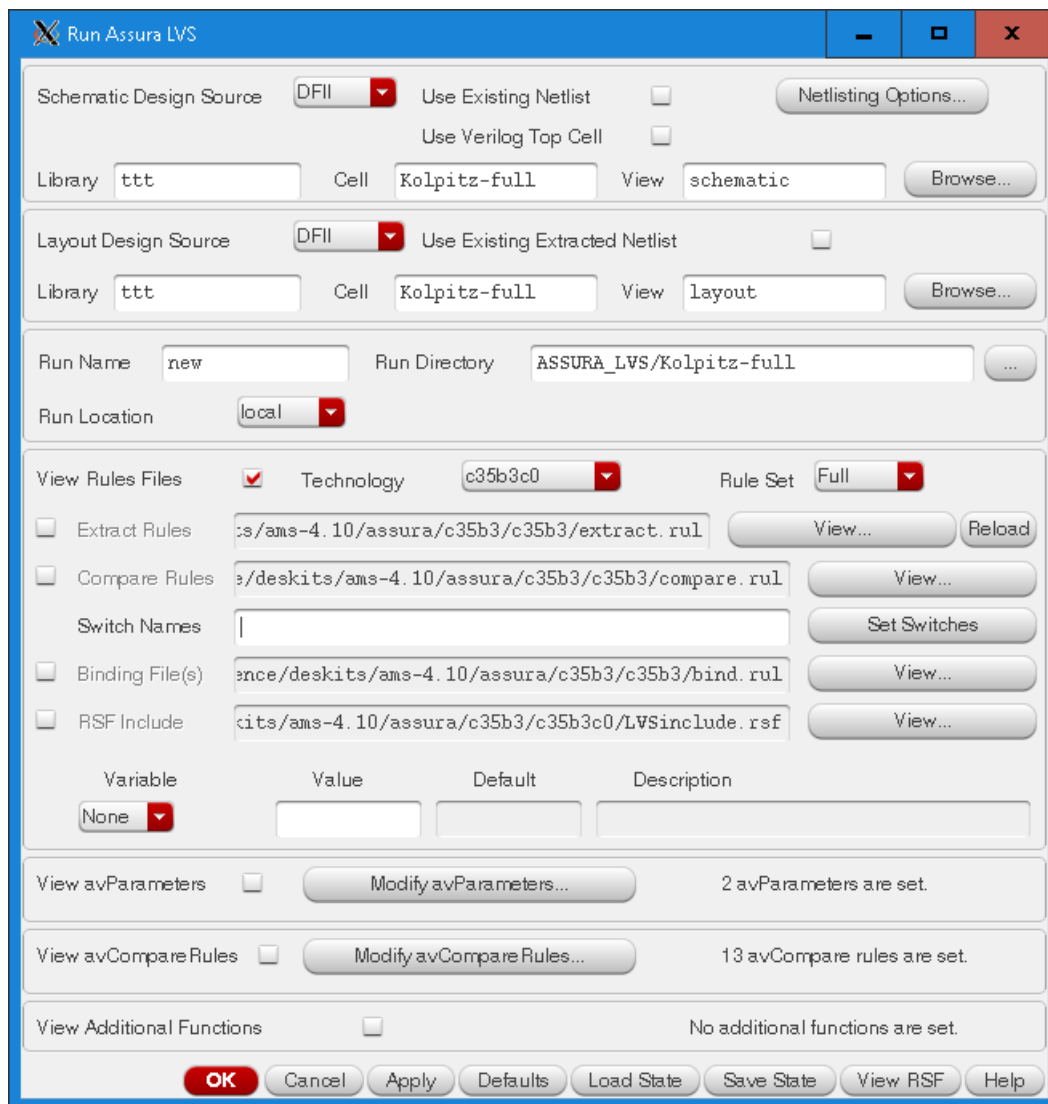
Изображения, които Ви трябва за протокола от това упражнение:

- прозорец с представянето *extracted* (да се виждат всички елементи - **Shift-f**);
- LVS – резултатите, получени от сравнението на създадената от вас топология с първоначалната схема;
- прозорец на нетлист с паразитни резистори и кондензатори за един от трите случая на ресимулация;
- резултати от ресимулация на схемата – идеален случай, само с паразитни кондензатори, само с паразитни резистори, с паразитни резистори и кондензатори.
- визуализация на сумарното натоварване на паразитните елементи (R и C) в електрическата схема.

1. Сравнение на физическата реализация с изходната схема (LVS).

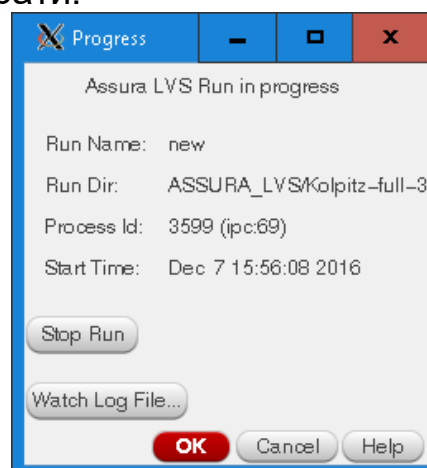
LVS (Layout Versus Schematic) прави сравнение на две представяния на клетка и показва разликите между тях. Най-често се прави сравнение между топологичното (**layout**) и схемното представяне (**schematic**), от което е генерирана топологията. Модулът генерира нетлист за всяко от представянията на схемата и ги сравнява, като използва зададените правила.

Стартирането на **LVS** става от прозореца на **layout** представянето чрез командата **Assura** ⇒ **Run LVS**. Отваря се формата показана на фиг. 3. Полетата са предварително попълнени с имената на Вашите библиотека и клетка, както и използваната технология. В полето **Switch Names** сложете опцията **no_info**.



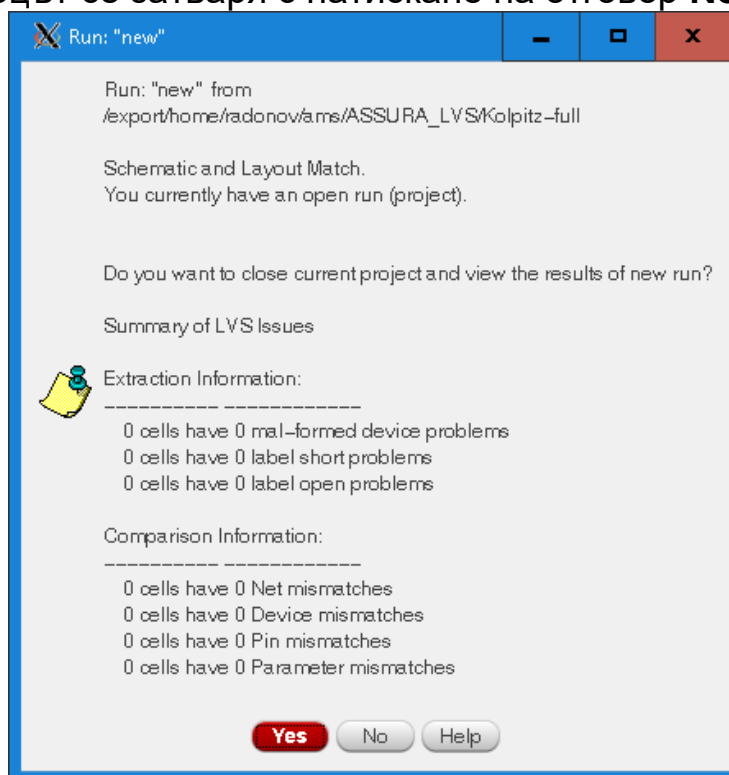
Фиг. 3. Форма за стартиране на LVS.

Сравнението може да отнеме няколко минути. През това време е активен прозорец (фиг. 4), от който може да се гледа изпълнението на процеса или да се прекрати.



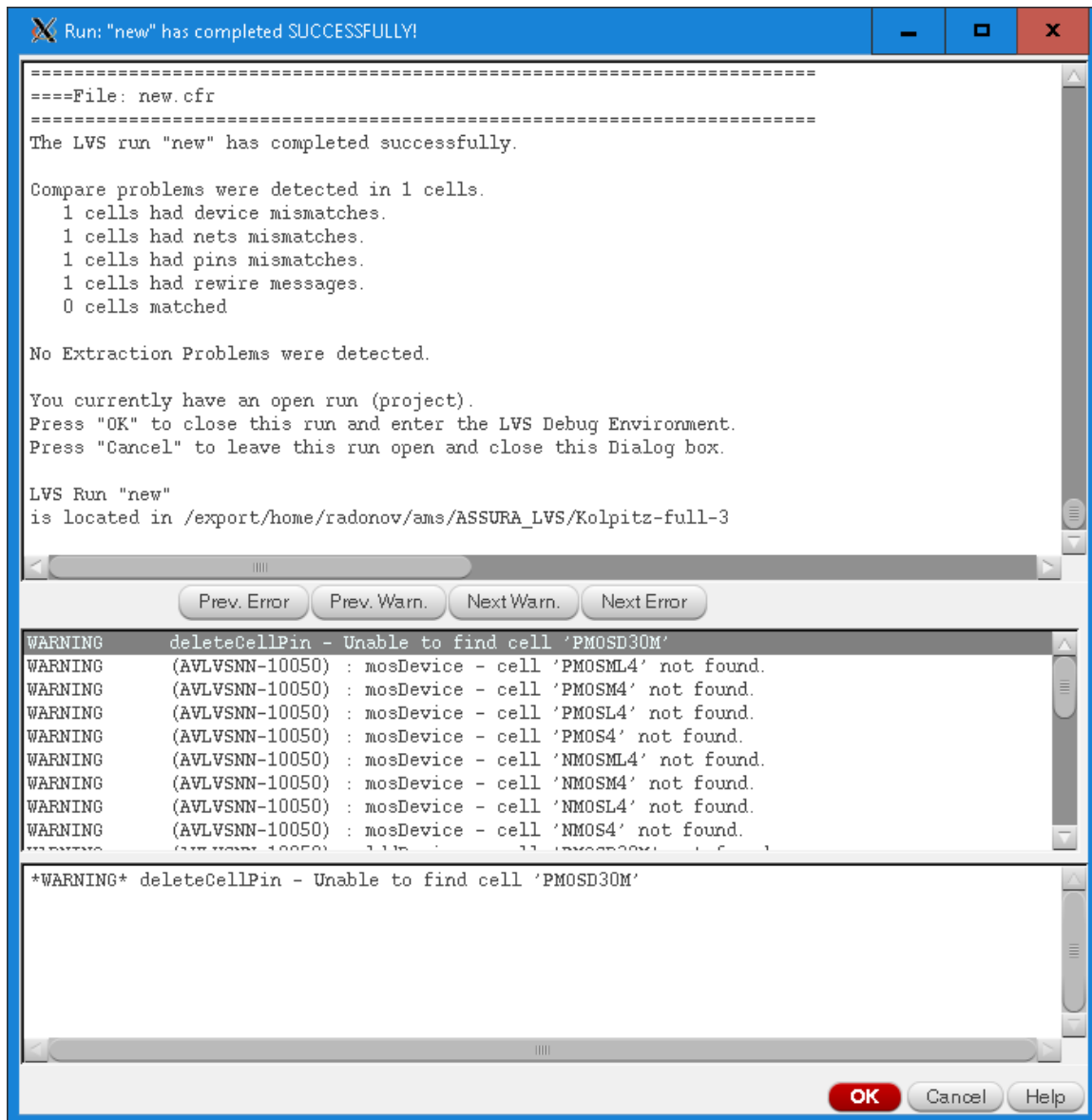
Фиг. 4. Изпълнение на LVS.

Когато приключи, се появява прозорец със съобщение за резултата от сравнението. Ако сравнението е успешно се показва прозореца от фиг. 5. Прозорецът се затваря с натискане на отговор **No**.



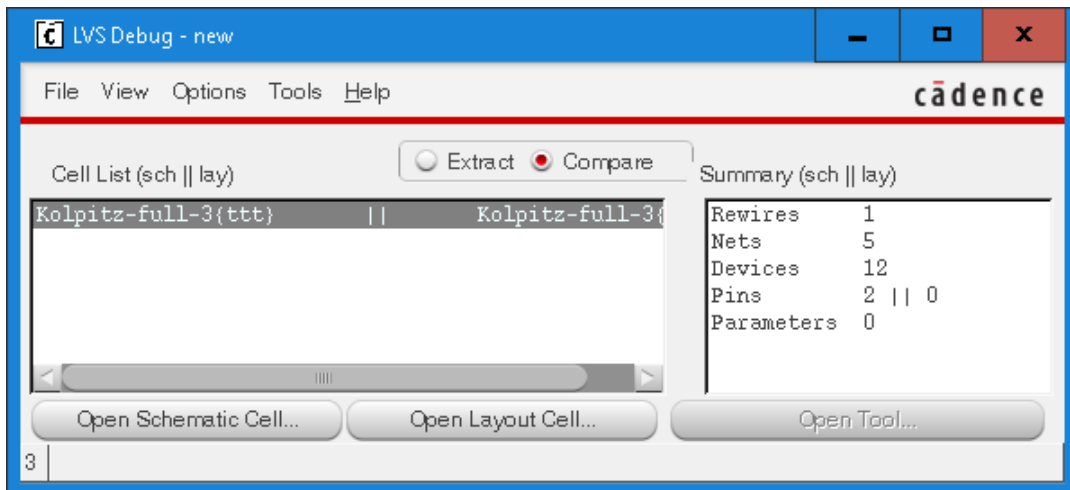
Фиг. 5. Успешно сравняване на електрическа схема и топология.

Ако сравнението е неуспешно, се появява прозорец, в който е описано какви са проблемите – фиг 6. В него най-отдолу е дадено обобщение на намерените проблеми. Може да се скролира по-нагоре, за да се намерят подробности.

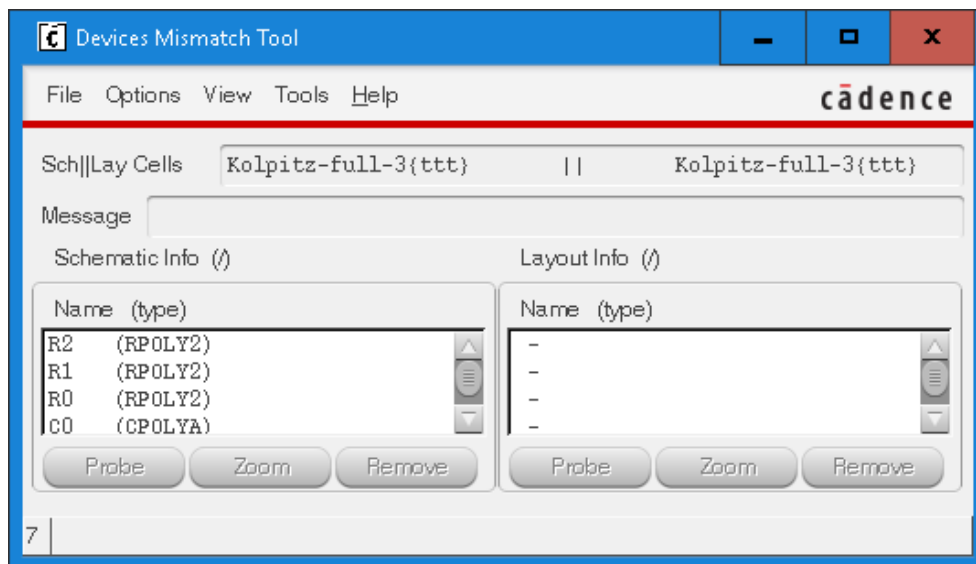


Фиг. 6. Неуспешно сравняване на електрическа схема и топология.

За да се видят детайлите в графичен вид се натиска **OK**. Показва се прозорецът от фиг. 7а. В него, при маркиране на ред от дясната му част, се активира бутона **Open Tool** (фиг. 7б), след което конкретните проблеми могат да бъдат видяни в прозореца на **schematic** или **layout** – маркира се конкретния проблем и се натиска бутон **Zoom**.

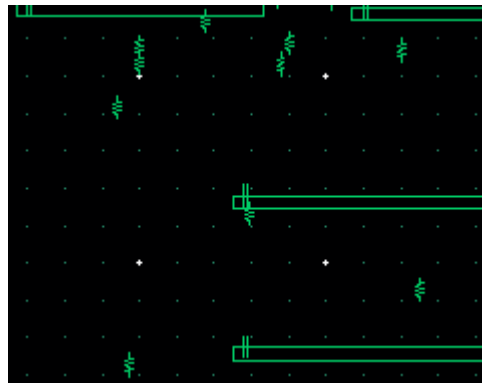


Фиг. 7а. Неуспешно сравняване на електрическа схема и топология.



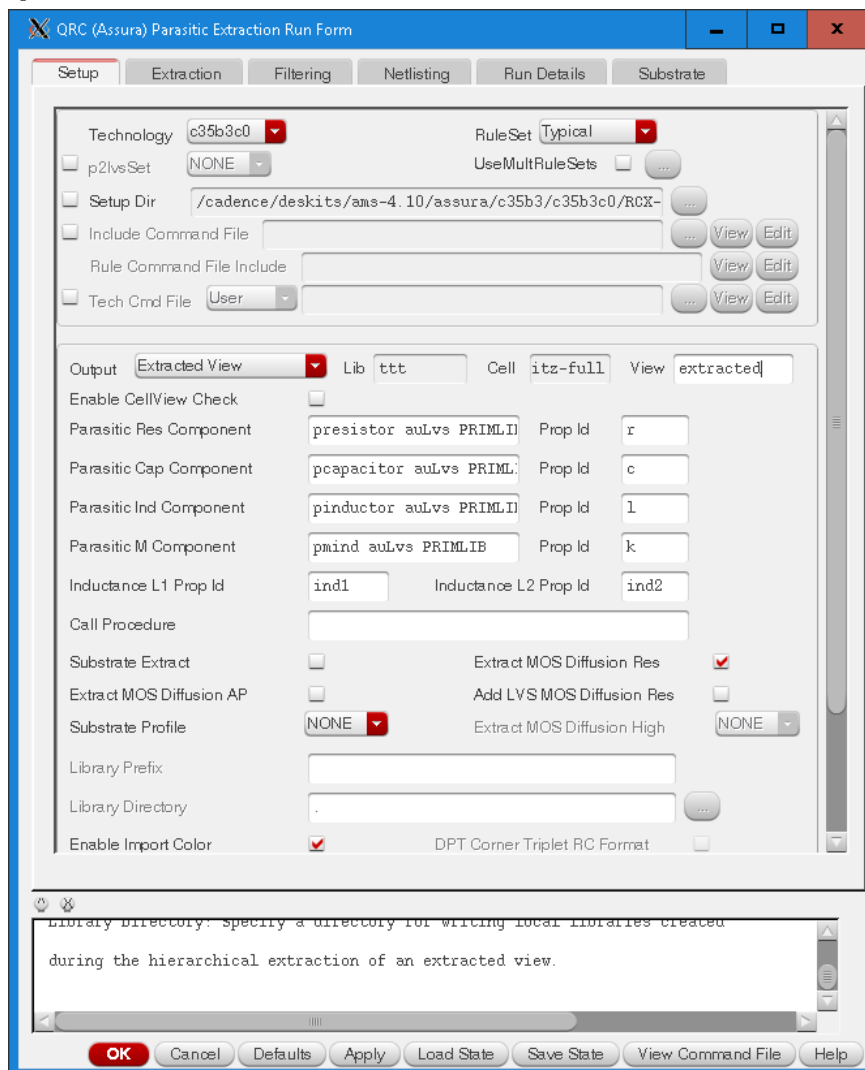
Фиг. 7б. Визуализиране на конкретен проблем.

След като получите резултат без грешки, трябва да пуснете още веднъж проверката, като добавите опциите **no_info** и **resimulate_extracted** към ключовете в полето **Switch Names**. Това е необходимо за следващата стъпка на екстракция, за да се получи правилната свързаност на елементите. Когато тази опция е включена не могат да се открият късите съединения към подложката, при което резултатите от **LVS** не са верни. Полученото представяне почти прилича на представянето **layout** – фиг 10. Разликата е, че в него има и паразитни елементи. Ако липсват връзките на елементите (фиг. 8), значи не сте използвали опцията **resimulate_extracted**.



Фиг. 8. Неправилно изпълнена екстракция.

2. Екстракция на топология.

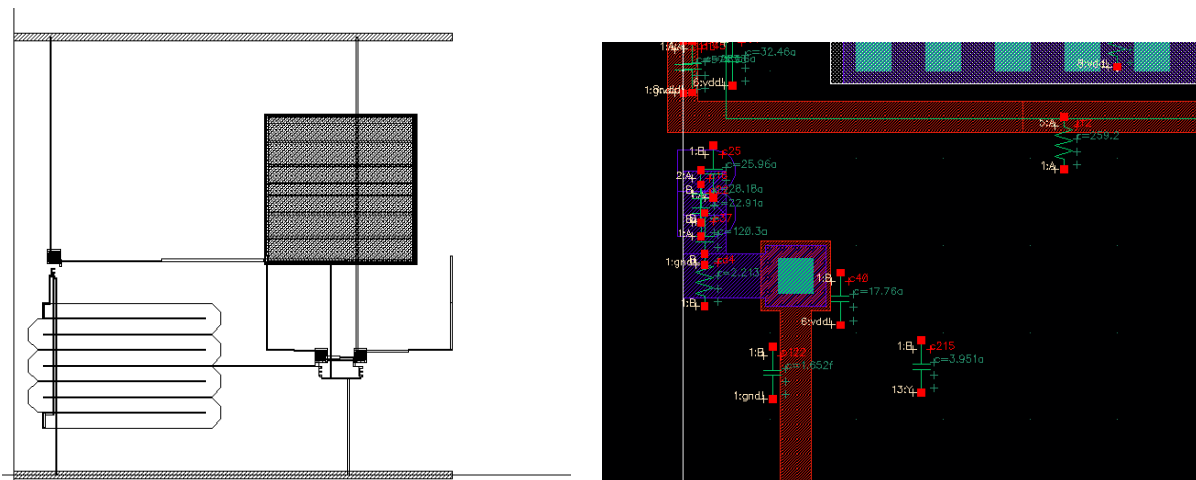


Фиг. 9. Форма за задаване на екстракция

Следващата стъпка след създаване на топологията е да се извлекат схемните и паразитните елементи от нея. Екстракция е процес на разпознаване на устройства в топологията. За всяко разпознато устройство се поставя символът му в **extracted** представянето на

схемата, което се генерира при всяко стартиране на програмата за екстракция. Необходимо е да са дефинирани правилата за разпознаване, за да могат да се отчетат всякакви паразитни влияния.

Тази програма за верификация осигурява инструменти за измерване на параметрите на разпознатите устройства, прави изчисления с тях и запазва резултата като стойност на параметрите в извлечената верига. Освен това могат да се измерват и паразитите, с които също могат да се правят изчисления. Резултатът се запазва или като паразитен параметър на някое устройство, или като паразитни устройства между възлите. Стойностите на тези параметри са достъпни за други модули в **CADENCE**, типичен пример за което е програмата, генерираща нетлист. Това е необходимо, за да се извърши ресимулация. Като паразити се разглеждат устройствата, които съществуват в топологията, само като страничен ефект при производството на интегралните схеми, което представлява поредица от маски. Паразитите нормално не се изчертават в схемите. Добър пример за това е паразитният капацитет, образуван при пресичането на два метални слоя. Стойността му се изчислява, като се измерва площта, където двата слоя се припокриват.



Фиг. 10 **Extracted** представяне на схемата и паразитни елементи в него.

За да се стартира програмата за екстракция се използва командата **Assura** ⇒ **Run Quantus QRC**. В раздел **Extraction** се задава **Extraction type** да бъде **RC**, а **Cap Coupling Mode** да бъде **coupled**. В полето **Ref Node** се записва името на възела, в който се намира земята (най-ниският потенциал). В повечето случаи това е **gnd!**. Уверете се, че следните параметри са зададени коректно, както са показани на фиг. 8:

- **Output:** **Extracted view**; *Внимание!* представянето по подразбиране е **av_extracted**. Няма да има проблем, ако го оставите така, но навсякъде, където се споменава по-долу, ще трябва да работите с него, а не с **extracted**.
- **RuleSet:** **Typical**;



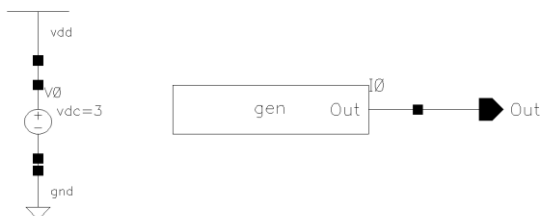
- **Technology: s35b3** или някоя от разновидностите ѝ **s35b3c0** и т.н.;
- **Enable Cellview Check не е отменено!**

След изпълнението на екстракцията в библиотечния браузър **Library Manager** се появява ново представяне на клетката – **extracted**. То е подобно на топологичното представяне, но за разлика от него са добавени паразитни капацитети (фиг. 10). Това представяне се използва на следващата стъпка от проектирането – ресимулация.

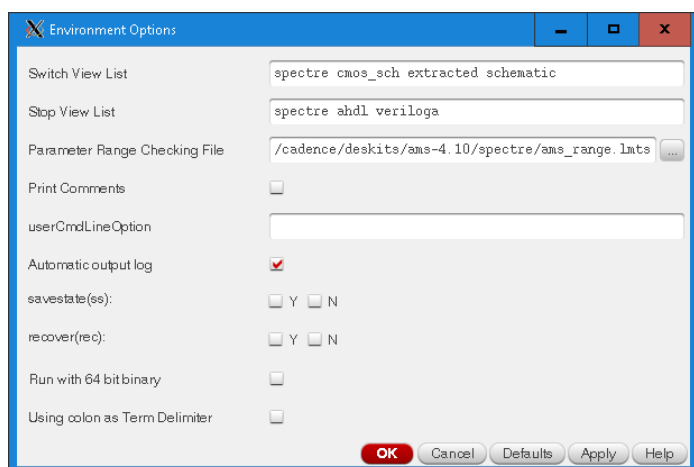
3. Ресимулация.

За да може да се направи ресимулация на схема, е необходимо тя да има символно представяне (**symbol**). Затова се прави символ на представянето от електрическата схема - **Create => Cellview => From cellview**. После се създава нова клетка, която съдържа този символ и всички останали идеални елементи, за да се провери още веднъж функционалността на схемата след направените промени. Схемата трябва да е подобна на показаната на фиг. 11. Използвайте елементите **vdc**, **vdd** и **gnd** от библиотеката **analogLib**.

Стартира се средата за аналогови симулации (**Launch => ADE L**). За да се използва **extracted** представянето при симулацията (т.е., за да се направи ресимулация) в прозореца на средата за симулация се избира командата **Setup => Environment** (фиг. 12). В полето **Switch View List** се изписва **extracted** преди **schematic**. Стартира се отново времевия анализ - **Analyses => Choose => transient - stop time 50 n**, бутон **Options => step 10p, maxstep 20p**. Уверете се, че нетлистът включва паразитните елементи. Ще видите много редове с кондензатори (capacitor) и резистори (resistor), които ги няма в електрическата схема, където са само 2. За целта го прегледайте от **Simulation => Netlist => Create**.

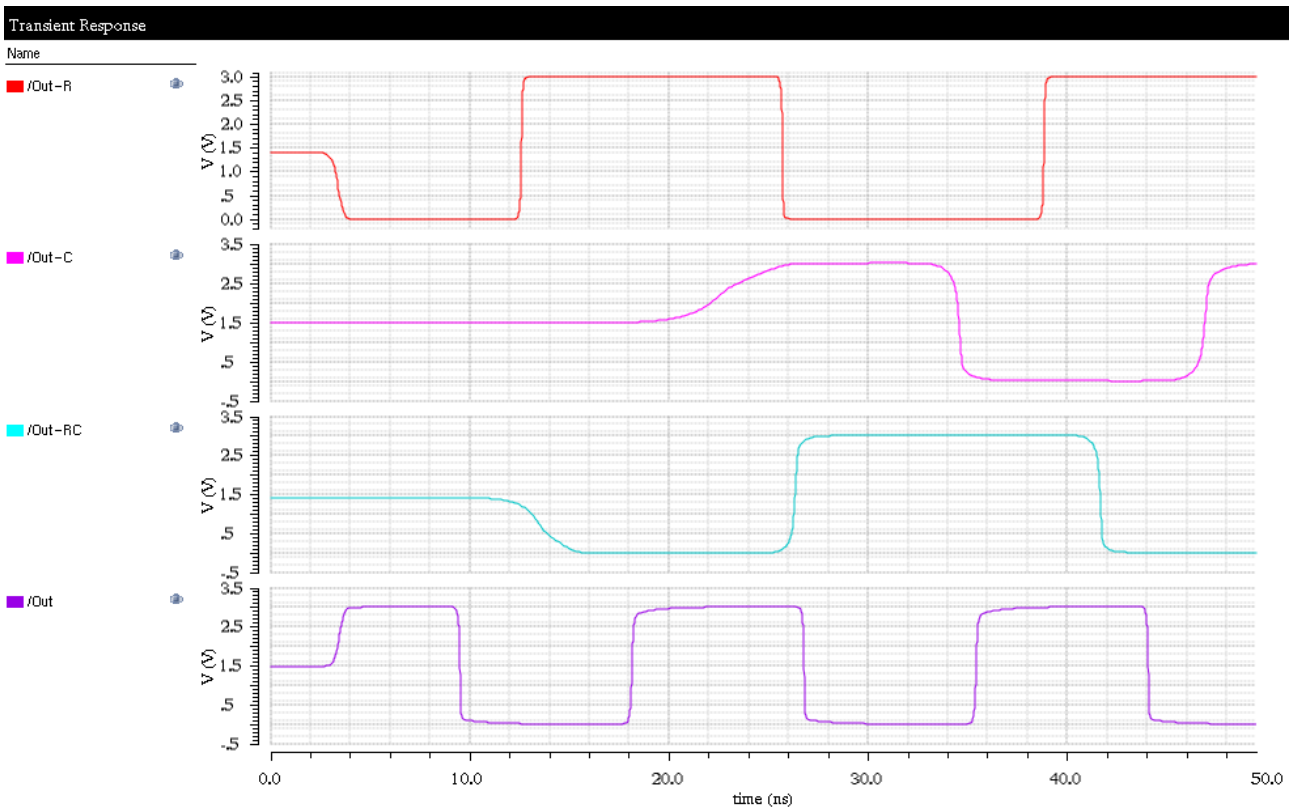


Фиг. 11. Схема на RC генератора, използвана за ресимулация



Фиг. 12. Използване на **extracted** представяне при ресимулация – начин на задаване

Визуализирайте разликите между резултатите от четири отделни симулации (с реални – добавени **R**, **C** и **RC** елементи, и без тях) в един прозорец, както е показано на фиг. 13. За **R** и **C** поотделно трябва да направите допълнителна екстракция на топологията. За по-голямо удобство можете да наименувате всяко представяне по различен начин, напр. **c_extracted**, **r_extracted**. По този начин по-лесно ще се ориентирате какво има във всяко едно и да го използвате, където е необходимо. В прозореца на **ADE L** сложете **Plotting mode** да бъде **Append**, за да не се изтрият резултатите от предходната симулация. За симулацията без паразитните елементи махнете **extracted** от списъка **Switch View List**.



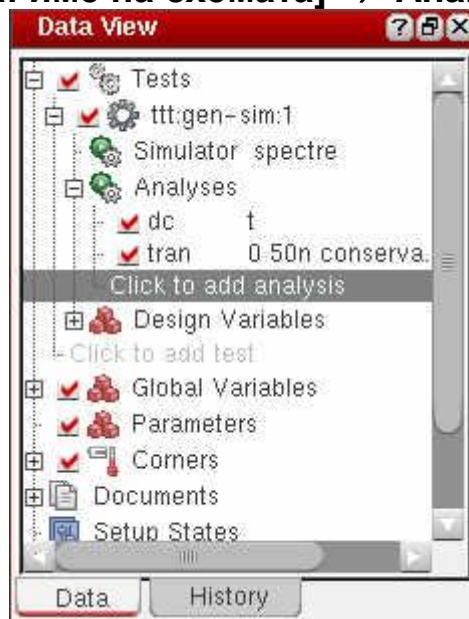
Фиг. 13. Симулации с реални и идеални елементи.

За да видите сумарното натоварване на връзките от паразитните елементи, трябва да отворите прозореца с електрическата схема, да изберете от **Launch** ⇒ **Plugins** ⇒ **Parasitics**. В менюто на електрическата схема се появява нова позиция – **Parasitics**. Кликнете върху нея и изберете **Setup**. В следващия прозорец потвърдете използваното представяне с извлечените паразитни. След това кликнете отново на **Parasitics** и изберете **Show Parasitics**. Стойностите ще се появят като жълти етикети върху връзките. По този начин ще видите само паразитните кондензатори.



За да видите и паразитните съпротивления (фиг. 17) е необходимо да се направи постоянен ток анализ на схемата с извлечени паразитни елементи (включено представянето **extracted** с **R** и **C** паразитни елементи в **Setup** ⇒ **Environment** на **ADE L**), като се запази постоянен токовата работна точка. Затворете всички прозорци без този на електрическата схема за симулация. Отворете **ADE L**. От **Analyses** изберете **dc** и кликнете на **Save DC Operating Point**. Добавете изхода **Out** за автоматично изчертаване чрез **Outputs** ⇒ **To Be Plotted** ⇒ **Select On Design**. Добавете представянето с **R** и **C** паразитни елементи чрез **Setup** ⇒ **Environment**. Проверявате нетлиста от **Simulation** ⇒ **Netlist** ⇒ **Create** дали съдържа всички паразитни елементи.

Извиквате модула **ADE XL** от менюто **Launch** на **ADE L**. Създава се ново представяне **adexl**. Зададеният постоянен ток анализ можете да видите, като се кликва последователно на знаците **[+]** пред **Tests** ⇒ **[име на библиотеката: име на схемата]** ⇒ **Analyses** – фиг. 14.

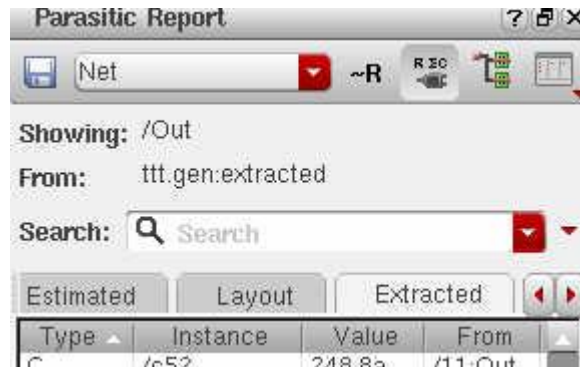


Фиг. 14. Подпрозорец Data View.

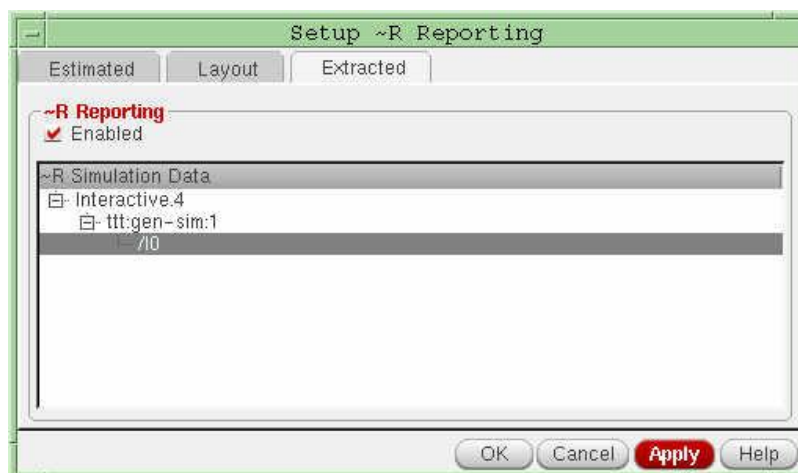
Изпълнява се анализът, като кликнете на зеленото кръгче (**Netlist and Run**). След това от **Parasitics/LDE** се избира **Report**. Като резултат от това се отваря електрическата схема. Влиза се в йерархията на символа на генератора (маркира се символът, натиска се десен бутон на мишката ⇒ **Descend Edit** или от менюто **Edit** ⇒ **Hierarchy Descend Edit**) и се отваря електрическата схема **schematic**. От **Parasitics/LDE** се избира **Setup**. В позицията **Extracted** (лявата част на прозореца) за **Extracted View Name** се задава представянето **extracted**, съдържащо **R** и **C** паразитни елементи, или както сте го кръстили Вие. Потвърждава се формата с **OK**.

Ако в списъка с представянията за **Extracted** няма нищо освен **<none>**, тогава се натиска бутона **OK** и се отваря повторно формата.


В лявата част на прозореца се избира таб **Extracted** и се натиска бутонът **~R** (фиг. 15), появява се формата от фиг. 16.

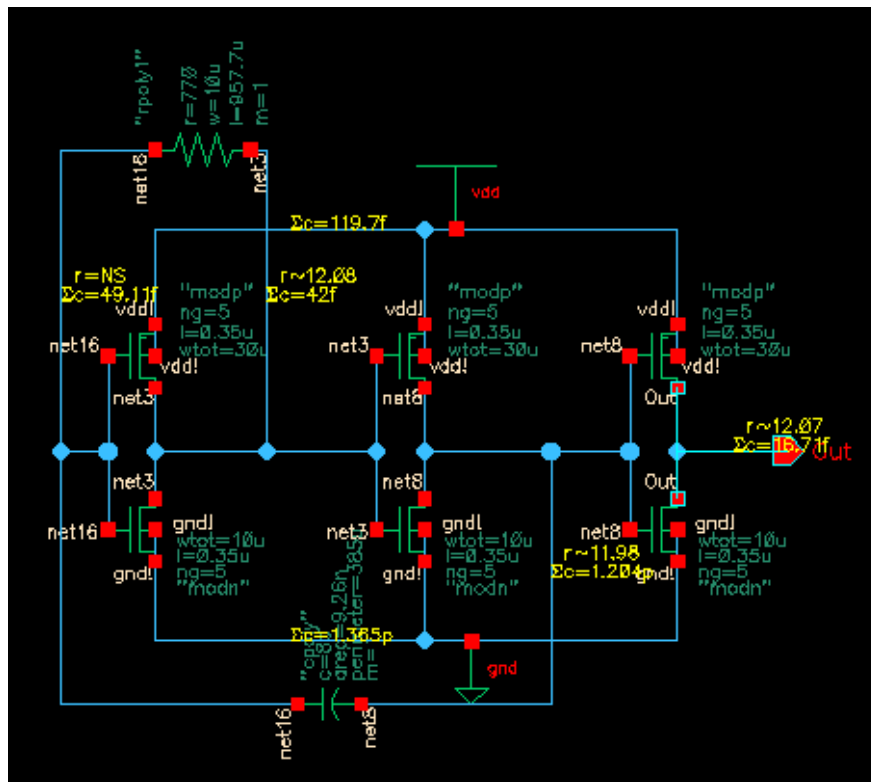


Фиг. 15. Подпрозорец Parasitic Report.



Фиг. 16. Избор на схема за визуализация сумарните стойности на паразитните елементи.

В нея се избира **Extracted**, маркира се опцията **Enabled** и се посочва схемата, чиито паразитни елементи да бъдат показани. Накрая се натиска бутона  за показване/скриване на стойностите на тези елементи в електрическата схема. Бутонът се намира в дясно от бутона **~R** (фиг. 15). Резултатите са показани на фиг. 17. За клоновете на схемата, където не тече постоянен ток, няма еквивалентни паразитни съпротивления. Те са обозначени с **r = NS**.



Фиг. 17. Визуализация на сумарните стойности на паразитните елементи.