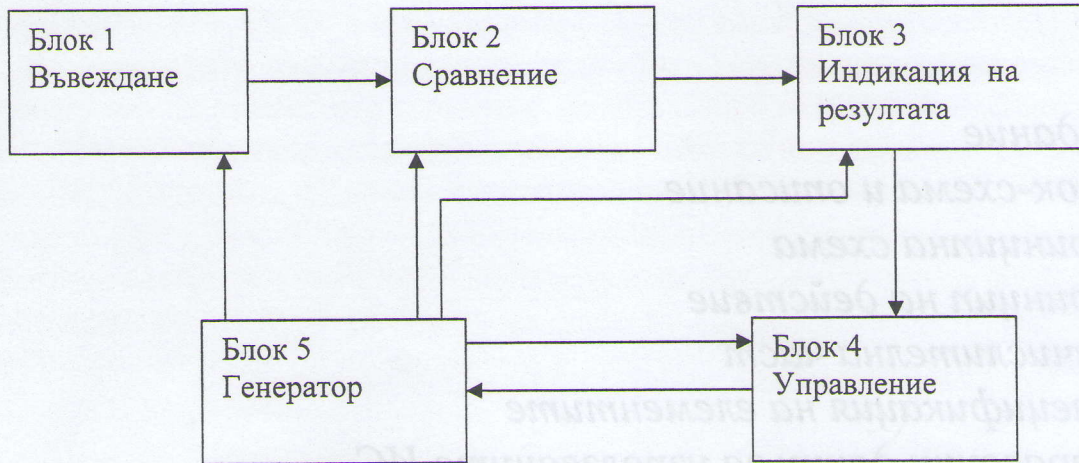


Съдържание:Принцип на действие:

1. Задание
2. Блок-схема и описание
3. Принципна схема
4. Принцип на действие
5. Изчислителна част
6. Спецификация на елементите
7. Справочни данни за използваните ИС
8. Литература

Задание:

Съставете функционална схема и определете основните параметри на импулсно-цифрово устройство, което да извършва последователно сравнение на едноименните битове на две 8-разрядни числа и да регистрира резултата от сравнението.

Блокова схема:Описание:

1. Блок 1 – въвеждане на две осем битови двоични числа.
2. Блок 2 – сравняване на въведените двоични числа.
3. Блок 3 – показва резултата от сравнението.
4. Блок 4 – управление на генератора на тактови импулси.
5. Блок 5 – генериране на тактови сигнали за синхронизиране на схемата.

Принцип на действие:

На ключовете от SW3 до SW10 и от SW11 до SW18 се подават двете числа, които ще се сравняват. Затваря се ключът SW2 и се натиска бутонът SW1. Тогава се извършва паралелно зареждане на двете числа в двата преместващи регистъра U1 и U2. Освен това натискането на бутона SW1 предизвиква нулиране на двата JK тригера U3 и U4, на брояча U5, както и на трите D тригера U6A, U6B и U7A. След като веднъж е бил натиснат, при отпускането на бутона SW1 започва сравняването на числата, което се извършва от най-старшите към най-младшите битове.

На изходите на U1 и U2 битовете да двете числа се появяват едновременно и се предават на входовете на двата JK тригера U3 и U4, всеки от които извършва логическа функция И върху даден бит на едно от числата, които се сравняват, и съответния му бит от другото число, който е инвертиран (взема се от инверсия изход на преместващия регистър). Резултатите от двете логически функции И се появяват на изходите на двата JK тригера, които са свързани към входовете на логически елемент, реализиращ функцията ИЛИ-НЕ.

Ако числото заредено в регистъра U1 е по-голямо от това в U2, на изхода на U3 се появява логическа 1. Тя се предава към входа на D тригера U6A, който при следващия тактов импулс я изкарва на изхода си и светодиодът D1 светва.

Ако двете числа са равни, на изходите Q на U3 и U4 се появява логическа нула. Тогава на изхода на U11A излиза логическа 1, която се предава към D входа на U6B, оттам и към изхода Q, в резултат на което светодиода D2 светва.

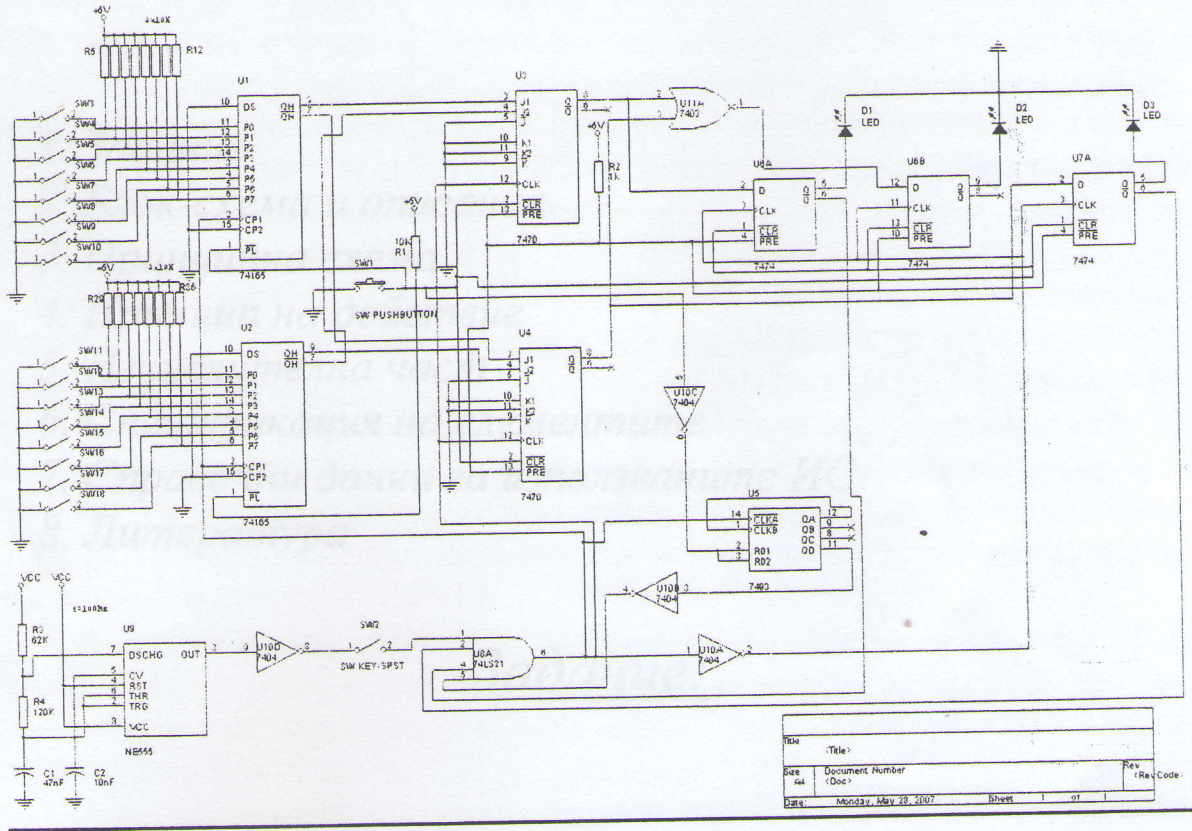
Ако числото, заредено в регистъра U1, е по-малко от това в U2, на изхода на U4 се появява логическа 1. Тя се предава към входа на D тригера U7A, който при следващия тактов импулс я изкарва на изхода си и светодиодът D3 светва.

Синхронизирането на интегралните схеми се извършва от генератор на импулси U9 и U8A, който представлява четириходов логически елемент И. Докато двете числа са все още в процес на сравняване на входовете 2, 4, 5 на U8A се подават логически единици. На вход 2 се подават импулсите, генерирани от U9. Когато логическото ниво на сигнала, подаван на вход 2 на U8A, стане нула, то на изхода на логическия елемент излиза логическа нула. Аналогично, когато логическото ниво на сигнала, подаван на вход 2 на U8A, стане единица, то на изхода на логическия елемент излиза логическа единица.

Когато едното от въведените числа се окаже по-голямо или по-малко от другото, съответният светодиод светва в резултат на логическата единица на изхода Q , към който е свързан. Тогава на изхода \bar{Q} има логическа нула, която се предава към съответния вход на U8A. Това води до трайно установаване на изхода на логическия елемент в логическа нула. Оттук следва, че синхронизацията на елементите (по положителен фронт за всички елементи без брояча U5, който се синхронизира по отрицателен фронт) се прекратява и това води до спиране на действието на схемата.

Ако двете въведени числа са равни, схемата продължава да работи докато не преминат осем тактови импулса, които се изброяват от брояча U5. Когато премине осмият тактов импулс броячът съдържа 1000. В този момент единицата се помни от тригера на брояча, свързан непосредствено към изхода QD на брояча. Логическата единица се предава към този изход и преминава през инвертора U10B, превръща се в логическа нула и отива на входа на U8A. В резултат на това на изхода на логическия елемент излиза логическа нула, подаването на тактови сигнали спира и схемата престава да работи.

Съдържание:
Принципна схема:



Rev	Title	Rev
Doc	Document Number	Doc
Date	Monday, May 28, 2007	Sheet 1 of 1

Съставете функционална схема и определете основните параметри на импулсно-цифрово устройство, което да извършва последователно сравнение на едноименните битове на две 8-разрядни числа и да регистрира резултата от сравнението.