

ЛЕКЦИЯ 2

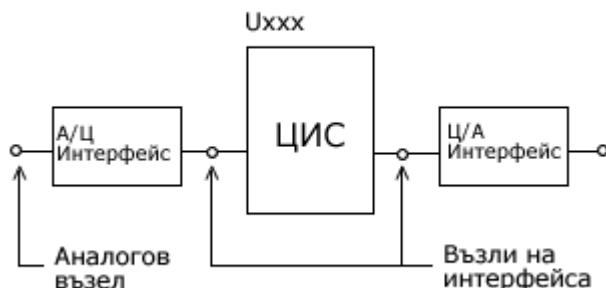
доц. д-р Стела Стефанова

Модел на цифрови интегрални схеми. Понятия за възел, логически състояния и приоритет на цифровите възли

1. Модел на цифрова интегрална схема (ЦИС)

1.1. Компоненти на модела на ЦИС

- Реалните ЦИС в логическите симулатори се представят във вид на примитиви, означени с Uxxx, които отразяват тяхното функциониране на логическо ниво и два интерфейса – А/Ц (аналогово-цифров) и Ц/А (цифрово-аналогов).
- Компонентите на модела на ЦИС са показани на Фиг. 1.



Фиг.1. Компоненти на модела на ЦИС

1.2. Особенности при използването на модели на ЦИС

- При изцяло цифрови схеми интерфейсните блокове не се вземат под внимание;
- При смесени схеми (аналогови и цифрови компоненти) интерфейсните блокове се включват автоматично от програмата или ръчно от проектанта.

2. Видове компоненти и възли

2.1. Видове компоненти

- Цифрови устройства;
- Аналогови устройства;
- Устройства на интерфейса.

2.2. Понятие за възел

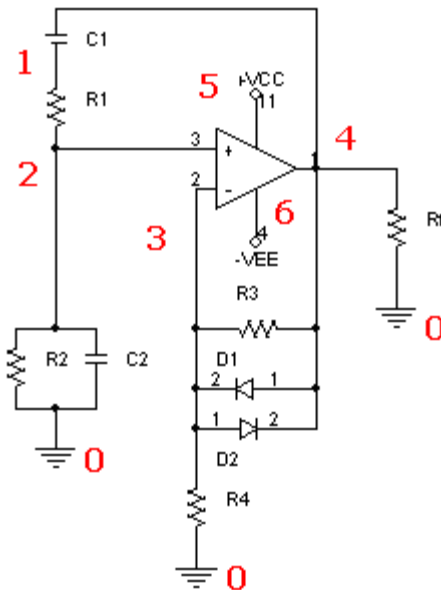
- Точка от схемата, в която се включват два или повече компонента на схемата. Възлите на схемата от фиг. 2 са означени с цифри.

2.3. Видове възли

2.3.1. Видове възли в зависимост от включените компоненти

- **Аналогови възли** – включват само аналогови компоненти;
- **Цифрови възли** – включват само цифрови компоненти;
- **Възли на интерфейса;**

PSpice автоматично разделя всеки възел на интерфейса на два възела – чисто цифров и чисто аналогов и включва между тях макромодел на А/Ц или Ц/А интерфейс.



Фиг.2. Дефиниране и означение на възлите на схема

2.3.2. Видове възли, използвани при дефиниране на връзките между компонентите

2.3.2.1. Локален възел – Node

- Прилага се само в основната схема за локално описание на връзките между компонентите;
- Означава се с Nxxxxx;
- **Пример: N00123.**

2.3.2.2. Глобален възел

а) Понятие

- Дефинира се като общ за основната схема и подсхемите (за макромоделите);
- Глобалните възли трябва да са с еднакви имена и симулаторът автоматично ги обединява, както в основната схема, така и в подсхемите.

б) Дефиниране и означение на глобален възел

- **Означение:** - \$G_име на възела
- **Пример:** - \$G_DPWR , \$G_DGND
- **Командата на Pspice:** - .GLOBAL, предназначена за дефиниране на глобален възел;

в) Дефиниране на глобални възли по подразбиране

- **Нулев възел** - по подразбиране като глобален възел в PSpice се дефинира възелът „земя“, който се означава като нулев възел.



- графичен символ в Capture .

- **Глобални възли за постоянни логически нива**

D_LO – за дефиниране на постоянно ниво логическа “0” в режим на симулация;



- графичен символ в Capture.

D_HI – за дефиниране на постоянно ниво логическа “1” в режим на симулация.



- графичен символ в Capture.

3. Логически състояния и сила (приоритет) на логическите възли

3.1. Логически нива на сигналите

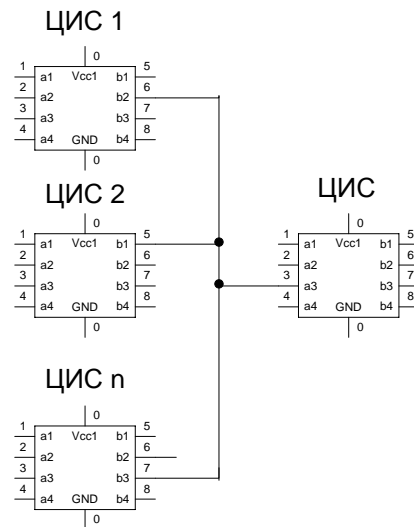
- **0** – LOW, FALSE, OFF;
- **1** – HIGH, TRUE, ON;
- **R** – Rising 0->1 - преден, нарастващ фронт, преход от 0 => 1;
- **F** – Falling 1->0 - заден, падащ фронт, преход от 1 => 0;
- **X** – Unknown – неопределено (HIGH, LOW, UNSTABLE);
- **Z** – High Impedance – висок импеданс.

3.2. Logical/Digital Stage (състояние)

- Логическото състояние е комбинация между логическо ниво и сила/приоритет на сигнала в изводите на цифровите устройства.

3.3. Понятие за сила/приоритет

- В случай, когато един цифров възел се управлява от повече от едно устройство, PSpice A/D определя конкретното логическо ниво във възела на базата на логическо ниво и приоритета на сигналите за всеки управляващ изход на цифровите устройства (виж. Фиг. 3).
- Изводите на цифровите устройства имат заложиени в модела стойности на силата на сигнала или приоритета (**Strength Value**);
- PSpice A/D сравнява приоритетите на изводите, които управляват възела;



Фиг.3. Сила (приоритет) на цифровите възли

- Когато в изходите има различни логически нива, окончателната стойност на нивото на управлявания възел (управлявания вход) се определя от логическото ниво на управляващия изход с най-висок приоритет.
- В случай, че изводите на управляващите ЦИС имат различни логически нива и един и същ приоритет, тогава се установява неопределено логическо състояние **X** в управлявания възел.
- PSpice A/D притежава 64 приоритета в логаритмичен мащаб от най-ниския към най-високия:
 - **Най-нисък приоритет - Lowest/Weakest Strength – Z.** Обикновено това са изходи, установени в High Impedance, които ще оказват най-слабо влияние.
 - **Най-висок приоритет (силен) - Highest Strength – F (Forcing)** – с най-висок приоритет са стимул сигналите т.е. установяващи, управляващи, захванващи сигнали.