

ЛЕКЦИЯ 3

доц. д-р Стела Стефанова

Корпуси на интегрални схеми и библиотеки с графични изображения на корпуси в OrCAD LayOut

1. Стандартизация на означения на корпусите

- Съществуват различни технологии и различни означения на корпусите на елементите. Стандартът JEDEC е въведен за стандартизация на означенията на корпусите, но не всички фирми го спазват. Съществени са размерите, формата и означенията на корпусите, въвеждани от фирмата производител.

2. Видове технологии за монтаж на компоненти върху печатните платки

2.1. Технология с нормален монтаж (Through-hole Technology)

- Процес на съединяване на компонентите и платката с помощта на отвори, в които влизат изводите на компонентите. Това се приема за нормален монтаж.
- Използват се компоненти с изводи за нормален монтаж (Through-hole Components).

2.2. Технология с повърхностен монтаж (Surface Mount Technology)

- Технология на монтаж, при която не се изискват отвори за монтаж на изводите на компонентите. Изводите на компонентите се запояват на страна "компоненти" (Component Side) за едностранна платка или на страна "компоненти" и страна "спойки" (Component Side, Solder Side) при двустранни платки.

3. Корпуси на интегрални схеми (ИС)

За да се изведат от библиотеките на Layout графичните изображения на корпусите и техните означения трябва да се отвори в сесията на Layout Менажера на библиотеките (Library Manager) с командата **Tools=>Library Manager**.

3.1. Корпуси на ИС с двуредово разположение на изводите

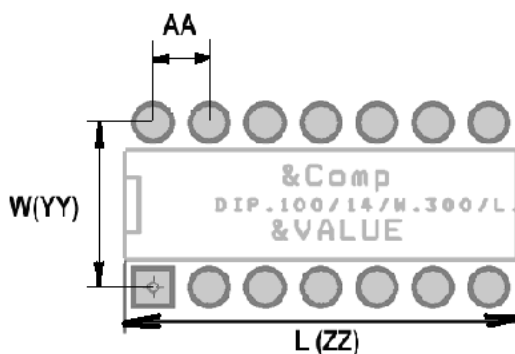
3.1.1. Основни размери

Обикновено размерите на корпусите на компонентите се дефинират като се използва мерната единица mil (една хилядна от инча).

1 mil = 0.001 inch = 0.0254 mm

100 mils = 2.54 mm

На Фиг. 1 са дадени означенията на най-съществените размери на корпуса на ИС с двуредово разположение на изводите.



W (YY) - Разстояние между редовете изводи на корпуса

L (ZZ) - Дължина на корпуса

AA - Разстояние между петната

XX - Брой изводи

Фиг.1. Графично изображение на корпус на ИС с двуредово разположение на изводите

3.1.2. Стандартното означение в JEDEC

DIP - Dual Inline Package

- **XXDIPYY**

- **Пример:**

24DIP600 – това означава, че двуредовата интегрална схема има 24 извода и е с разстояние между редовете изводи 600 мила.

3.1.3. Стандартни библиотеки на Layout за двуредови интегрални схеми

- библиотеките за двуредови интегрални схеми в LayOut

DIP100T.lib

DIP100B.lib

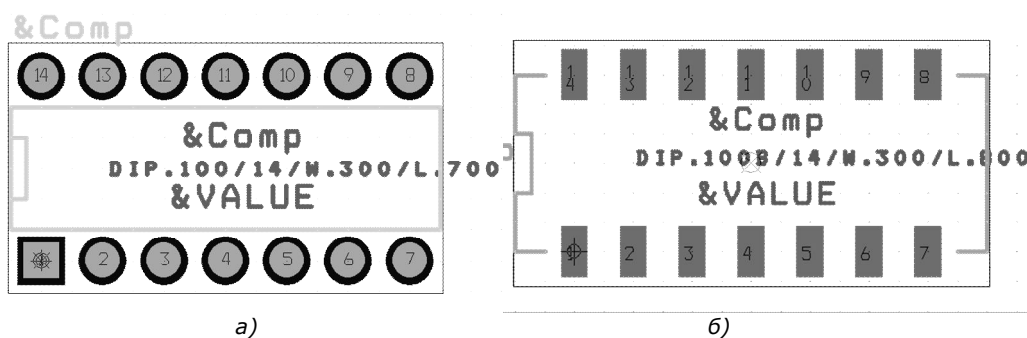
- **Общият формат** на означенията в тези библиотеки е:

DIP.100 /XX/W.YY/L.ZZ - за библиотеката DIP100T.lib

DIP.100B/XX/W.YY/L.ZZ - за библиотеката DIP100B.lib.

- **Пример:** DIP.100/14/W.300/L.750 – това означава, че двуредовата интегрална схема има 14 извода, корпусът е широк 300 мила и дълъг 750 мила.

Примери на DIP графични изображения на корпуси са показани на Фиг. 2.



Фиг.2. Графично изображение на корпуси на ИС с двуредово разположение на изводите:

а) за нормален монтаж; б) за повърхностен монтаж

3.1.4. Означения в библиотеките SHEETxx

SHEET01.lib

- в библиотека SHEET01 означенията са:

DIPXX или **DIPXX/ZZ**;

SHEET03.lib

- в библиотека SHEET03 означенията са:

DIPXX/SOCKET или **DIPXX/YY/SO**.

3.2. Интегрални схеми с едноредово разположение на изводите

3.2.1. Стандартното означение в JEDEC

- **SIP- Single Inline Package**
- **XX SIPAA**.

3.2.2. Стандартни библиотеки на Layout за едноредови интегрални схеми

- библиотеката за едноредови интегрални схеми в LayOut

SIP.lib

Общият вид на означенията в тази библиотека е:

SIP/TM/L.ZZ/XX, за нормален (TM) монтаж

SIP/SM/L.ZZ/XX за повърхностен монтаж (SM),

където ZZ е дължината на корпуса, а XX е броят изводи.

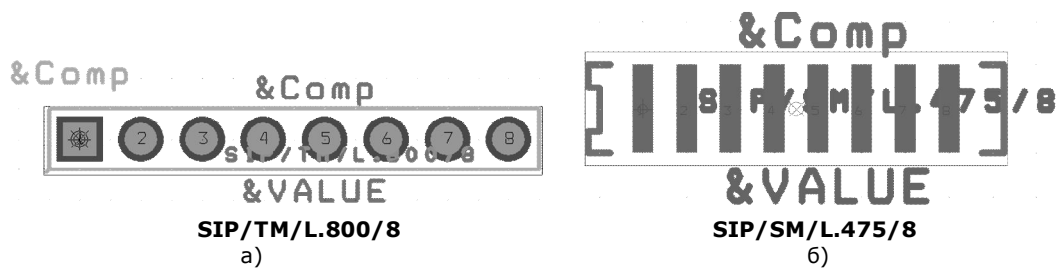
3.2.3. Означения в библиотеките SHEETxx

SHEET01.lib

в библиотека SHEET01 означенията са:

SIP\XXP.

Примери на SIP графични изображения на корпуси са показани на Фиг. 3.



Фиг.3. Графично изображение на корпуси на ИС с едноредово разположение на изводите:

а) за нормален монтаж; б) за повърхностен монтаж

3.3. Интегрални схеми за повърхностен монтаж

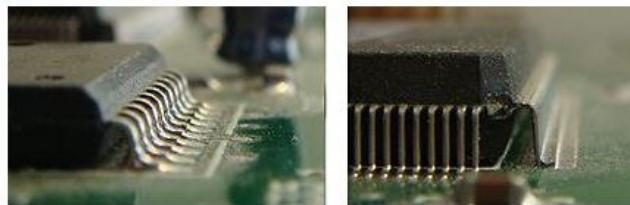
3.3.1. Стандартното означение в JEDEC

- **SOP – Small Outline Package**
- **XXSOPYY** .

3.3.2. Видове ИС за повърхностен монтаж

Съществуват 2 вида схеми за повърхностен монтаж, според вида на крачетата:

- **Gull-wing lead** – крачетата са извити навън (виж. Фиг. 4);
- **J-Lead** – крачетата са извити навътре (виж. Фиг. 5).



Gull-Wing Leads

Фиг.4. Разположение на изводите от тип **Gull-wing lead** на интегрални схеми за повърхностен монтаж



Фиг.5. Разположение на изводите от тип **J lead** на интегрални схеми за повърхностен монтаж

3.3.2. Стандартни библиотеки на Layout за интегрални схеми за повърхностен монтаж

- Стандартната библиотека за Gullwings интегрални схеми в LayOut:

SOG.llb (Small Outline Gullwing)

- Общият вид на означенията в тази библиотека е

SOG.AA/XX/WG.YY/L.ZZ,

като означенията са същите като за DIP, където AA означение за технологията на монтаж.

- Стандартната библиотеки за J-Lead интегрални схеми в LayOut:

SOJ.llb (Small Outline J-Lead)

- Общият вид на означенията в тази библиотека е:

SOJ.AA/XX/WG.YY/L.ZZ

На фиг. 6 са показани корпуси на интегрални схеми за повърхностен монтаж.



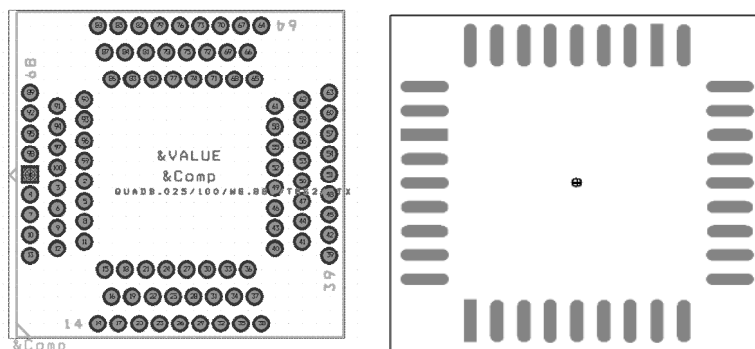
Фиг.6. Корпуси на интегрални схеми за повърхностен монтаж

3.4. Интегрални схеми с квадратни корпуси

3.4.1. Стандартни библиотеки на Layout за интегрални схеми с квадратни корпуси

Стандартните библиотеки на Layout за интегрални схеми с квадратни корпуси са:

QUAD.lib и **QUADB.lib**



Фиг.7. Графично изображение на корпуси на ИС с квадратни корпуси:

а) за нормален монтаж; б) за повърхностен монтаж

- **Общият формат** на означенията в QUAD е:

QUAD.AA/XX/WG.YY/,

като означенията са аналогични като на DIP, където AA означение за технологията на монтаж:

CTX (показва, че петната на корпуса са продълговати),

SMS (за повърхностен монтаж);

TMS (показва, че петната на корпуса са кръгли).

В библиотеката QUADB означенията са същите, но вместо QUAD е QUADB.

Примери на QUAD е QUADB графични изображения на корпуси са показани на Фиг. 7.

3.5. LCC интегрални схеми (Leader Chip Carrier)

3.5.1. Видове LCC интегрални схеми

- **CLCC** – **Ceramic Leader Chip Carrier** – корпуси на интегрални схеми с керамично покритие.
- **PLCC** – **Plastic Leader Chip Carrier** – корпуси на интегрални схеми с пластмасово покритие.

3.5.2. Стандартни библиотеки на Layout за интегрални схеми с LCC корпуси

а) Стандартни библиотеки за корпуси на CLCC интегрални схеми в LayOut

CLCC.llb

- означенията на корпусите в библиотеката:

CLCCXX/AA/ZZ,

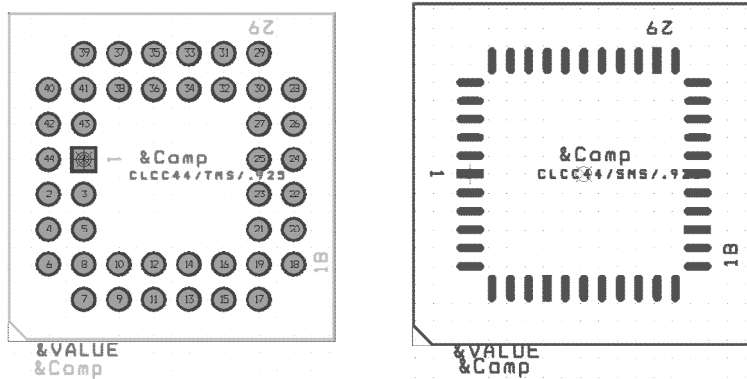
където XX са броя изводи.

- На някои означения на корпуси е добавен параметърът AA за технология на монтаж:

TMS (показва, че петната на корпуса са за нормален монтаж);

SMS (показва, че петната на корпуса са за повърхностен монтаж).

Примери на CLCC графични изображения на корпуси са показани на Фиг. 8.



а) **CLCC44/TMS/.925**

б) **CLCC44/SMS/.925**

Фиг.8. Графично изображение на корпуси на ИС CLCC корпуси:

а) за нормален монтаж; б) за повърхностен монтаж

б) Стандартна библиотека за корпуси на PLCC интегрални схеми в LayOut

PLCC.llb

- означенията на корпусите в библиотеката:

PLCCXX/AA/ZZ,

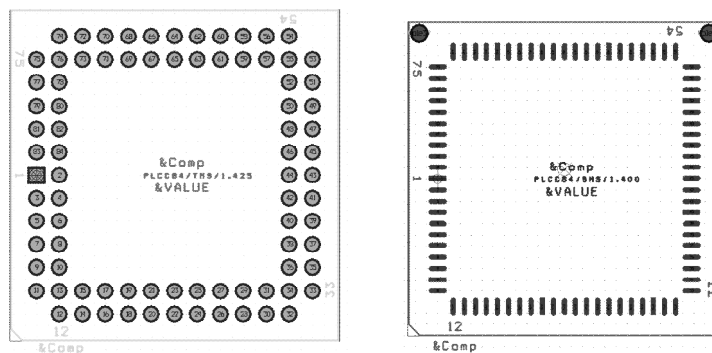
където XX са броя изводи.

- На някои означения на корпуси е добавен параметърът AA за технология на монтаж:

TMS (показва че петната на корпуса са за нормален монтаж);

SMS (показва че петната на корпуса са за повърхностен монтаж).

Примери на PLCC графични изображения на корпуси са показани на Фиг. 9.



PLCC84/TMS/1.425

PLCC84/SMS/1.400

а)

б)

Фиг.9. Графично изображение на корпуси на ИС с LCC корпуси:

а) за нормален монтаж; б) за повърхностен монтаж

3.5.3. Означения в библиотеките SHEETxx

SHEET29.llb

SHEET30.llb

- единственото общо е "PLCCXX", където XX са броят изводи.

6. Корпуси на елементи за програмируема логика (PGA)

3.6.1. Стандартни библиотеки на Layout за програмируема логика

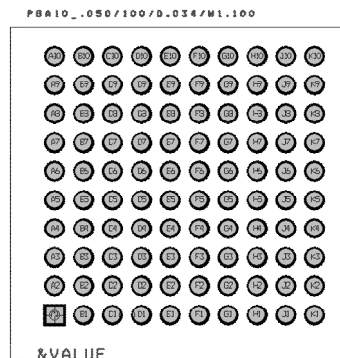
- Стандартна библиотека за корпуси за FPGA

PGA.llb

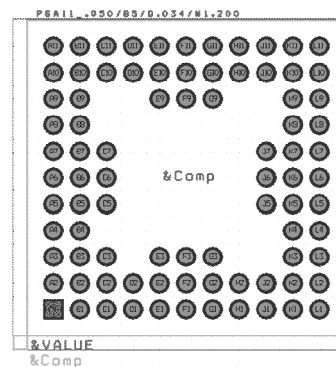
- Означенията на корпусите в тази библиотека са:

PGABB_XX/CC/DD/WZZ,

където BB е максималният брой петна в една колона, CC е разстоянието между петната в mills, XX е броят на петната; DD е диаметърът на петното, W е широчината на графичното изображение на корпуса. Примери на PGA графични изображения на корпуси са показани на Фиг. 10.



PGA10_050/100/D.034/W1.100



PGA11_050/85/D.034/W1.200

Фиг.10. Графично изображение на корпуси на PGA ИС

3.6.2. Означения в библиотеките SHEETxx

SHEET10.llb, SHEET11.llb,

SHEET12.llb, SHEET13.llb

- в тази библиотека точен вид на означенията на корпусите няма;
- Единственото общо е **PGAXX**.